МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ «ЛЬВІВСЬКА ПОЛІТЕХНІКА»

Кваліфікаційна наукова праця на правах рукопису

Алтунін Сергій Ігорович

УДК 621.372

ДИСЕРТАЦІЯ

ПІДВИЩЕННЯ ЗАВАДОСТІЙКОСТІ ПРОГРАМНО КЕРОВАНИХ ПРИСТРОЇВ СИНХРОНІЗАЦІЇ

<u>05.12.13 – радіотехнічні пристрої та засоби телекомунікацій</u> (шифр і назва спеціальності)

> <u>05 «Технічні науки»</u> (галузь знань)

Подається на здобуття наукового ступеня кандидата технічних наук

Дисертація містить результати власних досліджень. Використання ідей, результатів і текстів інших авторів мають посилання на відповідне джерело /С.І. Алтунін/

Науковий керівник: Бондарєв Андрій Петрович, доктор технічних наук, професор

Ідентичність всіх примірників дисертації ЗАСВІДЧУЮ:

Вчений секретар спеціалізованої вченої ради

/I.В. Демидов /

Львів – 2019

АНОТАЦІЯ

Алтунін С. І. Підвищення завадостійкості програмно керованих пристроїв синхронізації. – Кваліфікаційна наукова праця на правах рукопису

Дисертація на здобуття наукового ступеня кандидата технічних наук (доктора філософії) за спеціальністю 05.12.13 «Радіотехнічні пристрої та засоби телекомунікацій» (172 – Телекомунікації та радіотехніка). – Національний університет «Львівська політехніка» МОН України, Львів, 2019.

Пристрої фазової синхронізації є необхідною складовою частиною різних радіоелектронних пристроїв і без них неможливо уявити роботу сучасних систем зв'язку, радіолокації та навігації. Крім того, у зв'язку із стрімким розвитком цифрової схемотехніки з'явився та розповсюдився новий клас цифрових пристроїв фазового автопідстроювання частоти (ФАПЧ), і кількість їх різновидів постійно зростає. Як наслідок, сучасна апаратура побудована на основі цифрової схемотехніки є більш надійною та функціональною, а завдяки новітнім способам модуляції та оброблення сигналів сучасні радіоелектронні системи ефективніше використовують наявний частотний діапазон.

Одним із факторів, що обмежує подальший розвиток радіоелектронних пристроїв та систем, є їх гранична завадостійкість, тобто порогове значення відношення сигнал-шум (ВСШ), при досягненні якого система втрачає працездатність. Цей поріг визначає місткість системи, тобто максимальну кількість користувачів, для кожного з яких ще можна забезпечити мінімально необхідну якість роботи. Здатність пристрою ФАПЧ зберігати синхронізацію під дією дестабілізуючих факторів напряму визначає надійність роботи сучасної радіоапаратури. Цей аспект їх роботи також не є достатньо досліджений через нелінійну природу процесів у пристрої, що відбувається біля його шумового порогу.

В дисертаційній роботі представлено розв'язання важливої науковопрактичної задачі підвищення граничної завадостійкості програмно-апаратного пристрою ФАПЧ шляхом модифікації схеми фазового детектора, що дає можливість понизити шумовий поріг пристрою та одночасно зберегти його динамічні властивості.

В першому розділі представлено базову структурну схему класичного пристрою ФАПЧ та пояснено принцип його роботи. В розділі наведено такі

його основні параметри, які характеризують його здатність схоплювати та зберігати синхронізацію – смуга утримання та смуга схоплення.

У цьому ж розділі наведена класифікація пристроїв ФАПЧ за типом елементної бази, на якій вона реалізована – аналогові, аналогово-цифрові, повністю цифрові та програмні пристрої ФАПЧ. Способів реалізації цифрових пристроїв ФАПЧ є досить багато залежно від типу фазового детектора, який використано у пристрої. Цей розділ містить також схеми деяких різновидів цифрових пристроїв ФАПЧ як з рівномірною так і нерівномірною частотою дискретизації та вказує їх ключові особливості.

Проведений аналіз літературних джерел на предмет проблем підвищення завадостійкості пристроїв ФАПЧ. Наявні способи підвищення завадостійкості несуть суперечливий характер, оскільки пониження граничного шумового порогу досягається шляхом погіршення динамічних властивостей пристрою. Окремі роботи були присвячені задачі покращення динамічних властивостей пристрою, проте ці дослідження були проведені для великих значень (ВСШ), значно більших від порогових значень. Математичні моделі пристроїв ФАПЧ у дослідженнях враховують нелінійності цих не вплив детекторної характеристики, тому вони не дають вичерпної відповіді, чи зберігатимуться динамічні властивості пристрою за менших ВСШ.

На основі аналізу літературних джерел у цій роботі поставлено завдання фізично реалізувати програмно-апаратний пристрій ФАПЧ з підвищеною завадостійкістю та збереженими динамічними властивостями.

В другому розділі коротко розглянуто математичну модель аналогового пристрою ФАПЧ, параметри та коефіцієнти передачі кожного з його основних компонентів. Наведено вирази для оцінки смуг утримання та схоплення від параметрів пристрою, а також фізичний та геометричний зміст шумової смуги пристрою ФАПЧ.

На основі математичної моделі аналогового пристрою ФАПЧ було здійснено перехід до моделі класичного цифрового пристрою ФАПЧ. Пояснено реалізацію кожного компонента цифрового пристрою ФАПЧ. Зокрема, наведено вирази для обчислення коефіцієнтів цифрового петльового фільтра за параметрами аналогового фільтра прототипу. Детально описано принцип роботи керованого цифрового генератора, побудованого на базі DDS- синтезатора, що є еквівалентом генератора, керованого напругою (ГКН) в аналоговому пристрої. Зображено графічне обгрунтування впливу характеристики ФД на смугу утримання при відсутності завад, та вираз для обчислення цієї смуги.

Цей розділ також містить структурну схему цифрового пристрою ФАПЧ з модифікованим ФД, що містить в собі блок вузькосмугового фільтра для максимальної фільтрації випадкової завади і зменшення пікових значень цих завад з метою забезпечення роботи ФД в межах його детекторної характеристики. На виході детектора присутній додатковий фільтр верхніх частот для компенсації придушення динаміки зміни корисного сигналу. Частотна характеристика цього фільтра є обернена до характеристики ВСФ.

Розглянуто принцип роботи модифікованого пристрою ФАПЧ на прикладі гармонічного сигналу на вході пристрою та побудовано математичну модель цифрового пристрою ФАПЧ у часовій області. Аналіз математичної моделі показав, що в порівнянні з класичними пристроєм з аналогічними параметрами, модифікований пристрій має менший коефіцієнт підсилення через наявність ВСФ. Також виявлено, що в модифікованому пристрої ФАПЧ гірше відбувається фільтрація подвійної складової на виході ФНЧ. Для мінімізації цього ефекту слід вибирати якомога більшу носійну частоту, а також – збільшувати коефіцієнт пропорційності ВСФ по відношенню до аналогічного показника ФНЧ.

Третій розділ присвячений імітаційному моделюванню класичного та модифікованого пристроїв ФАПЧ у програмних середовищах МАТLAB та QT Creator. Необхідність моделювання роботи пристроїв у двох різних середовищах зумовлена їх перевагами для виконання різних типів задач. Середовище МАТLAB дає можливість представити результати спостереження багатьох змінних в зручному для сприйняття графічному вигляді при одноразовому моделюванні. МАТLAB також містить велику бібліотеку вбудованих математичних функцій, які спрощують текст програми. Розробка моделі пристрою на мові C++ в середовищі QT Creator уможливлює проведення багаторазових серій експериментів для аналізу завадостійкості обох пристроїв, що необхідно через статистичну природу шуму. Крім того, середовище дає

можливість створити спеціалізований графічний інтерфейс для керування параметрами пристрою.

Нижче у цьому розділі пояснено основні структурні частини програми, що описує математичну модель пристрою ФАПЧ в МАТLAВ та ієрархію класів у програмі QT Creator. Додатково, у цьому розділі зображено основні елементи графічного користувацького інтерфейсу в програмі QT Creator та пояснено, за що відповідають конкретні комірки вікна.

Першим об'єктом імітаційного моделювання пристрою ФАПЧ став перехідний процес при схопленні синхронізму та вплив параметрів пристрою на їх тривалість. Досліди показали, що для зменшення тривалості перехідних процесів слід зменшувати величини резонансної частоти пристрою та коефіцієнту загасання.

Граничну завадостійкість класичного та модифікованого пристроїв ФАПЧ спочатку було досліджено методом імітаційного моделювання, що полягав у визначенні моменту зриву синхронізації за двома різними критеріями. Згідно з першим критерієм, зрив синхронізації наступає при різкому збільшенні кількості проковзувань фази сигналу з виходу ГКН, коли середній час між стрибками фази стає співмірний з часом перехідного процесу входження в синхронізм. Результати імітаційного моделювання показують, що багаторазові зриви стеження за короткий час спостерігаються для класичного пристрою ФАПЧ за менших рівнів шуму, а випадку модифікованого ФАПЧ – за більшого рівня шуму.

Згідно з іншим критерієм, за шумовий поріг вважають те значення ВСШ, при якому спостерігається перше проковзування фази ГКН на величину 2*π*. Моделювання показало, використання модифікованого пристрою ЩО забезпечує виграш у пороговому ВСШ як мінімум на 1 дБ, а у випадку великих смуг утримання та малого коефіцієнта пропорційності ВСФ – до 4 дБ, проте за останніх умов таке збільшення завадостійкості супроводжується зменшенням смуги утримання пристрою та гіршою фільтрацією паразитних гармонік з виходу ФД. Аналіз результатів показав, що існує певне оптимальне значення параметрів вузькосмугового фільтра що дає змогу отримати пристойний виграш у завадостійкості (до 2,5 дБ) і водночас зберегти статичну характеристику пристрою незмінною.

Тобто, результати порівняння завадостійкості за обома критеріями показують зниження шумового порогу пристрою ФАПЧ.

Четвертий розділ присвячений розробці програмно-апаратного пристрою ФАПЧ з модифікованим ФД та експериментальному дослідженню його завадостійкості. Реалізація класичного пристрою ФАПЧ була виконана на платформі мікроконтролера STM. Перші експериментальні дослідження стосувалися перехідних процесів при схопленні синхронізму при тих же значеннях параметрів, що й при імітаційному моделюванні. Результати експериментів показали, що поведінка експериментально розробленого пристрою повністю відповідає поведінці імітаційної моделі цифрового пристрою ФАПЧ, оскільки тривалість перехідних процесів перед входженням в синхронізм для обох моделей є практично однаковий.

Також експериментально був досліджені умови зриву синхронізації за відсутності завад. Експерименти показали, що зрив синхронізації відбувається при значеннях частотного розбалансу більших, ніж смуга утримання пристрою. Крім того, можлива недостатня фільтрація подвійної складової чинить шкідливий вплив статичні характеристики пристрою та на порушує симетричність смуги утримання пристрою відносно опорної частоти генератора.

Експериментально були також досліджені амплітудно-частотні характеристики (АЧХ) реалізованого пристрою ФАПЧ з допомогою частотномодульованих (ЧМ) сигналів. Дослідження показали, що незалежно від параметрів програмно реалізованого пристрою амплітудно-частотна характеристика пристрою з високою точністю збігається з теоретично розрахованими значеннями – різниця між ними складає в середньому 5-10 %.

За допомогою програмно-апаратної реалізації цифрового пристрою ФАПЧ було експериментально досліджено метод підвищення завадостійкості, що полягає в узгодженні АЧХ пристрою із огинаючою спектра вхідного ЧМсигналу за критерієм мінімуму середньоквадратичного відхилення. Експерименти показали, що таке узгодження дало змогу підвищити граничну завадостійкість пристрою ФАПЧ на 1-2,5 дБ залежно від параметрів пристрою та вхідного ЧМ-сигналу. З метою дослідження та порівняння граничної завадостійкості класичного та модифікованого пристроїв ФАПЧ була створена програмно-апаратна реалізація пристрою на платформі ПЛІС для забезпечення кращої швидкодії пристрою та додаткових можливостей його дослідження – вони полягають у створенні механізму обміну даними з комп'ютером для зміни параметрів ФАПЧ в реальному часі та спостереження за параметрами вхідного та вихідного сигналів.

Експериментальне дослідження завадостійкості обох пристроїв було проведене для тих же параметрів, що і при імітаційному моделюванні. Результати експериментів якісно повторюють моделювання та вказують на виграш у завадостійкості модифікованого ФД на 2,5 дБ у порівнянні з класичним пристроєм.

Додатково було проведене експериментальне дослідження динамічних параметрів модифікованого пристрою ФАПЧ шляхом аналізу тривалості перехідних процесів, коли на вхід поданно на вхід фазо-маніпульований сигнал. Експерименти показують, що тривалість перехідних процесів у модифікованому пристрої скоротилася приблизно в 1,5 рази, що свідчить про покращення динамічних властивостей у порівнянні з класичним пристроєм.

Ключові слова: пристрій ФАПЧ, модифікований фазовий детектор, вузько-смуговий фільтр, гранична завадостійкість, шумовий поріг, динамічні властивості.

Список публікацій здобувача:

Наукові праці, в яких опубліковані основні наукові результати дисертації:

1. Бондарєв А.П. Програмно-апаратна реалізація цифрового пристрою фазового автоматичного підстроювання частоти / А. П. Бондарєв, С. І. Алтунін // Вісник Національного університету «Львівська політехніка», Серія Радіоелектроніка та телекомунікації. – 2016. - № 849. – С. 83 – 90.

2. Алтунин С. И. Экспериментальное исследование переходных процессов в программно-аппаратном цифровом устройстве фазовой автоподстройки частоты / С. И. Алтунин, А.П. Бондарев // Технология и конструирование в электронной аппаратуре. – 2016. – № 4-5. – С. 15-22.

3. Алтунін С. І. Аналіз статичних характеристик програмно реалізованого пристрою ФАПЧ / С.І. Алтунін // Вісник Хмельницького національного університету. Технічні науки. – 2017. – № 1. – С. 121-126.

4. Бондарєв А. П. Дослідження умов зриву синхронізації у програмно реалізованому пристрої ФАПЧ / А. П. Бондарєв, С. І. Алтунін // Вісник Вінницького політехнічного інституту. - 2017. - № 2. - С. 91-96.

5. Бондарєв А.П. Дослідження частотної характеристики програмно реалізованого пристрою ФАПЧ / А. П. Бондарєв, С. І. Алтунін // Вісник Національного університету «Львівська політехніка», серія Радіоелектроніка та телекомунікації. – 2017. - № 874. – С. 3-9.

6. Bondariev A. Firmware implementation and experimental research of the phase-locked loop with improved noise immunity / A. Bondariev, S. Altunin, I. Horbatyi, I. Maksymiv // Eastern-European Journal of Enterprise Technologies, series Information and Controlling System. – 2018. – Vol. 5. - No (95). – P. 17-25.

Наукові праці, які засвідчують апробацію матеріалів дисертації:

7. Бондарєв А.П. Програмно-апаратна реалізація цифрового пристрою фазового автоматичноного підстроювання частоти / А. П. Бондарєв, С. І. Алтунін // Тези доповідей VIII Міжнародної науково-практичної конференції «Сучасні проблеми і досягнення в галузі радіотехніки, телекомунікацій та інформаційних технологій» (21–23 вересня 2016 р., м. Запоріжжя). – м. Запоріжжя : ЗНТУ, 2016. – с. 95-96.

8. Бондарєв А.П. Апаратний цифровий пристрій фазового автоматичного підстроювання частоти з програмним керуванням / А. П. Бондарєв, С. І. Алтунін // Матеріали V міжнародної науково-практичної конференції «Фізико-технологічні проблеми передавання, обробки та зберігання інформації в інфокомунікаційних системах». – 3-5 листопада 2016 р., м. Чернівці – с. 46-47.

9. Бондарєв А.П. Експериментальне вимірювання частотної характеристики програмно реалізованого пристрою ФАПЧ / А. П. Бондарєв, С. І. Алтунін // Матеріали міжнародної науково-практичної конференції «Прикладні науково-технічні дослідження». – 5-7 квітня 2017 р., м. Івано-Франківськ. – с. 107. 10. Bondariev A.P. Measurement of The Phase-Transfer Function of The Software Phase-Locked Loop / A.P. Bondariev, S.I. Altunin// Proceedings of International Conference on Information and Telecommunication Technologies and Radio Electronics (UkrMiCo-2017), 11-15 Sep. 2017, Odessa, Ukraine – p. 151-154.

11. Yuriy Bobalo. Research of the noise influence on software phase-locked loop dynamic performance / Yu. Bobalo, A. Bondariev, S. Altunin, M. Kiselychnyk, I. Maksymiv // Proceedings of the 14th International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET), 20-24 Feb. 2018, Slavske, Ukraine – p. 1228-1232.

12. А.П. Пілвишення Бондарсв завадостійкості програмно реалізованого пристрою фазового автоматичного підстроювання частоти/ А. П. Бондарєв, С. І. Алтунін, І. В. Горбатий, І. П. Максимів // Тези доповідей IX Міжнародної науково-практичної конференції «Сучасні проблеми і галузі радіотехніки, телекомунікацій та інформаційних досягнення В технологій» (3-5 жовтня 2018 р., м. Запоріжжя). – м. Запоріжжя : ЗНТУ, 2018. - c. 26-27.

ABSTRACT

Altunin S. I. Improvement the noise immunity of software-controlled synchronization devices. – Proficiency scientific treatise on the rights of the manuscript.

A thesis submitted in fulfilment of the candidate of science (Ph.D.) degree in technical sciences on specialty 05.12.13 «Radio Engineering Devices and Telecommunication Means» (172 - Telecommunications and Radio Engineering). - Lviv Polytechnic National University of Ministry for Education and Science of Ukraine, Lviv, 2019.

Phase-locked loops (PLL) are a necessary component of various radio electronic devices and it is impossible to imagine the work of modern communication systems, telecommunications, radar and navigation without them. In addition, due to the rapid development of digital circuitry, a new class of digital phase-locked loops has appeared and spread, and number of their types is constantly increasing. As a result, modern radio electronic equipment built on digital circuitry is more reliable and functional, and thanks to the latest modulation and signal processing techniques, modern radio electronic systems use the existing frequency range more efficiently.

One of the factors limiting the further development of radio electronic devices and systems is their marginal noise immunity, which is the threshold value of the signal-to-noise ratio (SNR), the transition through which leads to the loss of efficiency of the system. This threshold determines the capacity of the system, namely, the maximum number of users, for whom the system is still able to provide the minimum required quality of work. The ability of the PLL to keep the synchronization under the influence of destabilizing factors directly determines the reliability of the modern radio equipment operation. This aspect of their operation is also not sufficiently investigated due to the nonlinear nature of processes in the device that occur near its noise threshold.

This thesis presents the solution of an important scientific and practical task of increasing the marginal noise immunity of the firmware implemented PLL by modifying the phase detector circuit, which gives an opportunity to reduce the noise threshold of the device and simultaneously maintain its dynamic properties.

The first chapter presents the basic structural block diagram of the classical PLL and explains the principle of its operation. It describes the following key PLL parameters, which characterize its ability to lock and keep the synchronization - the hold range and lock range.

This chapter also presents a classification of PLLs by the type of component base on which it is implemented - analog, mixed-signal, all-digital and software PLLs. There are a lot of PLL implementation methods depending on the type of phase detector used in the device. This chapter also contains block diagrams of some digital PLL types with both uniform and non-uniform sampling rates and describes their key features.

The research of references is carried out on the problem of improvement of the PLL noise immunity. The available ways of noise immunity improvement are controversial because decreasing of the noise threshold is achieved by worsening of dynamic properties of the device. Some studies have been devoted to the problem of improvement of the PLL dynamic properties, but these studies have been conducted for large values of SNR, which are much higher than the threshold values. The PLL mathematical models in these studies do not take into account the influence of the

phase detector characteristic nonlinearity, therefore they do not give a complete answer whether the dynamic properties of the device will be maintained for smaller values of SNR.

On the basis of references analysis, the task of a thesis is to physically implement a firmware PLL with improved noise immunity and keep its dynamic properties.

The second chapter briefly reviews the mathematical model of the analog PLL, the parameters and gains of each of its key components. This chapter also provides expressions for estimating the hold and lock ranges from the device parameters, as well as the physical and geometric meaning of the PLL noise bandwidth.

On the basis of the analog PLL mathematical model, a transition to a classical digital PLL model was made. The implementation of each component of the digital PLL is explained. In particular, this chapter presents the expressions for calculating the coefficients of the digital loop filter based on the parameters of analog filter prototype. It also describes in detail the operation of the digitally controlled oscillator (DCO), built on the basis of DDS synthesizer, is equivalent to the voltage controlled oscillator (VCO) in analog PLL. This chapter depicts graphical explanation of the influence of the phase detector (PD) characteristic on the PLL hold range in the absence of noise, as well as the expression for calculating hold range.

This chapter also contains a block diagram of a digital PLL with a modified PD containing a narrow band filter (NBF) to maximize the filtering of noise and reduce the peak values of these interferences in order to provide the PD operation within the range of detector characteristic. At the output of the detector there is an additional high-pass filter (HPF) to compensate for the suppression of the dynamic change of the useful signal. The frequency response of this filter is reverse to the frequency response of the NBF.

The principle of the modified PLL operation is considered on the example of a harmonic signal at the input of the device and the mathematical model of digital PLL in the time domain is built. An analysis of the mathematical model has shown that, comparing to a classical PLL with similar parameters, a modified device has a lower gain due to the presence of NBF. It was also found that in the modified PLL there is a worse filtering of the double frequency component at the output of the NBF. To

minimize this effect, it is necessary to choose the largest possible carrier frequency, as well as increase the NBF proportionality coefficient relative to the one of LPF.

The third chapter is devoted to the simulation of classical and modified PLLs in MATLAB and QT Creator software environments. The need to simulate the work of devices in two different environments is due to their advantages for various tasks. MATLAB gives an opportunity to present the results of the multiple variables observation in a single simulation in a convenient for perception graphical way. MATLAB also contains a large library of embedded mathematical functions which simplify the code of the program. Development of a device model by C++ in the QT Creator environment makes it possible to conduct multiple series of experiments to analyze the noise immunity of both devices, which is important because of the noise statistical nature. In addition, the environment allows you to create a specialized graphical interface to manage the parameters of the device.

The main structural parts of the program that describes the PLL mathematical model in MATLAB and the class hierarchy in the QT Creator program are explained further in this chapter. Additionally, this chapter depicts the main elements of the graphical user interface in the QT Creator program and explains what specific window cells correspond to.

The first object of PLL simulation was transient process of synchronization lock and the effect of device parameters on the duration of this process. Experiments have shown that in order to reduce the duration of transient processes, it is necessary to reduce the values of the natural frequency of the device and the damping factor.

Marginal noise immunity of the classical and modified PLLs was investigated by the method of simulation, which consists in determination of synchronization loss by two different criteria. According to the first criterion, the loss of synchronization occurs with a quick increase in the number of phase cycle slips at the digitally controlled oscillator (DCO) output, when the average time between phase cycle slips becomes comparable with the duration of the transient process of establishing synchronization. Multiple cycle slips for a short time intervals are observed at lower noise levels for the classical PLL device, and at higher noise levels for the modified PLL.

According to another criterion, the noise threshold is considered to be the value of the SNR, at which the first cycle slip of the DCO phase is observed for the value of

 2π . The simulation has shown that the use of a modified device provides an improvement of SNR threshold at least on 1 dB, and in the case of big values of hold range and small NBF proportionality coefficient – up to 4 dB, however, in latter conditions, such an improvement of the in noise immunity is accompanied by a decrease of the PLL hold range and a worse supreession of parasitic harmonics from the PD output. The analysis of the results showed that there is a certain optimal value of the parameters of the narrowband filter, which gives an opportunity to obtain a decent improvement in noise immunity (up to 2.5 dB) and at the same time to maintain the static characteristic of the device unchanged.

Thus, the results of noise immunity comparison for both criteria show a decrease of the noise threshold of the PLL.

The fourth chapter is dedicated to the development of firmware PLL with modified PD and experimental research of its noise immunity. The implementation of a classical PLL device was performed on the platform of the STM microcontroller. The first experimental studies were related to the transient processes during the lock of synchronism for the same values of parameters as in simulation. The results of experiments showed that the behavior of the experimentally implemented device completely corresponds to the behavior of the digital PLL simulation model, because the duration of the transient process before synchronization lock for both models is practically the same.

There were also experimentally investigated the conditions of synchronization loss in the absence of noise. Experiments have shown that a synchronization loss occurs when values of frequency imbalance are larger than the hold range of the device. In addition, the insufficient suppression of the double frequency component has a harmful effect on the static characteristics of the device and violates the symmetry of the PLL hold range relative to the reference frequency of the generator.

The frequency characteristics of the implemented PLL device with frequencymodulated signals were also experimentally investigated. Studies have shown that regardless of the software implemented PLL, amplitude-frequency response of the device coincides with the calculated values with high accuracy – the difference between them is an average of 5-10%.

Using the firmware implementation of the digital PLL, the method of noise immunity improvement was experimentally investigated, which PLL frequency

response characteristic with the envelope of the input FM signal spectral envelope by the criterion of the minimum standard deviation. Experiments have shown that such adjustment made it possible to increase the limiting noise immunity of the PLL by 1-2.5 dB, depending on the device parameters and the input FM signal.

In order to study and compare the marginal noise immunity of classical and modified PLLs, there was created firmware implementation of the device on the FPGA platform to provide a better device speed and additional possibilities for its research – they consist in creating a mechanism for data communication with the computer to change the parameters of the PLL in the real time and observation of input and output signal parameters.

The experimental study of the noise immunity of both devices was carried out for the same parameters as in simulation. The results of the experiments qualitatively repeat the simulation and show on the noise immunity improvement of the modified PD by 2.5 dB in comparison with the classical device.

An additional experimental study of the dynamic parameters of a modified PLL device was performed by analyzing the duration of transient processes when a phase-manipulated signal is sent to the device input. Experiments show that the duration of transient processes in the modified device was reduced by approximately 1.5 times, indicating an improvement in dynamic properties compared to the classical device.

Key words: PLL, modified phase detector (PD), narrow-band filter (NBF), marginal noise immunity, noise threshold, dynamic properties.

The list of author's publications:

Proceedings where basic scientific results of thesis were published:

1. Bondariev A. P. Firmware implementation of digital phase-locked loop / A. P. Bondariev, S. I. Altunin // Journal of Lviv Polytechnic National University, Series of Radio Electronics and Telecommunication. – 2016. – Vol. 849 – p. 83-90.

2. Altunin S. I. Experimental research of transient processes in firmware digital phase-locked loop / S. I. Altunin, A. P. Bondariev// Tekhnologiya i Konstruirovanie v Elektronnoi Apparature. – 2016. – No. 4-5. – p. 15-22.

3. Altunin S. I. Analysis of the static characteristics of the software phaselocked loop// Visnyk Khmelnytskoho natsionalnoho universytetu. Technical sciences. – 2017. – Vol. 245, Issue 1 – p. 121-126.

4. Bondariev A. P. Investigation of the conditions of synchronization loss in the software phase-locked loop / A. P. Bondariev, S. I. Altunin // Visnyk Vinnytskoho politekhnichnoho instytutu. -2017. - No. 2 - p. 91-96.

5. Bondariev A. P. Investigation of the frequency response characteristic of the software phase-locked loop / A. P. Bondariev, S. I. Altunin // Journal of Lviv Polytechnic National University, Series of Radio Electronics and Telecommunication. - Vol. 874. -2017. - p. 3-9.

6. Bondariev A. Firmware implementation and experimental research of the phase-locked loop with improved noise immunity / A. Bondariev, S. Altunin, I. Horbatyi, I. Maksymiv // Eastern-European Journal of Enterprise Technologies, Information and Controlling System. - $N_{2}5. - 2018. - p. 17-25.$

Proceedings that certify an approvement of thesis materials:

7. Bondariev A. P. Firmware implementation of digital phase-locked loop / A. P. Bondariev, S. I. Altunin // Proceedings of the 8th International Scientific-Practical Conference «Modern problems and achievements in the field of radio engineering, telecommunications and information technologies – Sep. 21-23, 2016. – Zaporizhzhia: ZNTU, 2016. – p. 95-96.

8. Bondariev A. P. Hardware digital phase-locked loop with software control/ A. P. Bondariev, S. I. Altunin // Proceedings of 5th International Scientific-Practical Conference " Physical and technological problems of transmission, processing and storage of information in infocommunication systems". – Nov. 3-5, 2016 , Chernivtsi, Ukraine, – p. 46-47.

9. Bondariev A. P. Experimental measurement of the frequency response characteristic of the software PLL / A. P. Bondariev, S. I. Altunin // Proceedings of the 8th International Scientific-Practical Conference «Applied scientific and technical research». – Apr. 5-7, 2017, Ivano-Frankivsk. – p. 107.

10. Bondariev A.P. Measurement of The Phase-Transfer Function of The Software Phase-Locked Loop / A.P. Bondariev, S.I Altunin // Proceedings of

International Conference on Information and Telecommunication Technologies and Radio Electronics (UkrMiCo-2017), 11-15 Sep. 2017, Odessa, Ukraine – p. 151-154.

11. Bobalo Yu. Research of the noise influence on software phase-locked loop dynamic performance / Yu. Bobalo, A. Bondariev, S. Altunin, M. Kiselychnyk, I. Maksymiv // Proceedings of the 14th International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET), 20-24 Feb. 2018, Slavske, Ukraine – p. 1228-1232.

12. Bondariev A.P. Improvement of the noise immunity of the software phaselocked loop/ A. P. Bondariev, S. I. Altunin, I. V. Horbatyi, I. P. Maksymiv // Proceedings of the 8th International Scientific-Practical Conference «Modern problems and achievements in the field of radio engineering, telecommunications and information technologies – Oct. 3-5, 2018. – Zaporizhzhia: ZNTU, 2018. – p. 26-27.

3MICT

Вступ
Розділ 1. Сучасний стан розвитку аналогових та цифрових пристроїв
ФАПЧ та проблеми підвищення їх завадостійкості
1.1. Функціональні вузли пристрою ФАПЧ та їх класифікація32
1.2. Аналогово-цифрові пристрої ФАПЧ та їх різновиди
1.3. Цифрові пристрої ФАПЧ. Їх види та будова
1.4. Проблеми підвищення завадостійкості сучасних пристроїв ФАПЧ41
1.4.1. Визначення терміну «завадостійкість». Підходи до реалізації
завадостійких пристроїв ФАПЧ41
1.4.2. Огляд досліджень присвячених підвищенню завадостійкості
пристроїв фазової синхронізації та покращенню їх динамічних
характеристик43
1.4.3. Вплив форми характеристики фазового детектора на граничну
завадостійкість пристрою ФАПЧ50
1.4.4. Огляд досліджень завадостійкості та динамічної поведінки
пристрою ФАПЧ зарубіжних авторів53
1.4.5. Постановка наукової задачі
1.5. Висновки до 1-го розділу60
Розділ 2. Аналітична модель цифрового пристрою ФАПЧ у складній
завадовій обстановці
2.1. Математична модель класичного аналогового пристрою ФАПЧ62
2.2. Перехід від аналогового до цифрового пристрою ФАПЧ69
2.2.1. Еквівалентні компоненти класичного цифрового пристрою
ФАПЧ69
2.2.2. Смуга утримання пристрою ФАПЧ71
2.2.3. Детектор синхронізму у цифровому пристрої ФАПЧ73
2.3. Узгодження амплітудно-частотної характеристики пристрою ФАПЧ зі
спектром вхідного сигналу як метод підвищення завадостійкості пристрою85
2.4. Математична модель модифікованого цифрового пристрою ФАПЧ88

2.4.1. Синтез ФНЧ блоку вузькосмугового фільтра та ФВЧ
2.4.2. Математична модель модифікованого пристрою в часовій
області
2.5. Висновки до 2-го розділу96
Розділ З. Розробка і дослідження імітаційної моделі цифрового пристрою
ФАПЧ
3.1. Середовища для розробки імітаційної моделі цифрового пристрою
ФАПЧ
3.2. Алгоритм роботи цифрового пристрою ФАПЧ в MATLAB98
3.3. Алгоритм роботи програмного забезпечення пристрою в середовищі QT
та користувацький інтерфейс для задання параметрів пристрою100
3.4. Імітаційне моделювання перехідних процесів цифрового пристрою
ФАПЧ в середовищі МАТLAВ105
3.5. Імітаційне моделювання завадостійкості цифрового пристрою ФАПЧ в
середовищі QT Creator108
3.5.1. Оцінка покращення завадостійкості за критерієм середнього часу
між проковзуваннями фази вихідного сигналу109
3.5.2. Оцінка покращення завадостійкості за критерієм першої появи
проковзування фази вихідного сигналу112
3.6. Висновки до 3-го розділу115
Розділ 4. Експериментальне дослідження завадостійкості цифрового
пристрою ФАПЧ117
4.1. Реалізація програмно-апаратного пристрою ФАПЧ на платформі
мікроконтролера STM117
4.1.1. Опис апаратної частини пристрою та структурна схема програмно-
апаратного пристрою ФАПЧ117
4.1.2. Інтерфейс обміну даних з ПК119
4.1.3. Алгоритм роботи ГКН120
4.2. Експериментальні дослідження програмно-апаратного пристрою ФАПЧ
на апаратній платформі STM121

4.2.1. Експериментальне дослідження перехідних процесів121
4.2.2. Експериментальне дослідження статичних характеристик
програмно-апаратного пристрою ФАПЧ125
4.2.3. Експериментальне дослідження умов зриву синхронізму в
програмно-апаратному пристрої ФАПЧ130
4.2.4. Експериментальне дослідження частотних характеристик
програмно-апаратного пристрою ФАПЧ133
4.2.5. Вплив узгодження АЧХ пристрою ФАПЧ із спектром вхідного ЧМ-
сигналу на завадостійкість цифрового пристрою ФАПЧ136
4.3. Реалізація програмно-апаратного пристрою ФАПЧ на платформі
ПЛІС143
4.3.1. Опис апаратної платформи на базі ПЛІС143
4.3.2. Структурна схема програмно-апаратного пристрою ФАПЧ на
ПЛІС143
4.4. Експериментальне дослідження завадостійкості програмно-апаратного
пристрою ФАПЧ на ПЛІС145
4.5. Висновки до 4-го розділу148
Висновки152
Список використаних джерел154
Додаток А. Список публікацій здобувача за темою дисертації та відомості
про апробацію результатів дисертації170
Додаток Б. Акти впровадження результатів дисертації172
Додаток В. Текст програми імітаційного моделювання цифрового
пристрою ФАПЧ у програмному середовищі МАТLAB175
Додаток Г. Фрагмент програми імітаційного моделювання цифрового
пристрою ФАПЧ у програмному середовищі QT Creator179

ПЕРЕЛІК УМОВНИХ ПОЗНАЧЕНЬ

- АМБС амплітудна модуляція багатьох складових;
- АЦП аналогово-цифровий перетворювач;
- АЧХ амплітудно-частотна характеристика;
- ВСФ вузько смуговий фільтр;
- ВСШ відношення сигнал-шум;
- ГКН генератор керований напругою;
- ЕГ еталонний генератор;
- ПІФ пропорційно-інтегруюча ланка;
- ПЛІС програмована логічна інтегральна схема;
- МК мікроконтролер;
- ФАПЧ фазове автоматичне підстроювання частоти;
- ФВЧ фільтр верхніх частот;
- ФД фазовий детектор;
- ФМ фазова модуляція;
- ФНЧ фільтр нижніх частот;
- ЦАП цифро-аналоговий перетворювач;
- ЦФ цифровий фільтр;
- ЧМ частотна модуляція;
- ЧХ частотна характеристика;
- DSP digital signal processing (цифрова обробка сигналів);
- DCO digitally controlled oscillator (генератор керований кодом);
- DDS direct digital synthesis (прямий цифровий синтез);
- DPLL digital phase locked loop (цифровий пристрій ФАПЧ);
- DTL digital tanlock loop
- FPGA field-programmable gate array;
- GPS Global Positioning System (глобальна система навігації);
- $PLL phase-locked loop (\Phi A \Pi H);$
- SDR software-defined radio (програмно кероване радіо);
- TDTL time-delay digital tanlock loop;

- VCO voltage controlled oscillator (генератор керований напругою);
- *F*_s частота дискретизації;
- $f_{BC\Phi}$ частота зрізу ВСФ;
- $f_{\Phi B \Psi}$ частота зрізу ФВЧ;
- $f_{\Phi H \Psi}$ частота зрізу ФНЧ;
- f_{y} смуга утримання пристрою ФАПЧ;
- Ко коефіцієнт передачі ГКН;
- Код-коефіцієнт передачі ФД;
- *m* коефіцієнт пропорційності ФНЧ;
- *m*₀ коефіцієнт пропорційності ВСФ;
- *t* незалежна змінна (час);
- ү нормоване частотне розузгодження;
- *ρ* відношення сигнал-шум;
- *р_{норм}* нормоване відношення сигнал-шум;
- ω_p резонансна частота пристрою ФАПЧ;
- ζ коефіцієнт загасання пристрою ФАПЧ;
- Δt інтервал дискретизації.

ВСТУП

На сьогоднішній день неможливо уявити сучасне суспільство без таких інновацій як інтернет, цифрове телебачення, мобільні телефони, GPS тощо. Поява та розвиток цих технологій була б неможлива без прогресу в галузі радіотехніки, мікроелектроніки та цифрової схемотехніки. Проте попри свою складність, ці пристрої стали повсякденними елементами нашого життя. Радіоапаратура стає все більш функціональною, надійнішою та водночас компактнішою. Нові алгоритми обробки сигналів та нові методи модуляції дають можливість системам зв'язку ефективніше використовувати частотний діапазон, що дає можливість збільшити кількість користувачів та здешевити експлуатацію системи.

Тим не менше, існує певна межа, яка обмежує подальший розвиток радіоелектронних пристроїв та систем. Межа зумовлена пороговим значенням відношення сигнал-шум (ВСШ), при переході через який система втрачає працездатність. Цей поріг визначає місткість системи, тобто максимальну кількість користувачів, для кожного з яких ще можна забезпечити мінімально необхідну якість роботи (зв'язку). Цей взаємозв'язок описує формула Віттербі [51], згідно з якою для збільшення місткості системи слід зменшувати порогове значення ВСШ, за якого система все ще зберігає працездатність.

Таким чином, одним із способів збільшення місткості системи без розширення частотного діапазону її роботи є підвищення її завадостійкості. Враховуючи те, що більшість сучасних радіоелектронних систем (радіолокації, радіонавігації, телекомунікації) працюють в складній завадовій обстановці, наукові дослідження, пов'язані з підвищенням завадостійкості таких систем є на сьогодні актуальною науковою задачею. Ключовим елементом цих систем, що визначають її працездатність та надійність за таких умов, є пристрій фазового автопідстроювання частоти (ФАПЧ). Тож покращення його граничної завадостійкості дасть можливість вийти на новий рівень якості роботи радіоелектронних пристроїв та систем зв'язку у різних сферах (як у військовій, так і в цивільній).

Зважаючи на широке використання сучасних систем зв'язку (особливо безпровідних систем нового покоління 3G і 4G), постійно зростаючу кількість користувачів таких систем та зростаючий об'єм даних (який подвоюється майже щороку), що передаються цими системами, важливо забезпечити їх якісну незалежну роботу [51]. В умовах обмеженості частотного діапазону таку задачу можна вирішити підвищуючи завадостійкість кожного пристрою в мережі. Тому тематика досліджень присвячених підвищенню завадостійкості пристрою ФАПЧ (у сенсі гарантування працездатності за значно менших ВСШ, ніж у відомих пристроях) з одночасним збереженням енергомісткості та використаних діапазонів частот є важливою та актуальною.

З розвитком цифрової схемотехніки, цифрові пристрої синхронізації почали все більше витісняти аналогові адже забезпечують ряд переваг над ними. Зокрема, вони надійніші та значно гнучкіші в налаштуванні, а також постійне вдосконалення компонентної бази дає змогу отримати кращі технологічні показники.

Попри це, цифрові пристрої ФАПЧ мають і свої недоліки. Наприклад, цифровим пристроям в більшій мірі притаманні різноманітні нелінійні процеси, що ускладнюють їх аналіз. Також на високих частотах збільшується вплив фазового шуму квантування від генератора та нестабільність частоти квантових імпульсів, що суттєво обмежує їх застосування в цьому частотному діапазоні. Тим не менше, цифрова схемотехніка все більше вдосконалюється, тому є всі підстави вважати, що ці перешкоди вдається подолати.

Актуальність теми. Пристрої ФАПЧ є необхідною складовою частиною різноманітних радіоелектронних приладів і без них неможливо уявити роботу сучасних приймачів, засобів телекомунікацій, систем радіолокації та навігації. Крім того, у зв'язку зі стрімким розвитком цифрової схемотехніки широкого застосування набули повністю цифрові пристрої ФАПЧ, які мають низку переваг над аналоговими. Зокрема, цифрові пристрої синхронізації є надійнішими, гнучкішими в налаштуванні, мають кращі технологічні показники. Пристрої ФАПЧ використовують у радіоелектронних системах різного призначення для розв'язання великого переліку завдань – від синтезу частот та генерації тактових імпульсів до детектування сигналів із двійковою фазовою маніпуляцією.

Подальший розвиток систем зв'язку стримується пороговим значенням відношення сигнал-шум (ВСШ), при досягненні якого система втрачає працездатність. Порогове значення ВСШ впливає на місткість системи зв'язку, що визначається за модифікованою формулою Віттербі. Оскільки приймачі радіосигналів сучасних систем зв'язку містять пристрої фазової синхронізації, то здатність цих пристроїв зберігати синхронізацію в умовах дії різного роду завад безпосередньо впливає на працездатність приймачів та місткість систем зв'язку в цілому.

Різноманіття номенклатури пристроїв ФАПЧ постійно зростає. Великий внесок у класифікацію та розроблення цих пристроїв внесли Р. Бест, В. Ліндсі, Г. ван Тріс, С. Голдман, Ф. Гарднер, В. В. Шахгільдян, Г. Ф. Зайцев, О.В. Самков, В. К. Стеклов, Є. В. Лебідь. Також велика частина робіт сучасних вітчизняних та зарубіжних авторів стосується опису роботи пристроїв ФАПЧ, що оперують сигналами зі складною фазовою маніпуляцією, розгляду фазових шумів та джитера керованого генератора пристрою ФАПЧ і варіантів реалізації таких пристроїв на різноманітних платформах.

Одним з найдавніших типів цифрових пристроїв ФАПЧ є пристрої з рівномірною дискретизацією, компоненти яких побудовані за прототипами аналогових пристроїв. Теорія їх аналізу була розроблена ще у минулому столітті та узагальнена у працях американського вченого Р. Беста, тому такий тип пристроїв на сьогоднішній день можна вважати класичним. Ці роботи містять математичні моделі пристрою ФАПЧ в часовій та частотній областях, вирази для оцінки частотних характеристик пристрою за його нормалізованими параметрами, а також рекомендовані алгоритми синтезу цих пристроїв та методи вимірювання їх характеристик. Крім того, Р. Бест пропонує свій критерій для покращення працездатності пристрою в умовах дії завад за мінімумом шумової смуги пристрою. Паралельно було проведено теоретичні дослідження аналогових, а потім і цифрових пристроїв ФАПЧ радянськими вченими, зокрема Шахгільдяном В. В. Науковець вважав, що для покращення завадостійкості пристрою ФАПЧ його слід реалізувати як оптимально-узгоджений фільтр (по відношенню до вхідних сигналів, які на нього надходять), а параметри пристрою слід оптимізувати так, щоб похибка оцінки фази вхідного сигналу була мінімальною.

Попри існування цілісної та ґрунтовної теорії роботи класичних пристроїв ФАПЧ, вони не враховують усіх можливих умов їх роботи. Зокрема, дуже часто моделі цих пристроїв є лінеаризованими для полегшення аналізу їх характеристик, а особливості їх роботи за малих відношень сигнал-шум взагалі не розглядають, оскільки в такому випадку математична модель пристрою перестає бути лінійною. А отже, явище зриву синхронізації ця теорія описати неспроможна. Крім того, у працях цих науковців відсутній аналіз роботи пристрою за умов дії модуляції вхідного сигналу та зовнішніх завад.

Наукові досягнення класиків були розвинуті іншими вітчизняними та зарубіжними вченими. За результатами їх роботи було створено математичні моделі цих пристроїв, що враховують як дії завад, так і модуляцію вхідного сигналу. Кожен із авторів використовував їх для розв'язання різних завдань: аналізу та побудови статистичних характеристик роботи пристрою ФАПЧ, покращення його швидкодії, пошуку шумового порогу. Проте, покращення однієї із властивостей пристрою фазової синхронізації часто призводить до погіршення іншої. Для забезпечення працездатності сучасних приймачів важливо не лише понизити шумовий поріг пристрою, але й зберегти їх динамічні властивості для приймання та оброблення сигналів зі складними видами модуляції. Тому виникає потреба у вдосконаленні будови пристрою фазової синхронізації та модифікації його основних компонентів для розв'язання цього завдання. Підвищена увага до дослідження різноманітних структур детектора цифрових сигналів та оптимізації його параметрів викликана тим, що цей шлях не вимагає збільшення масо-габаритних та вартісних показників приймача.

Крім того, важливо розробити повністю цифровий пристрій ФАПЧ на сучасній елементній базі, який буде володіти покращеними характеристиками та провести експериментальні (а не лише теоретичні) дослідження його граничної завадостійкості та динамічної поведінки. Реалізація такого пристрою ФАПЧ дає можливість проектування сучасних приймачів цифрових радіосигналів, що володітимуть більшою інформаційною місткістю.

Тому підвищення завадостійкості пристроїв фазової синхронізації шляхом оптимального вибору параметрів повністю цифрового пристрою фазового автопідстроювання частоти та структурної модифікації методів керування генератором цифрового синтезу сигналу гетеродина синхронного фазового детектора є актуальним науковим завданням.

Зв'язок роботи з науковими програмами, планами, темами. Дисертаційну роботу виконано відповідно до наукового напряму кафедри теоретичної радіотехніки та радіовимірювань Національного університету «Львівська політехніка» «Математичне оптимізація моделювання та радіотехнічних пристроїв» та в межах держбюджетної науково-дослідницької роботи «Підвищення ефективності засобів бездротового зв'язку відповідального призначення та процедур моделювання і прогнозування їх характеристик» (ДБ/Зв'язок) (2018-2019 pp.), держ. реєстр. № 0118U000261.

Мета і завдання дослідження. Метою дисертаційної роботи є зменшення шумового порогу цифрових пристроїв фазової синхронізації та створення програмно-апаратної реалізації пристрою фазового автопідстроювання частоти з підвищеною завадостійкістю та зі збереженими динамічними властивостями.

Для досягнення поставленої мети необхідно розв'язати такі завдання:

1. Провести аналіз сучасного стану розвитку аналогових та цифрових пристроїв фазової синхронізації, досліджень їх завадостійкості та динамічної поведінки.

2. Створити математичну модель цифрового пристрою ФАПЧ із модифікованим фазовим детектором, яка враховує дію широкосмугової випадкової завади та зміну несучої частоти сигналу в процесі синхронізації.

3. Розробити імітаційну модель цифрового пристрою ФАПЧ на основі генератора прямого цифрового синтезу, дослідити його граничну завадостійкість та межі стеження за двома способами фіксації зриву синхронізму.

4. Створити програмно-апаратну реалізацію цифрового пристрою ФАПЧ із класичним та модифікованим фазовим детектором для проведення експериментальних досліджень його завадостійкості.

5. Експериментально дослідити вплив узгодження частотної характеристики пристрою ФАПЧ зі спектром вхідного частотно-модульованого сигналу на зміну смуги утримання та шумового порогу пристрою ФАПЧ за умови дії адитивного білого гаусового шуму на його вході шляхом перебору параметрів цифрового фільтра.

6. Провести оцінку величини зменшення порогового відношення сигналшум (ВСШ), при якому відбувається зрив синхронізації у програмноапаратному пристрої ФАПЧ з модифікованим фазовим детектором.

7. Дослідити динамічну поведінку модифікованого пристрою ФАПЧ шляхом аналізу тривалості перехідних процесів при подаванні на вхід пристрою фазо-маніпульованих сигналів.

Об'єкт дослідження – процес синхронізації із модульованими радіосигналами у цифрових пристроях фазового автопідстроювання частоти.

Предмет дослідження – методи покращення завадостійкості у програмно-апаратних пристроях фазового автопідстроювання частоти.

Методи дослідження – аналітичні методи (побудова математичної моделі цифрового пристрою ФАПЧ у часовій області), імітаційне моделювання (перевірка математичної моделі пристрою ФАПЧ), експериментальне дослідження програмно реалізованого пристрою ФАПЧ.

Наукова новизна роботи полягає у тому, що:

1. Уперше запропоновано метод вибору параметрів цифрового фільтра у програмно-апаратному пристрої ФАПЧ з метою підвищення його завадостійкості, який відрізняється від відомих апріорних методів узгодженням

амплітудно-частотної характеристики пристрою ФАПЧ з огинаючою спектра вхідного сигналу за критерієм мінімуму середньоквадратичного відхилення; це дало змогу забезпечити працездатність пристрою за відношення сигнал/шум нижчого на 1-2,5 дБ, залежно від параметрів пристрою і, як наслідок, – підвищити граничну завадостійкість пристрою та місткість системи зв'язку, що його використовує.

2. Набула подальшого розвитку математична модель модифікованого фазового детектора із квадратурним цифровим обробленням відліків вхідного сигналу, яка, на відміну від відомих, описує взаємозв'язок амплітудночастотних характеристик вузькосмугового фільтра та фільтра верхніх частот, узгодження яких дало змогу обґрунтувати вибір структурно-функціональної схеми модифікованої програмно-апаратної реалізації пристрою ФАПЧ, що дала змогу зберегти незмінною смугу утримання пристрою ФАПЧ в статичному режимі та забезпечити відсутність спотворень вхідного сигналу.

3. Удосконалено метод імітаційного моделювання цифрового пристрою ФАПЧ за умови впливу на вхідний сигнал адитивного білого гаусового шуму, який відрізняється від існуючих методів застосуванням двох способів фіксації втрати синхронізму, що враховують вплив шумів постійної інтенсивності та наростаючої з плином часу інтенсивності, та визначення шумового порогу, в першому випадку – за ознакою зменшення середньої тривалості між фазовими проковзуваннями, а в другому – за ознакою фіксації першого фазового проковзування, що дало змогу, на основі збіжності отриманих результатів, підтвердити ефективність модифікованого цифрового пристрою ФАПЧ.

Практичне значення отриманих результатів полягає у тому, що:

1. Реалізовано програмно-апаратний цифровий пристрій ФАПЧ з модифікованим фазовим детектором на базі програмованої логікової інтегральної схеми (ПЛІС) фірми Xilinx архітектури Artix-7 з діапазоном вхідних сигналів до 50 кГц. Експериментально досягнуто підвищення завадостійкості (пониження шумового порогу) пристрою на 2,5 дБ, у порівнянні з класичним пристроєм ФАПЧ. У цьому пристрої наявні периферійні засоби

для регулювання частоти керованого генератора пристрою та додатково передбачено канал обміну даними з комп'ютером (програмою в середовищі MATLAB), по якому пристрій надсилає значення його параметрів та параметрів вхідного сигналу у режимі реального часу. Такий функціонал пристрою дає змогу в рази пришвидшити його відлагодження та дослідження його шумового порогу шляхом перебору параметрів пристрою, що відрізняє його від багатьох відомих. Це дає змогу використовувати такий пристрій, наприклад, як складову частину сучасних приймачів цифрових радіосигналів з проміжною частотою.

2. Реалізовано допоміжний компонент програмно-апаратного пристрою ФАПЧ – детектор синхронізму, що дало змогу підвищити точність оцінки шумового порогу та моменту часу, в який наступає зрив синхронізації. За умови коректного вибору частотних параметрів цього детектора можливо досягти зменшення похибки визначення моменту зриву синхронізації орієнтовно до 1 %. Блок детектора синхронізму дає змогу чітко визначити стан синхронізації навіть за великих значень відношення сигнал-шум, близьких до порогових значень.

3. Забезпечено цифрове керування опорною частотою генератора та смугою пропускання програмно-апаратного пристрою ФАПЧ, що дало змогу скоротити тривалість перехідних процесів під час оброблення фазоманіпульованих сигналів щонайменше у 1,5 рази.

Особистий внесок здобувача. Завдання на дисертаційну роботу було сформульоване та поставлене керівником. Особистий внесок автора в отриманих наукових результатах полягає в тому, що увесь процес розробки програмно-апаратного пристрою, імітаційне моделювання та експериментальне дослідження було проведено автором самостійно. В роботах, написаних у співавторстві, авторові дисертації належить: [45, 57, 67, 68] – розроблення апаратної та програмної частини цифрового пристрою ФАПЧ, імітаційне моделювання та експериментальне дослідження перехідних процесів під час входження в режим синхронізації; [17, 60, 61] – імітаційне моделювання та експериментальне дослідження частотної характеристики програмно-

пристрою ФАПЧ, порівняння результатів отриманих обома апаратного шляхами; [59] – імітаційне моделювання та експериментальне дослідження процесу зриву синхронізації в програмно-апаратному пристрої ФАПЧ за відсутності шуму та дослідження впливу паразитних гармонік на симетричність смуги утримання за умови недостатньої фільтрації подвійної складової на виході фазового детектора; [16] – математична модель модифікованого пристрою ФАПЧ у часовій області, метод імітаційного моделювання завадостійкості цифрового пристрою ФАПЧ за двома способами фіксації зриву синхронізму, експериментальне дослідження шумового порогу та динамічної поведінки модифікованого програмно-апаратного пристрою ФАПЧ; [44] метод підвищення завадостійкості програмно-апаратного пристрою ФАПЧ шляхом вибору параметрів цифрового фільтра для узгодження амплітудночастотної характеристики пристрою ФАПЧ зі спектром вхідного частотномодульованого сигналу та експериментальне дослідження цього методу; [66] завадостійкості експериментальне дослідження програмно-апаратного пристрою ФАПЧ з модифікованим фазовим детектором.

Апробація результатів дисертації. Основні положення і результати роботи доповідалися та обговорювалися, на 5-ти міжнародних наукових конференціях: Міжнародних науково-практичних конференціях «Сучасні проблеми і досягнення в галузі радіотехніки, телекомунікацій та інформаційних технологій» (Україна, м. Запоріжжя, 2016, 2018 рр.), Міжнародній науковоконференції «Фізико-технологічні проблеми практичній передавання, обробки та зберігання інформації в інфокомунікаційних системах PREDT» (Україна, м. Чернівці, 2016 р.), Міжнародній науково-практичній конференції «Прикладні науково-технічні дослідження» (Україна, м. Івано-Франківськ, 2017 р.), Міжнародній конференції з інформаційно-телекомунікаційних технологій та радіоелектроніки УкрМіКо'2017 (Україна, м. Одеса, 2017 р.), Міжнародній науково-технічній «Advanced Trends Radioelectronics, конференції in Telecommunications and Computer Engineering» (Україна, м. Львів – Славське, 2018 p.).

Публікації. Основні результати дисертаційної роботи висвітлено в 12 публікаціях, із них 6 – у фахових наукових виданнях України, в тому числі 1 – у періодичному виданні, що входить до наукометричної бази даних Scopus, а також 6 публікацій – у матеріалах міжнародних науково-технічних конференцій.

Структура роботи. Дисертаційна робота складається зі вступу, чотирьох розділів, висновків, списку використаних джерел зі 128 найменувань, 4 додатків. Загальний обсяг роботи складає 184 сторінки, із них 120 сторінок основного тексту, містить 72 рисунки та 6 таблиць, 4 додатки на 14 сторінках.

РОЗДІЛ 1

СУЧАСНИЙ СТАН РОЗВИТКУ АНАЛОГОВИХ ТА ЦИФРОВИХ ПРИСТРОЇВ ФАПЧ ТА ПРОБЛЕМИ ПІДВИЩЕННЯ ЇХ ЗАВАДОСТІЙКОСТІ

1.1. Функціональні вузли пристрою ФАПЧ та їх класифікація

Пристрій ФАПЧ являє собою систему фазової синхронізації, яка підстроює частоту і фазу керованого генератора, щоб вона відповідала частоті еталонного генератора. В такому колі фаза керованого генератора порівнюється з фазою еталонного генератора, після чого частота коригується так, щоб зменшити різницю фаз між обома сигналами. В ідеальному випадку, в усталеному режимі частоти еталонного та керованого генераторів є рівними, а різниця їх фаз є незмінною в часі. Керування в такій системі відбувається з допомогою ланки зворотнього зв'язку.



Рисунок 1.1 – Блок-схема пристрою ФАПЧ

В будь-якому пристрої ФАПЧ присутні такі 3 основні структурні елементи: фазовий детектор (ФД), петльовий фільтр низьких частот (ФНЧ) та генератор керований напругою (ГКН). Крім того, в деяких пристроях ФАПЧ (як правило, в цифрових) може бути присутній подільник частоти (ПЧ).

ФД порівнює фази сигналів з еталонного (ЕГ) та керованого генераторів і видає на виході сигнал помилки, величина якого пропорційна різниці фаз цих сигналів. Сигнал помилки, проходячи через ФНЧ, поступає на вхід ГКН і змінює частоту сигналу на його виході так, щоб зменшити різницю фаз між вхідним та вихідним сигналами.

Таким чином, ключовими сигналами у пристрої ФАПЧ є:

- Вхідний сигнал (від еталонного генератора);
- Частота вхідного сигналу;
- Вихідний сигнал (від керованого генератора);
- Частота вихідного сигналу;
- Сигнал корекції (який поступає на вхід ГКН);
- Сигнал фазової помилки (на виході ФД).

Принцип роботи пристрою ФАПЧ можна в загальному описати так. ФД порівнює фази сигналів з ЕГ та ГКН і видає на вихід сигнал, постійна складова якого пропорційна різниці фаз між обома сигналами. Змінну складову цього сигналу, яка не несе корисної інформації, придушує ФНЧ. Відповідно, якщо частоти вхідного та вихідного сигналів співпадають, то сигнал на виході ФНЧ буде рівний нулю і ГКН пристрою ФАПЧ працюватиме на своїй опорній частоті. Якщо ж початковий момент часу була присутня певна фазова помилка, то на виході ФД буде певний ненульовий сигнал. ГКН, який керується відфільтрованим сигналом помилки, змінить свою частоту так, що фазова помилка на виході детектора почне зменшуватися.

У випадку, коли частота сигналу на пристрою більша (менша) ніж опорна частота ГКН, фаза вхідного коливання наростатиме швидше (повільніше), ніж фаза вихідного, і на виході ФД зросте величина фазової помилки. Відповідно зросте величина сигналу на виході ФНЧ. ГКН, який керується цим сигналом, підвищить (понизить свою) частоту, внаслідок чого фазова помилка зменшиться, поки через деякий час частоти обох сигналів не зрівняються, а їх різниця фаз стане постійною.

Така будова пристрою уможливлює синхронізацію вихідного сигналу з вхідним навіть тоді, коли вхідний сигнал є зашумлений. Тоді сигнал на виході ФД буде мети вигляд флуктуацій навколо середнього значення (нульового). ФНЧ додатково придусить шумову складову цього сигналу, відповідно фаза сигналу на виході ГКН буде рівна середньому значенню фази вхідного сигналу.

Вказаний вище принцип дії пристрою ФАПЧ відповідає його роботі в режимі синхронізму. Існує ще й інший режим роботи пристрою ФАПЧ – режим биттів (розімкнутий режим), в якому частоти вхідного та вихідного сигналів відрізняються, а на виході ФНЧ сигнал буде мати форму биттів. Такий режим можливий у випадку, коли внаслідок певних умов різниця частот на вході та виході пристрою стала надто великою, і сигнал на виході ФД вже не відповідає різниці фаз між обома сигналами через обмежений робочий діапазон своєї характеристики. Цей режим може також виникати при надто швидких змінах параметрів сигналу (наприклад, ЧМ-сигналів з великим індексом модуляції), коли через інерційність пристрою рівновага не встигає встановлюватися.

Тому пристрій ФАПЧ характеризують параметрами, що визначають його здатність схоплювати та зберігати синхронізацію, є [14]:

• Смуга утримання (англ. hold range) – діапазон частот, в межах якого пристрій може зберігати стан синхронізму;

• Смуга схоплення (англ. lock range) – діапазон частот, в межах якого система здатна швидко засинхронізуватися (за час одного періоду опорного коливання). Ширина цієї смуги є меншою за ширину смуги утримання, і вона визначає діапазон робочих частот системи ФАПЧ.

• Смуга затягування частоти (англ. pull-in range) – смуга частот, в межах якої система ФАПЧ ще може засинхронізуватись, проте цей процес є повільнішим, ніж при схопленні частоти. Відповідно ширина цієї смуги є більшою, ніж смуги схоплення, проте меншою за смугу утримання.

• Смуга динамічного утримання (англ. pull-out range) – максимальна величина стрибкоподібної зміни частоти, при якій пристрій ФАПЧ зберігає синхронізацію без проковзувань фази. Величина цієї смуги менша за смугу затягування частоти і більша за смугу схоплення частоти.

На сьогодні існує доволі багато різновидів пристроїв ФАПЧ з унікальними топологіями, тож єдиної та універсальної їх класифікації нема. Тим не менше, є деякі автри наводять свої варіанти їх класифікації. Однією з найпопулярніших є

класифікація пристроїв ФАПЧ, наведена Р. Бестом [14], за типом компонентної бази, на якій вони реалізовані. Він розрізняє:

• Аналогові (або лінійні) ФАПЧ (linear PLL, LPLL) – в такій системі всі функціональні елементи реалізовані на основі аналогової схемотехніки;

• Аналогово-цифрові (або імпульсні) ФАПЧ (digital PLL, DPLL)– відрізняються від аналогових тим, що фазовий детектор є цифровим, а також можлива наявність цифрового подільника частоти в ланці зворотнього зв'язку;

• Цифрові ФАПЧ (all-digital PLL, ADPLL)– в таких системах всі елементи ФАПЧ реалізовані на базі цифрової логіки;

• Програмно реалізовані ФАПЧ (software PLL, SPLL)– цифрові пристрої ФАПЧ, які реалізовані не на жорсткій логіці чи дискретних елементах, а з доромогою мікроконтролерів чи програмованих логічних мікросхем та відповідного програмного забезпечення.

В свою чергу цифрові ФАПЧ також діляться на свої різновиди. Інша класифікація [36] описує їх за типом дискретизації. Є 2 класи цифрових пристроїв ФАПЧ: з постійною частотою (uniform sampling) та із змінною частотою (non-uniform sampling) дискретизації. Відповідно до того, який тип дискретизації використаний, можливі різні варіанти побудови цифрових пристроїв ФАПЧ, які відрізняються способами реалізацій фазових детекторів. Наприклад, розрізняють цифрові пристрої ФАПЧ:

• З частотою дискретизації визначеною теоремою Найквіста-Котєльнікова (англ. Nyquist-Rate DPLL);

• 3 перетворювачем Гільберта (англ. Hilbert-Transform DPLL) – пристрій, ФД якого містить фазообертач на основі перетворення Гільберта, та з допомогою тригонометричних перетворень виводить сигнал фазової помилки;

• 3 елементом «виключне АБО» в якості ФД (англ. XOR-based DPLL);

• З тригером в якості ФД (англ. Flip-flop based DPLL) – ФД побудований на основі RS- або JK-тригера та визначає фазову помилку по часу між встановленням та скиданням тригера

• Zero-crossing DPLL – різновид ФАПЧ, в якому дискретизація сигналу відбувається в моменти переходу вхідного сигналу через нуль.

• Lead-lag DPLL – пристрій, в якому детектор визначає лише напрям коригування фази ГКН (тобто чи його фаза відстає чи випереджає фазу ЕГ).

В перших 2-х типах ФАПЧ, всі сигнали тактуються з однаковою частотою, в той час як решта використовують змінну частоту дискретизації.

1.2. Аналогово-цифрові пристрої ФАПЧ та їх різновиди

Окремо виділяють такий клас пристроїв ФАПЧ, в яких цифровим способом реалізовано лише ФД, а решта компонентів залишаються аналоговими. В англомовній літературі їх називають Digital Phase-Locked Loop незважаючи на те, що цифровим в них є лише ФД [37].

Можливо декілька способів реалізації цифрового ФД (рис.1.6) [14]:

- На логічному елементі «виключне АБО» (XOR);
- На ЈК-тригері;
- З допомогою фазо-частотного детектора та джерела підкачки.



Рисунок 1.2. – Схема ФД на основі: а – RS-тригера, б – JK-тригера, [36]



Рисунок 1.3 – Принцип роботи ФД на базі JK- (RS-) – тригера, [36]


Рисунок 1.4 – Фазочастотний детектор (ФЧД), [36]

Основна відмінність між цими реалізаціями – це ширина їх детекторної характеристики. ФД на базі ХОR-елемента спроможний відслідковувати фазову помилку в діапазоні ±90°, ФД на тригері – в діапазоні ±180°, ФЧД має найбільшу ширину своєї характеристики – ±360°. Також ФЧД дає можливість отримати теоретично безмежну смугу схоплення, оскільки в режимі синхронізму сигнал на виході ФЧД залежатиме від фазового розбалансу, а при відсутності синхронізації – від частотного розбалансу [14].

Всі ці варіанти ФД також будуть по різному працювати в умовах шумових завад. ФД на базі елемента «виключне АБО» чутливий до рівня сигналу, тому при тимчасовй втраті вхідного сигналу через завади частота ГКН буде змінюватися повільніше, ніж у пристроях з ФЧД чи ФД на тригері. Останні є чутливими до фронтів сигналів, тож у випадку, коли сигнал на вході буде тимчасово втрачений, сигнал на виході ФД може встановитися на визокому чи низькому рівні, що спричинить великий зсув частоти ГКН та зрив синхронізації.



Рисунок 1.5 – ФЧД не синхронізований, [36]



Рисунок 1.6 – ФЧД синхронізований по частоті, [36]

1.3. Цифрові пристрої ФАПЧ. Їх види та будова

Як вже було згадано вище, є достатньо багато варіантів реалізації цифрових пристроїв ФАПЧ. Більшість з них відрізняється будовою ФД.

Nyquist-Rate DPLL. Один з найпростіших за будовою та в реалізації пристрій ФАПЧ. Він є прототипом аналогового пристрою ФАПЧ, адже будується на його основі шляхом дискретизації всіх сигналів з частотою за теоремою Котєльникова. ФД являє собою цифровий перемножувач, який отримує значення відліків з АЦП та ГКН та видає їх добуток. ФНЧ побудований за аналоговим фільтром прототипом, а ГКН в найпростішому випадку є звичайним DDS-синтезатором.



Рисунок 1.7 – Фазовий детектор цифрового пристрою ФАПЧ з рівномірною дискретизацією (Nyquist-Rate DPLL), [36]

Таким чином, цей тип пристрою відрізняється від аналогового лише способом реалізації компонентів та наявністю на вході АЦП та зладжуючого фільтра. *Hilbert-Transformer DPLL.* Цей тип цифрового пристрою ФАПЧ, як і попередній, також відноситься до класу пристроїв з постійною частотою дискретизації. Його особливість полягає в тому, що він не потребує петльового фільтра, а ФД відразу видає точне значення фазової помилки. Сам ФД приймає вхідний сигнал та його копію, затриману 90°. Це досягається з допомогою перетворювача Гільберта. ГКН такого пристрою також генерує квадратурні сигнали. Попарно перемножуючи сигнали між собою та виконуючи тригонометричні перетворення з ними отримуємо точне значення фазової помилки.



Рисунок 1.8 – Фазовий детектор цифрового пристрою ФАПЧ з перетворювачем Гільберта (Hilbert-Transformer DPLL), [36]

Відсутність ФНЧ в такому пристрої є одною його переваг. Проте йому властиві і недоліки. Зокрема, така форма обробки вимагає високої точності квадратурних сигналів. Будь-які неточності у різниці фаз між обома сигналами в різниці фаз суттєво погіршують якість роботи пристрою загалом. Крім того, такий пристрій доволі важко реалізувати програмно, адже забезпечити високу точність перетворення Гільберта на високих частотах вкрай проблематично. Справа в тому, що ідеальний перетворювач Гільберта реалізувати неможливо, його можна реалізувати лише з певною точністю з допомогою цифрового ФНЧ високого порядку.

Digital-Averaging DPLL. Цей тип цифрового пристрою ФАПЧ є частковим випадком попереднього. Він також використовує квадратурні сигнали. Проте тут нема перетворювача Гільберта, замість нього в обох вітках ФД присутні усереднюючі фільтри. Такий пристрій ФАПЧ значно легше реалізувати програмно.



Рисунок 1.9 – Фазовий детектор цифрового пристрою ФАПЧ з усереднюючими фільтрами (Digital-Averaging DPLL), [14]

Zero-Crossing DPLL. Один з найбільш поширених топологій цифрового пристрою ФАПЧ. Тут застосовується нерівномірна дискретизація вхідного сигналу. Відповідно максимальна частота вхідного сигналу визначається часом його обробки. ФД в моменти тактових імпульсів читає знак відліку вхідного сигналу: якщо він додатній, то він спричиняє збільшення частоти ГКН, якщо ж він від'ємний – то сигнал з ГКН затримується. Таким чином, цей пристрій ФАПЧ синхронізується по вхідному сигналу в моменти його переходу через нуль.



Рисунок 1.10 – Цифровий пристрій ФАПЧ з нерівномірною частотою дискретизації (Zero-Crossing DPLL), [36]

Схема найпростішого пристрою такого класу зображена на рис. 1.10. ФД цього пристрою тактується сигналом з керованого генератора в моменти переходу сигналу з від'ємного в додатнє значення. Така проста будова дає можливість зручно моделювати та аналізувати його роботу.

1.4. Проблеми підвищення завадостійкості сучасних пристроїв ФАПЧ

1.4.1. Визначення терміну «завадостійкість». Підходи до реалізації завадостійких пристроїв ФАПЧ.

Термін завадостійкість не має чіткого дослівного визначення. Існують декілька популярних означень цього терміну, які є доволі схожі між собою, проте одні з них є більш загальні, а інші - конкретніші. Ось приклад кількох загальних визначень:

• "Завадостійкість - поняття, що характеризує здатність системи передачі інформації протистояти спотворюючій дії перешкод" [76, 120].

• "Завадостійкість - здатність радіолокатора здійснювати виявлення, вимірювання й розпізнавання з заданою якістю за наявності завад" [80].

• "Завадостійкість - Здатність автоматизованої системи виконувати свої функції в умовах впливу механічних, електричних та інших завад зовнішнього середовища" [81].

Більш детальні визначення дають інформацію про кількісні показники завадостійкості:

• "Завадостійкість - здатність пристрою (системи) виконувати свої функції при наявності завад. Завадостійкість оцінюють інтенсивністю завад, при яких порушення функцій пристрою ще не перевищує допустимих меж. Чим сильніша завада, при якій пристрій залишається працездатним, тим вища його завадостійкість" [77, 79, 117].

• "Завадостійкість - здатність пристрою (комплексу) виконувати свої функції з необхідною якістю в умовах впливу завад. Основним показником завадостійкості є задана ймовірність виконання пристроєм завдань відповідно до призначення під час впливу завад різної інтенсивності." [119].

Тобто, завадостійкість пристрою можна оцінювати як ймовірнісними показниками, так і через параметри завад. Використання ймовірнісних показників вносить певну невизначеність щодо визначення межі працездатності пристрою. Тому в цій роботі дослідження завадостійкості стосуватиметься пошуку шумового порогу пристрою (тобто порогового відношення сигналшум), при перевищенні якого буде відбуватися зміна режиму роботи пристрою – з режиму синхронізму або замкнутої петлі (англ. "locked loop") в режим биттів (англ. "unlocked loop").

В галузі проектування та розробки радіоприймальних пристроїв існує декілька підходів до реалізації пристрою ФАПЧ. Перший спосіб запропоновано американським винахідником Р. Бестом [14]. Свою теорію він розробив на основі праць Віттербі та ван Тріса [73, 75], що описували поведінку пристрою через нормалізовані параметри – резонансну частоту пристрою та коефіцієнт загасання. Оптимізацію параметрів пристрою для забезпечення завадостійкості пристрою ФАПЧ він пропонує робити за критерієм мінімуму шумової смуги, а також – за відсутністю викидів на амплітудно-частотній характеристиці

замкнутого контуру ФАПЧ. Проте ці критерії не давали оптимальних значень для всіх параметрів - деякі з них слід було задавати апріорно. Крім того, такий підхід до підвищення завадостійкості приводив до погіршення динамічної поведінки пристрою, оскільки зменшення шумової смуги пристрою означало зменшення його смуги пропускання.

Інший спосіб реалізації пристрою ФАПЧ запропоновано В. В. Шахгільдяном [114], що приділяв велику увагу схемотехнічній реалізації пристрою фазової синхронізації (як повністю аналогових, так і з елементами фазової дискретизації [115]). Він розглядав пристрій ФАПЧ як оптимальноузгоджений фільтр (по відношенню до вхідного для нього сигналу), що забезпечує коректне приймання сигналів навіть за умов високого рівня шуму в каналі зв'язку. Оптимізація параметрів пристрою здійснювалася за критерієм мінімальної похибки оцінки фази вхідного сигналу.

Проте в працях цього вченого не було розглянуто одночасний вплив модуляції та випадкової завади на поведінку пристрою. А також не проаналізовано зрив стеження (цей процес був окремо досліджений іншими вченими [106, 107, 118]).

Третій підхід до реалізації полягає у встановленні до класичного пристрою ФАПЧ додаткових фільтрів, метою яких є виділення інформаційної частини з суміші сигнал/шум з подальшим відновленням динамічних характеристик сигналу. Цей спосіб є перспективнішим за попередні, адже він продемонстрував вищу потенційну завадостійкість в умовах імітаційного моделювання [58].

1.4.2. Огляд досліджень присвячених підвищенню завадостійкості пристроїв фазової синхронізації та покращенню їх динамічних характеристик

Значний вклад у розвиток теоретичних засад та методів підвищення завадостійкості пристроїв ФАПЧ внесли А.П. Бондарєв та М.С. Мартинів. Зокрема, в роботі [46] наведено математичну модель пристрою ФАПЧ, яка враховує вплив як випадкових, так і детермінованих завад, а також запропоновано теоретичний підхід до аналізу завадостійкості пристрою ФАПЧ, що дає можливість провести оцінку фізичної границі синхронізації в складній завадовій обстановці. В роботі [61] математична модель набула подальшого розвитку із врахуванням впливу модуляції сигналу на вході пристрою, також в цій роботі вперше були представлені додаткові критерії максимальної граничної інтенсивності завад та максимального діапазону слідкування для визначення оптимальних параметрів пристрою з метою дослідження його граничної завадостійкості.

Аналіз шумових та динамічних впливів на аналогові пристрої ФАПЧ показав суперечливі вимоги до параметрів пристроїв. Зокрема, в роботах [35, 114] було отримано приблизні вирази для визначення ВСШ на виході пристрою за параметрами пристрою та рівня шуму на вході пристрою. Аналітичні моделі класичного пристрою показують, що збільшення смуги пропускання пристрою дає можливість приймати сигнали з великим індексом модуляції, але робить його вразливим до зовнішніх випадкових та детермінованих завад. Водночас, зменшення робочої смуги пристрою покращує його завадостійкість, проте погіршує його динамічні характеристики.

було розв'язане Таке протиріччя В роботі [70]. Зокрема, TYT запропонований метод підвищення завадостійкості пристрою ФАПЧ, який полягає в у використанні модифікованого фазового детектора з додатковою вузькосмуговою фільтрацією корисного сигналу від завад. Імітаційні проведені в цій роботі, показали, дослідження, ЩО шумовий поріг модифікованого пристрою ФАПЧ суттєво знижується для сигналів з високим індексом модуляції, а нелінійні спотворення сигналу на виході пристрою зменшуються. Застосування такого підходу зумовило зменшення шумових і динамічних похибок та підвищення допустимого рівня випадкових завад до 4 разів [18, 65]. Вказані результати довели свою практичну цінність в роботах [15, 56, 58, 63], де показано ефективність застосування модифікованого

пристрою ФАПЧ у системах з квадратурною модуляцією та її різновидами і системах GPS.

Крім того, великі перспективи має використання модифікованого пристрою ФАПЧ з іншими різновидами модуляції, наприклад – амплітудною модуляцією багатьох складових (АМБС) [25, 26]. АМБС характеризується більшою потенційною завадостійкістю (у порівнянні з квадратурною модуляцією) за умови однакової потужності вхідного сигналу [25].

Незважаючи на перспективність отриманих результатів та практичну цінність, роботам [15, 58] бракує експериментальних досліджень, де наведена фізична реалізація реальних пристроїв ФАПЧ. Крім того, переважна частина наведених досліджень були проведені для аналогових пристроїв ФАПЧ, в той час як протягом останніх двох десятиліть все більше розвиваються цифрові пристрої ФАПЧ, і все більше витісняють аналогові. Тому є вагома причина розвинути напрацювання попередніх досліджень для цифрових пристроїв фазової синхронізації. Також є необхідність реалізувати такий пристрій з допомогою сучасних програмно-апаратних засобів. Метою такої реалізації є проведення експериментальних досліджень граничної завадостійкості цифрових пристроїв.

Одними з найбільш детальних та повних робіт, присвячених дослідженню поведінки цифрових пристроїв синхронізації є праці Башмакова М. В. та Казакова Л. Н. [47-54, 96, 97], в яких на основі теорії марковських процесів побудовано повну аналітичну модель цифрового пристрою ФАПЧ другого порядку з врахуванням модуляції вхідного сигналу та детермінованих і випадкових завад [48, 53, 54]. Незважаючи на сукупність складних нелінійних процесів, що відбуваються при досягненні шумового порогу, така модель дає можливість отримати різноманітні статистичні характеристики пристрою та проаналізувати залежність форми цих характеристик від параметрів пристрою [47, 50, 54]. Крім того, у дослідженнях цих вчених присутній повний спектр методів дослідження – теоретично отримана математична модель [47, 48, 50, 52], імітаційне моделювання пристрою [51] та експериментальне дослідження

програмно реалізованого пристрою [82, 96, 97]. Особливістю цифрового пристрою в цій роботі є наявність двоканального входу та квадратурного АЦП, що дає змогу повністю придушити подвійну складову на виході детектора і, відповідно, спростити математичну модель пристрою [49]. Попри це, автори не задаються питанням покращенням завадостійкості і не розглядають альтернативні топології цифрових пристроїв ФАПЧ у своїй працях.

Подібною до роботи [58] є праці [112, 113], що присвячені побудові статистичних характеристик цифрових пристроїв ФАПЧ з врахуванням впливу завад та модуляції вхідного сигналу. Всі дослідження у роботі [112] проведені шляхом імітаційного моделювання. Як і в попередньому випадку, питання підвищення завадостійкості у цій роботі не ставилось.

Окремий випадок роботи з імпульсними сигналами та завадостійкості їх приймання розглянутий в праці [98]. Але шляхів застосування результатів оптимізації у цифрових пристроях ФАПЧ не показано.

Суттєвий внесок у дослідження завадостійкості приймачів сучасних імпульсних радіолокаційних систем було зроблено Чесановським І. І. та Шинкаруком О. М. [123-128]. У своїх працях науковці пропонують використання сучасних методів цифрової обробки сигналів таких, як дискретне перетворення Фур'є [123] та вейвлет-перетворення [122], для кращого розрізнення сигналів на фоні білого шуму. Зокрема, шляхом додаткового узгодження приймача з формою комплексної обвідної сигналу можна зменшити некогерентність джерела зондуюючих сигналів, а двохетапна обробка сигналу та використання нестабільності передавача в якості додаткової модуляції дає змогу значно покращити роздільну здатність та завадостійкість радіолокаційної системи [124].

Також автори пропонують застосувати алгоритм кореляційного оцінювання сигналів у приймачі для покращення роздільної здатності або виграшу у відношенні сигнал-шум [128]. З іншого боку, недетермінована природа модуляції вимагає постійної адаптації перехідної характеристики узгодженого пристрою обробки в приймачі [126], що ускладнює реалізацію приймача.

З розвитком цифрової електроніки суттєво збільшилась кількість різновидів пристроїв ФАПЧ шляхів їх застосувань у системах передачі інформації [1, 30, 34]. Одночасно з цим суттєво зросла кількість активних корисувачів таких систем та об'єм переданих даних (який подвоюється майже щороку) [28]. Зокрема, у [36] наведено вичерпну класифікацію цифрових пристроїв ФАПЧ, а в праці [14] наведені варіанти реалізації ключових компонентів пристрою ФАПЧ залежно від їх різновиду. В сучасній світовій технічній літературі велику увагу присвячено дослідженню виду пристроїв ФАПЧ з нерівномірною частотою дискретизації, що працюють з імпульсними сигналами, та практичній реалізації таких сигналів для формування тактових імпульсів [31] чи синтезу частот з малим рівнем фазового шуму [19, 22]. У роботі [6] проведена оцінка фазового шуму сигналу на виході пристрою при впливі випадкової завади на вході пристрою для двох різновидів таких пристроїв. З огляду на складність математичних моделей такого типу пристроїв через складні нелінійні процеси під час роботи цей клас пристроїв у цій роботі не розглядається. Водночас, проблема впливу зовнішніх завад на якість синхронізації у вказаних роботах не розглядається. Навіть у випадку класичного аналогового пристрою ФАПЧ, модель якого доволі проста, аналіз одночасного впливу випадкових та детермінованих завад є складною математичною задачею, що не дає точних математичних розв'язків [113].

Одним з вчених, що значну увагу приділили динамічним параметрам пристроїв ФАПЧ, а саме – динамічній точності та швидкодії – є Лебідь Є.В. [99-104]. Він також приходить до висновку, що класичним пристроям ФАПЧ властива суперечність між забезпеченням мінімуму середньоквадратичної похибки фази і квадратичної інтегральної оцінки перехідних процесів [104]. Ця суперечність обмежує можливості покращення динамічних параметрів пристрою. У роботі [100] вченим було проаналізовано вплив випадкових завад на цифровий пристрій ФАПЧ з різними типами фільтрів. Дослідження показали, що з точки зору мінімізації дисперсії фази на виході з ГКН

найкращим варіантом є пропорційно-інтегруючий фільтр (ШФ). Крім динамічної точності та швидкодії, автором розглянуто проблему оцінки часового джитеру та визначення часової нестабільності опорного генератора пристрою ФАПЧ [102]. Щоправда, тут проаналізовано лише вплив шуму від внутрішніх компонентів пристрою, а вплив завад із зовнішніх джерел не було враховано.

Єдине, чого бракує наведеним працям- це експериментального підтвердження отриманих результатів, які було отримано шляхом імітаційного моделювання. Попри це, автор також задається питаннями застосування сучасних цифрових пристроїв ФАПЧ в системах телекомунікацій [101] та радіолокації [55]. Використання адаптивних антенних решіток на основі цифрових пристроїв ФАПЧ дає змогу підвищити енергоефективність систем автоматичного керування на 7-12 %.

Дослідженням динамічних характеристик пристрою займалися й інші вчені – Зайцев Г. Ф., Самков О. В., Стеклов В. К. та ін. У монографії [86], присвяченій підвищенню показників якості систем фазового автопідстроювання частоти, автори визначають стійкість, динамічні похибки по фазі та частоті і швидкість перехідних процесів для декількох різновидів систем ФАПЧ, а саме – систем з принципом управління по відхиленню, систем з диференціальним зв'язком та комбінованих систем. Автори вказують, що у систем ФАПЧ з першим типом існує протиріччя між підвищенням їх динамічної точності та стійкості [87-90]. Комбіновані системи ФАПЧ, що містять розімкнуті зворотні зв'язки за вхідною дією, не мають цих протиріч, що дає можливість збільшити порядок астатизму системи без порушення її стійкості і підвищити її швидкодію [83, 84, 92]. Такий підхід дає змогу зменшити динамічні похибки по частоті та фазі, а також середньоквадратичні похибки таких систем при зміні вхідних збурень [85].

Автори зазначають, що вищою динамічною стійкістю та швидкодією у порівнянні з традиційними системами ФАПЧ володіють системи ФАПЧ з диференціальним зв'язком [91, 95]. Введення диференціального зв'язку дало

можливість зменшити динамічні похибки по частоті та фазі, середньоквадратичні похибки по фазі, та тривалість перехідних процесів у порівнянні з двома іншими типами систем [94].

Дослідження авторів є цілісним та послідовним. В роботах [84, 98, 99, 116] присутній теоретичний аналіз систем ФАПЧ, а у [83, 85, 90, 94, 95] приведені результати їх математичного моделювання з дослідженням динамічних характеристик систем. Проведено обчислення цих середньоквадратичних та динамічних помилок для декількох видів вхідної дії (стрибка фази, стрибка частоти та лінійної зміни частоти вхідного коливання). Незважаючи на це, дослідження поведінки пристрою ФАПЧ під дією випадкових завад у цій праці є недостатнім. Так, автори обчислюють середньоквадратичні похибки системи ФАПЧ для випадкових збурень, однак лише для великих значень відношення сигнал-шум. Математичні моделі усіх розглянутих авторами видів систем ФАПЧ є лінеаризовані, тобто не враховують періодичність характеристики фазового детектора, що не дає можливості дослідити явище зриву синхронізації у цих системах. Також, мало приділено можливостям апаратної реалізації систем ФАПЧ уваги за наведеними математичними моделями. Автори наводять принципові схеми пристроїв ФАПЧ на базі аналогової схемотехніки, а можливості реалізації цих пристроїв цифровим способом на сучасній компонентній базі не було розглянуто.

Черговою роботою, присвяченій питанням покращення якості синхронізації пристрою в складній завадовій обстановці є [38]. Для цього автор використовує додатковий модуль для оцінки поточної частоти вхідного коливання, що дає можливість зберігати синхронізацію за більших рівнів шуму. Проте цей результат досягається шляхом зменшення коефіцієнту підсилення всієї петлі пристрою та зменшення його смуги пропускання, що негативно впливає на його динамічні характеристики.

Сучасним шляхом реалізації цифрових та повністю цифрових пристроїв ФАПЧ є використання прямих цифрових синтезаторів частоти (DDS – direct digital synthesis). Теорія і практика розробки таких пристроїв розглянута в працях [109, 111], а в роботах описані методи покращення спектральних характеристик прямих цифрових синтезаторів [78, 105, 108]. Вказані методи дають можливість знизити рівень фазових шумів та покращити шумові характеристики синтезаторів, щоправда це досягається ускладненням їх внутрішньої структури. Крім того, автор згадує, що такі синтезатори можна застосовувати у апаратурі, до якої висуваються вимоги високої точності одночасним забезпеченням спектральної синтезу частоти 3 чистоти синтезованого сигналу [78]. Проте на роботу синтезатора можуть впливати інші компоненти системи, складовою частиною яких він є, особливо, якщо фаза сигналу на виходу синтезатора керується іншим сигналом. Тому роботу керованих прямих синтезаторів частоти варто аналізувати разом з усіма іншими елементами системи, в якій цей синтезатор знаходиться і які здатні впливати на його поведінку.

1.4.3. Вплив форми характеристики фазового детектора на граничну завадостійкість пристрою ФАПЧ

Як вже було згадано у попередніх параграфах, засобами цифрової схемотехніки можна реалізувати ФД з більшим періодом детекторної характеристики, а також зробити її більш лінійною, ніж у детектора, побудованого за принципом аналогового перемножувача. У [62] було проведено дослідження, покликане проаналізувати вплив форми детекторної характеристики ФД на завадостійкість пристрою ФАПЧ. Автор вибрав три поширені схеми фазових детекторів, зображених на рис.1.11. Рис.1.11 а відповідає класичному аналоговому перемножувачу з ФНЧ для придушення подвійної гармоніки отриманого сигналу. Детектори на рис. 1.11 б та 1.11 в містять додаткові підсилювачі-обмежувачі на входах та виходах пристрою відповідно.



Рисунок 1.11 – Поширені схеми фазових детекторів, [62]

На основі цих детекторів можна реалізувати 5 типів детекторної характеристики, які зображені на рис. 1.12. Перші три характеристики повністю відповідають фазовим детекторам з рис. 1.11, а останні дві є різновидами характеристик в) та б) відповідно, що враховують зону нечутливості *а* або недостатнього підсилення детектора в зоні поблизу нуля.



Рисунок 1.12 – Нормовані детекторні характеристики поширених ФД, [62]

Для кожного з детекторів було залежність дисперсії фази від відношення шум-сигнал в смузі утримання (Ω_y/Π), що поступає на детектор. Автор отримав результати, зображені на рис. 1.13.

Графіки на рис. 1.13 показують найкращою граничною завадостійкістю володіє детектор з характеристикою F3, адже у порівнянні з іншими детекторами він забезпечує найменшу дисперсію фази на його виході. Дещо гіршими є детектори з характеристиками F1 та F2. Завадостійкість детекторів з характристиками F4 та F5 залежить від зони нечутливості пристрою – чим вона більша, тим більша похибка фази на його виході.



Рисунок 1.13 – Залежності дисперсії фази від інтенсивності шуму для характеристик ФД виду: F1..F5 (а), F4 (б), F5 (в), [70]

У таблиці 1.1 приведені числові значення граничної завадостійкості усіх детекторів у формі порогового відношення шум-сигнал у смузі утримання (Ω_у/Π), а в таблиці 1.2 аналогічні розрахунки для детекторів з характеристиками F4 та F5 для різних значень параметра *a*.

Характе-	F1(φ)	F2(φ)	F3(φ)	F4(φ)	F5(φ)
ристика ФД				$a = \pi/4$	$a = \pi/4$
$(\Omega_v/\Pi)_{rn}$	1.472	1.193	1.874	1.324	1.687

Таблиця 1.1 – Гранична завадостійкість різних ФД, [70]

Таблиця 1.2 – Залежність граничної завадостійкості ФД з характеристиками F4, F5 від параметра *a*, [70]

а	0	0,02 π	0,1 π	0,2 π	0,3 π	0,4 π	0,48 π	0,5π
ФД F4(ф)	1,874	1,871	1,782	1,516	1,101	0,578	0,118	0,000
ФД F5(ф)	1,874	1,873	1,843	1,753	1,608	1,418	1,240	1,193

Таким чином, відмінність усіх детекторів з характеристиками F1-F3 проявляється у вузькому діапазоні рівня шуму поблизу зриву. Для низьких рівнів завад характеристики усіх детекторів майже ідентичні. Для великих рівнів завад визначальним фактором, що впливатиме на завадостійкість, є період детекторної характеристики.

ФД на основі класичного перемножувача з синусоїдальною характеристикою має кращу граничну завадостійкість, ніж ФД з трикутною лінійною характеристикою, і дещо гіршу, ніж у фазового дискримінатора з прямокутною характеристикою. Проте, на практиці такий детектор матиме певну зону нечутливості, і якщо ця зона а > $0,2\pi$, то завадостійкість такого детектора буде суттєво гіршою, ніж у перемножувача.

1.4.4. Огляд досліджень завадостійкості та динамічної поведінки пристрою ФАПЧ зарубіжних авторів

У параграфах 1.2 та 1.3 приведені одні з найпоширеніших різновидів цифрових та повністю цифрових пристроїв ФАПЧ. З року в рік пристрої ФАПЧ вдосконалюють новими вузлами чи способами обробки сигналів таким чином розширюючи їх класифікацію.

Один з видів таких цифрових пристроїв має вдосконалену схему фазового детектора, що має більший діапазон лінійності детекторної характеристики та забезпечує більшу смугу схоплення пристрою і кращі характеристики стеження. Така характеристика з періодом 2π отримана завдяки операції арктангенса над квадратурними складовими вхідного сигналу. В англомовній літературі цей різновид пристрою ФАПЧ називають Digital Tanlock Loop (DTL) і відноситься до класу пристроїв ФАПЧ зі змінною частотою дискретизації. Його схема зображена на рис. 1.14 [27].



Рисунок 1.14 – Структурна схема Digital Tanlock Loop (DTL), [32].

У [32] проведено аналіз динамічної поведінки такого пристрою, яка показала, що такий пристрій забезпечує схоплення вхідного сигналу у ширшому частотному діапазоні, ніж пристрій з класичним фазовим детектором, а ще є нечутливим до зміни потужності вхідного сигналу. В умовах впливу зовнішнього білого адитивного гаусового шуму дисперсію фази на виході пристрою можна зменшити шляхом регулювання коефіцієнту передачі петлі пристрою [32].

Незважаючи на наявність пристойних динамічних характеристик, реалізація такого пристрою є дещо проблематичною. Найбільше труднощів виникає при реалізації перетворювача Гільберта, що забезпечує зсув на 90° вхідного сигналу. Ідеальний перетворювач Гільберта реалізувати неможливо, оскільки його імпульсна характеристика є нескінченною та існує в часовій $t \in [-\infty;\infty]$. Якщо її обмежити та перенести в зону додатну часову області область, то перетворювач Гільберта можна реалізувати у формі цифрового фільтра високого порядку зі скінченною імпульсною характеристикою [33]. Реалізація такого фільтра суттєво обмежує частоти вхідних сигналів, оскільки обробка сигналу таким фільтром вноситиме додаткову затримку, через що фазовий зсув не буде точно рівний 90°. Чим більшою буде частота вхідного сигналу, тим величина цієї затримки буде більшою.



Рисунок 1.15 – Вдосконалена схема DTL з елементом затримки (Time-Delay Digital Tanlock Loop, TDTL), [6].

У праці [6] пропонують вирішення цієї проблеми шляхом заміни перетворювача Гільберта на елемент часової затримки (рис.1.15). Таким чином, реалізація пристрою значно спрощується, а попри дещо менш лінійну характеристику фазового детектора та смугу схоплення, його основні характеристики зберігаються [6].

Автори наводять приклад реалізації даного пристрою на програмованих логікових інтегральних схемах (ПЛІС) фірми Xilinx та його використання для детектування широкосмугових сигналів з кутовою модуляцією [6].

Автори продовжили свої дослідження у своїх наступних роботах. Вони вдосконалили пристрій введенням адаптивного фільтра (рис.1.16), що підлаштовує коефіцієнти цифрового фільтра пристрою ФАПЧ в часі [5, 8]. Це дає можливість зменшити джитер та покращити працездатність пристрою в умовах дії білого гаусового шуму та постійного частотного розбалансу. Також науковці розробили варіант пристрою ФАПЧ з одним каналом, що дає змогу оптимізувати певні параметри пристрою за рахунок інших для конкретних застосувань [4].



Рисунок 1.16 – Схема TDTL з адаптивним фільтром, [5].

В роботі [9] запропоновано ще один спосіб реалізації цього типу пристрою. У ньому відсутній елемент затримки на вході, а замість нього після

керованого генератора розташовані два лічильники, що тактуються від різних фронтів: один по передньому фронту, а інший – по задньому. Така топологія пристрою дає можливість розширити смугу схоплення пристрою та зменшити тривалість перехідних процесів при схопленні частоти.

В роботі [2] вчені вдосконалюють цифровий керований генератор пристрою, що формує квадратурні сигнали для фазового детектора. Таким чином було забезпечено кращу лінійність характеристик фазового детектора. Крім того, вчені спромоглися підвищити завадостійкість та вдосконалити поведінку пристрою при схопленні частоти, використавши ΔΣ-модулятор для ініціалізації цифрового керованого генератора [3]. Показано, що та сама величина джитеру досягається при вдвічі менших значеннях ВСШ.

Вище згадані роботи демонструють, що цей тип пристроїв володіє як хорошою завадостійкістю, так і пристойними динамічними властивостями. З іншого боку, автори визначають за мірило завадостійкості величину фазового шуму та джитеру на виході пристрою, проте завадостійкість пристрою можна також охарактеризувати через порогове значення ВСШ, що зумовлює зрив синхронізації. Цей аспект не було враховано у вказаних дослідженнях і порівняння шумових порогів класичного та пропонованих пристроїв є відсутнє. Крім того, усі результати були отримані шляхом імітаційного моделювання і бракує їх експериментального підтвердження.

У праці [43] розглянуто декілька методів, що дають змогу пришвидшити процес схоплення частоти. Серед них: автоматичне регулювання частотою опорного генератора, використання детектора синхронізму для керування параметрами фільтра та смугою схоплення, використання ΔΣ-модулятор для зменшення фазового шуму з виходу керованого генератора. Дослідження були проведені шляхом імітаційного моделювання і вказують на пришвидшення процесів схоплення частоти на 27-72 %.

Крім зовнішніх завад на поведінку пристрою впливають і внутрішні паразитні сигнали, що формуються у процесі обробки вхідного сигналу, зокрема, – подвійна гармоніка на виході ФД. В роботі [23] запропоновано ввести додатковий смугозапираючий фільтр з інтегруючою ланкою для придушення паразитних складових на виході детектора. В результаті цього, пристрій ФАПЧ здатний обробляти сигнали із спотвореною формою та зовнішніми завадами, і водночас є достатньо простий в реалізації на DSP-процесорах.

Високі динамічні показники включають не лише швидкодію пристрою при схопленні частоти, а й здатність детектувати сигнал при наявності постійного розузгодження частоти,. У [39] використовують модифікацію схеми Костаса, де крім фазового автопідстроюваня присутня також система частотного автопідстроювання. Це дає змогу смугу пропускання пристрою ФАПЧ дуже вузькою та придушити завади на вході пристрою. Такий підхід є ефективним для детектування широкосмугових сигналів у системах радіолокації та радіонавігації, де присутній допплерівський зсув частоти.

Велика частина публікацій закордонних науковців стосується реалізації пристроїв ФАПЧ на сучасній елементній базі (DSP-процесорах [29] та ПЛІС [124]) для конкретних застосувань. Останніми роками все більшого поширення у сфері телекомунікацій набуває технологія програмно-керованого радіо (англ. Software-Defined Radio, SDR) [7]. SDR – це система радіозв'язку, в якій як для модуляції, так і для демодуляції радіосигналів використовується програмне забезпечення або вбудовані пристрої (мікроконтролери, DSP-процесори, ПЛІС) [20].

Антена



Рисунок 1.17 – Схема ідеального SDR-приймача, [21]

Ідеальний SDR-приймач містить лише антену та АЦП, що передає оцифровані відліки вхідних даних на комп'ютер. Програмне забезпечення здійснює обробку даних і перетворює їх в потрібну форму (рис. 1.17). Ідеальний SDR-передавач, за аналогічним принципом, містить ЦАП та антену, під'єднану до нього. Комп'ютер формує вихідний потік даних на ЦАП, що перетворює їх в аналогову форму, а антена випромінює їх у радіо простір.

На жаль, сучасні можливості технологічної бази на дають можливості реалізувати ідеальний приймач, тому що АЦП та ЦАП недостатньо швидкі для обробки сигналів з усього спектру радіодіапазону. Тому реалізація SDR можлива поки тільки на частотах до 6 ГГц, а для більш високих частот потрібне перенесення сигналів на проміжну частоту з допомогою змішувача та опорного генератора. На рис. 1.18 зображено спрощену архітектуру сучасних радіоприймачів з перетворенням на проміжну частоту [21].



Рисунок 1.18 – Спрощена архітектура сучасних цифрових радіоприймачів на проміжній частоті, [21]

У такому приймачі сигнал на проміжній частоті є відфільтрований від завад на інших частотах, а також присутня фільтрація дзеркального каналу. Власне після АЦП відбувається детектування прийнятого сигналу, яке можна виконати за допомогою цифрових програмно реалізованих пристроїв ФАПЧ. Крім того, у системах SDR використовують спеціальні інтегральні схеми приймачів-передавачів, які допускають програмну конфігурацію своїх характеристик у широкому діапазоні. Прикладом такого приймача-передавача є мікросхема від Analog Devices AD9361 [13], що має широке використання у мобільних 3G та 4G технологіях. Приймач опорного генератора мікросхеми працює в діапазоні від 70 МГц до 6 ГГц, передавач – від 47 МГц до 6 ГГц, а смугу пропускання одного каналу можна регулювати в діапазоні від 200 кГц до 56 МГц.

SDR-приймачі є чудовою альтернативою іншим аналоговим приймачам адже усувають їх основні недоліки. Наприклад, приймачі прямого перетворення вкрай чутливі до струму зміщення та флікер-шуму, а супер-гетеродинні приймачі є складні у будові та мають труднощі із одночасним забезпеченням селективності каналу та придушення дзеркального каналу [21]. У цифровому приймачі на проміжній частоті ці проблеми відсутні. Єдиними обмежуючими факторами залишаються швидкодія АЦП та висока споживана потужність. Останні досягнення у сфері цифрової радіоелектроніки дають усі передумови, щоб подолати ці обмеження. А отже все більш актуальною стане програмноапаратна реалізація пристроїв ФАПЧ для сучасних приймачів з дедалі кращими технічними характеристиками, в тому числі завадостійкістю та динамічною поведінкою.

1.4.5. Постановка наукової задачі

Таким чином, згаданим вище дослідженням бракує хоча б одного з кількох аспектів:

- не досліджені способи підвищення завадостійкості з одночасним збереженням їх динамічних властивостей;
- досліджена динамічна поведінка пристрою ФАПЧ при впливі низького рівня завад (значно менших ніж шумовий поріг пристрою);
- не враховано нелінійність фазового детектора пристрою ФАПЧ, що унеможливлює пошук шумового порогу пристрою;
- відсутня розробка реального програмно-апаратного цифрового пристрою ФАПЧ та експериментальне дослідження (а не лише імітаційного моделювання) завадостійкості цього пристрою.

Тому є підстави вважати, що відсутність бодай однієї з цих складових у вказаних працях обумовлюють необхідність проведення експериментальних

досліджень способів покращення завадостійкості, що забезпечують збереження динамічної поведінки пристрою ФАПЧ.

1.5. Висновки до 1-го розділу

1. Цифрові пристрої ФАПЧ можуть відрізнятися між собою за способом реалізації своїх основних компонентів та умовно поділяються на два види – з рівномірною частотою дискретизації та змінною частотою дискретизації. Кожний з цих видів має свої різновиди, що відрізняються між собою способами реалізації фазового детектора.

2. Підвищення граничної завадостійкості класичних пристроїв ФАПЧ призводить до погіршення їх динамічних властивостей (що негативно впливає на здатність зберігати стеження за сигналами з високим індексом кутової модуляції), або ж зменшують коефіцієнт передачі пристрою, що призводить до зменшення його номінальної смуги утримання.

3. Дослідження динамічних параметрів пристроїв (швидкодії, стійкості, динамічних похибок стеження за частотою і фазою) та способів їх покращення представлено на достатньому теоретиному рівні, проте аналіз динамічної поведінки пристрою за умов впливу великих рівнів завад був відсутній. У низці робіт зроблено припущення про лінійну характеристику фазового детектора, хоча в реальності вона є лінійною лише в обмеженому діапазоні. А наявність скінченного значення періоду детекторної характеристики обмежує діапазон стеження пристрою та зумовлює появу шумового порогу пристрою.

4. Попередні дослідження форми детекторної характеристики на граничну завадостійкість пристрою ФАПЧ показують, що відмінності між характеристиками проявляються у вузькому діапазоні інтенсивності завад поблизу шумового порогу. Хоча найкращою потенційною завадостійкістю володіє фазовий детектор з ідеальною прямокутною характеристикою, при наявності великої зони нечутливості такого детектора (більше 0,2π) кращим вибором буде детектор з синусоїдальною характеристикою. 5. Створення програмно-апаратного пристрою ФАПЧ з покращеною граничною завадостійкістю та зі збереженими динамічними властивостями є актуальною науковою проблемою, яка потребує подальших експериментальних досліджень.

РОЗДІЛ 2

АНАЛІТИЧНА МОДЕЛЬ ЦИФРОВОГО ПРИСТРОЮ ФАПЧ У СКЛАДНІЙ ЗАВАДОВІЙ ОБСТАНОВЦІ

2.1. Математична модель класичного аналогового пристрою ФАПЧ

Кожний з компонентів класичного аналогового ФАПЧ реалізований на аналоговій схемотехніці. Структурна схема аналогового пристрою ФАПЧ показана на рисунку 2.1.



Рисунок 2.1 – Структурна схема класичного аналогового пристрою ФАПЧ, [121]

Генератор, керований напругою (ГКН) – це генератор гармонічних сигналів, частота якого керується напругою на вході пристрою. Основною характеристикою такого генератора є характеристика перестроювання ГКН по частоті $\omega = f(e)$, що представлена в графічному вигляді. Відповідно основним параметром, що описує його роботу в лінійному режимі є крутизна перестроювання ГКН по частоті K_0 . Це нахил характеристики перебудови за частотою від напруги керування (виражається в Гц/В).



Рисунок 2.2 – Часове рівняння ГКН, [121]

Повна фаза вихідного коливання залежить від поточної напруги сигналу помилки e(t) з виходу фільтра:

$$\Phi(t) = \omega_0 t + K_0 \int_0^t e(t) dt, \qquad (2.1)$$

а поточна частота вихідного коливання буде рівна $\omega(t) = \frac{d\Phi}{dt} = \omega_0 + K_0 \cdot e(t)$ похідній від повної фази та пропорційна керуючому сигналу помилки. В частотній області передавальна функція ГКН описується виразом $\frac{K_0}{s}$, оскільки ГКН інтегрує сигнал помилки.

ФД являє собою класичний аналоговий перемножувач вхідного та вихідного сигналів. Тобто на його виході сформується сигнал [127]:

$$\upsilon(t) = K_{\phi \mu} \cdot \sin(\omega_0 t + \varphi(t)) \cdot \cos(\omega_0 t + \psi(t)) =$$

$$= \frac{K_{\phi \mu}}{2} \sin(2\omega_0 t + \varphi(t) + \psi(t)) + \frac{K_{\phi \mu}}{2} \sin(\varphi(t) - \psi(t)), \qquad (2.2)$$

який складається з постійної складової та змінної складової з подвійною частотою. $K_{\phi \beta}$ – коефіцієнт підсилення ФД. Складова з подвійною складовою буде придушена ФНЧ, тож на виході ФНЧ буде сигнал помилки

$$e(t) = \frac{K_{\phi \beta}}{2} \sin(\varphi(t) - \psi(t)) = \frac{K_{\phi \beta}}{2} \sin(\Delta \varphi(t)).$$
(2.3)

В режимі синхронізму різниця фаз між сигналами близька до нуля, тому цей вираз можна наближено переписати так: $e(t) = \frac{K_{\phi \not A}}{2} \Delta \varphi(t)$.

Таким чином, сигнал на виході фільтра пропорційний величині різниці фаз між вхідним та вихідним сигналами.

У найпростіших пристроях ФАПЧ використовується ФНЧ першого порядку. Він може бути як пасивним (рис. 2.3 а) так і активним (рис. 2.3 б), а також містити інтегруючу ланку (рис. 2.3 в).



Рисунок 2.3 – Петльові фільтри в аналогових пристрої ФАПЧ: *а* – пасивний, *б* – активний, *в* - інтегруюча ланка, [14]

Їх передавальна функція цих фільтрів визначається за наступними виразами:

• Пасивний ФНЧ:

$$K(p) = \frac{1 + mpT}{1 + pT}, \ T = (R_1 + R_2)C, \ m = \frac{R_1}{R_1 + R_2}.$$
 (2.4)

• Активний ФНЧ:

$$K(p) = A \frac{1 + mpT}{1 + pT}, T = R_1 C_1, m = \frac{R_2 C_2}{R_1 C_1}, A = -\frac{C_1}{C_2}.$$
 (2.5)

• Інтегруюча ланка:

$$K(p) = m + \frac{1}{pT}, T = R_1 C, m = \frac{R_2}{R_1}.$$
 (2.6)

де *m* – коефіцієнт пропорційності, *T* – стала часу ФНЧ.

Знаючи передавальні функції всіх компонентів пристрою, можна записати вираз для передавальної функції всього пристрою:

$$K_{\Phi A\Pi \Psi}(p) = \frac{\Psi(p)}{\Phi(p)} = \frac{K_{\Phi \Pi} \cdot K(p) \cdot K_{\Gamma K H}(p)}{1 + K_{\Phi \Pi} \cdot K(p) \cdot K_{\Gamma K H}(p)}.$$
(2.7)

Дуже часто в іноземній літературі [14], приводять передавальну функцію пристрою ФАПЧ до нормалізованої форми:

$$H(s) = \frac{s\omega_p \left(2\zeta - \frac{\omega_p}{K_0 K_{\phi \mu}}\right) + \omega_p^2}{s^2 + 2\zeta \omega_p s + \omega_p^2},$$
(2.8)

де ζ та ω_p – коефіцієнт загасання та резонансна частота контура – нормалізовані параметри. Така форма запису дає змогу доволі швидко оцінити ключові властивості ФАПЧ. Ці параметри визначаються за виразами, поданими в таблиці 2.1 [14].

Таблиця 2.1 – Вирази для обчислення нормалізованих параметрів пристрою

ФАПЧ

Пасивний фільтр	Активний фільтр	Інтегруюча ланка		
$\omega_p = \sqrt{\frac{K_0 K_{\Phi \mathcal{I}}}{T}}$	$\omega_p = \sqrt{\frac{AK_0 K_{\Phi \mathcal{I}}}{T}}$	$\omega_p = \sqrt{\frac{K_0 K_{\Phi \mathcal{I}}}{T}}$		
$\zeta = \frac{\omega_p}{2} \left(mT + \frac{1}{K_0 K_{\Phi \mathcal{I}}} \right)$	$\zeta = \frac{\omega_p}{2} \left(mT + \frac{1}{K_0 K_{\Phi \mathcal{I}}} \right)$	$\zeta = \frac{\omega_p mT}{2}$		

Вираз для визначення передавальної функції пристрою ФАПЧ $|H(j\omega)|$ для загального випадку доволі громісткий. Однак для часткового випадку, коли виконується умова $2\zeta >> \frac{\omega_p}{K_0 K_{\phi \beta}}$, можна легко знайти значення модуля

передавальної функції в ключових її точках (рис. 2) [121]:

$$\begin{aligned} H(0) &= 1; \\ H(j\omega_p) &= \frac{\sqrt{1 + 4\zeta^2}}{2\zeta}; \\ H(j \cdot \sqrt{2}\omega_p) &= 1. \end{aligned}$$
 (2.9)

Таким чином, параметри ζ та ω_p дозволяють досить точно оцінити частотний діапазон роботи ФАПЧ, а також характер перехідних процесів при зміні частоти сигналу на вході (коливальний чи аперіодичний).



Рисунок 2.4 – Амплітудно-частотна характеристика (АЧХ) лінійного контуру ФАПЧ та її ключові точки, [121]

Зв'язок між параметрами $\{\zeta, \omega_p\}$ ФАПЧ та параметрами $\{f_c, T\}$ ЦФ є наступний:

$$\omega_p = \sqrt{2\pi f_c K_0 K_{\Phi \mu}}, \zeta = \frac{2\pi f_c + m K_0 K_{\Phi \mu}}{2 \cdot \sqrt{2\pi f_c K_0 K_{\Phi \mu}}}.$$
(2.10)

Таким чином, підставивши вирази (2.10) у (2.8) отримаємо

$$H(s) = \frac{s \cdot mK_0 K_{\phi \mu} + 2\pi f_c K_0 K_{\phi \mu}}{s^2 + s \cdot (2\pi f_c + mK_0 K_{\phi \mu}) + 2\pi f_c K_0 K_{\phi \mu}}.$$
 (2.11)

Формули (2.12) та (2.13) визначають значення основних параметрів пристрою ФАПЧ – смуг утримання та схоплення [14]. Вираз для обчислення смуги схоплення буде однаковим для будь-якого з типів фільтрів, зображених на рис. 2.3:

$$\Delta \omega_c = 2\zeta \omega_p \,. \tag{2.12}$$

Смугу утримання пристрою ФАПЧ для пасивного та активного фільтрів описує вираз

$$\Delta \omega_{\nu} = K_0 K_{\phi \jmath}; \qquad (2.13)$$

у випадку реалізації ФНЧ як інтегруючої ланки, смуга утримання пристрою, теоретично буде необмеженою. На практиці, смугу утримання такого пристрою буде визначати робочий діапазон перестроювання частоти ГКН.

Тип ФНЧ також визначає усталене значення помилки на його виході. У безфільтровому пристрої ФАПЧ сигнал, що подається на ГКН буде нульовим лише у випадку рівності частот вхідного та опорного сигналів. Якщо ж вони відрізняються, то на сигнал керування генератором прийматиме певне постійне значення, щоб компенсувати цю різницю. Наявність ФНЧ 1-го порядку підвищує порядок астатизму системи до 2-х, що означає, що тепер середнє значення сигналу на виході ФНЧ буде нульовим навіть у випадку різниці частот на вході та виході пристрою. Щоправда, якщо ця різниця буде постійно змінюватися (наприклад при подачі на вхід ЧМ чи ФМ сигналів), то відповідно буде змінюватися і сигнал помилки.

Як вже було згадано раніше, пристрій ФАПЧ здатний підтримувати синхронізацію навіть коли вхідний сигнал зашумлений. Наявність шуму спричиняє флуктуації сигналу помилки навколо середнього значення, і якщо їх величина відносно мала, їх наявність не впливає на частотні параметри пристрою. Проблеми з синхронізацією почнуться, діапазон цих флуктуацій вийде за межі робочої характеристики ФД, що спричинить зрив синхронізації.

Одним з параметрів, що характеризує здатність ФАПЧ працювати в умовах завад є його шумова смуга, яка визначається за наступною формулою [121]:

$$B_{III} = \frac{2}{\left|K(j0)\right|^2} \int_0^\infty \left|K(j\omega)\right|^2 d\omega.$$
(2.14)

Вона показує, з якою смугою пропускання слід взяти ідеальний ФНЧ, щоб досягти того ж рівня дисперсії шумової завади на його виході, що й на виході ФНЧ в пристрої ФАПЧ. Зміст цього параметра також можна пояснити геометрично (рис. 2.5). Шумова смуга приймає таке значення, що площа області під АЧХ ФНЧ та площа прямокутника будуть рівні.



Рисунок 2.5 – Геометричний зміст шумової смуги пристрою ФАПЧ, [121]

Для пристрою ФАПЧ 2-го порядку значення його шумової смуги визначається його нормалізованими параметрами:

$$B_{III} = \frac{\omega_p}{2} \left(\zeta + \frac{1}{4\zeta}\right). \tag{2.15}$$

Цей показник визначає здатність ФАПЧ покращувати відношення сигнал/шум на виході пристрою. Чим менша шумова смуга пристрою, тим краще фільтрується шум, але з іншого боку, погіршуються динамічні характеристики пристрою.

Завдяки тому, що в ланці ФАПЧ присутній ФНЧ, який придушує частину гармонік від шумової завади, відношення сигнал-шум на виході пристрою буде більшим, ніж на вході [14]:

$$(BCIII)_{sux} = (BCIII)_{sx} \cdot \frac{B_i}{2B_{III}}, \qquad (2.16)$$

де B_i – ширина каналу, по якому поширюється сигнал (визначає ширину спектра шумової завади).

Величина відношення сигнал-шум відповідно визначатиме величину флуктуацій фази вихідного коливання [14]:

$$\overline{\theta}_{gux}^2 = \frac{1}{2(BCIII)_{gux}}.$$
(2.17)

Звідси слідує, що для такого пристрою ФАПЧ стійка синхронізація спостерігатиметься за ВСШ > 4 (6 дБ). Тоді середньоквадратичне значення сигналу помилки складатиме до 20°, що не перевищуватиме діапазону робочої характеристики ФД. А от при ВСШ = 1 (0 дБ) стійкої синхронізації вже не буде, оскільки середньоквадратичне значення сигналу помилки $\overline{\theta}_{sux}$ досягне 40° буде відбуватися зрив при майже кожному піковому значенню випадкової завади.

2.2. Перехід від аналогового до цифрового пристрою ФАПЧ

2.2.1. Еквівалентні компоненти класичного цифрового пристрою ФАПЧ

Цифровий пристрій ФАПЧ має ті ж компоненти, що й аналоговий з тою різницею, що вони оперують цифровими сигналами.

Для здійснення програмно-апаратної реалізації за основу було взято структурну схему цифрового пристрою ФАПЧ, зображеної на рис. 2.6.



Рисунок 2.6 – Структурна схема класичного цифрового пристрою ФАПЧ, [20]

Наведена схема є дуже подібною до схеми аналогового пристрою ФАПЧ, але в даному пристрої основні його компоненти (ФД, ЦФ та ГКН) – реалізовані програмно, і всі вони оперують цифровими сигналами. Крім того, тут присутній аналогово-цифровий перетворювач (АЦП), що призначений для дискретизації сигналу з еталонного генератора (ЕГ) $s_{ex}(t)$ та цифро-аналоговий перетворювач (ЦАП), на виході якого отримуємо неперервний сигнал $s_{eux}(t)$. Особливістю здійсненої реалізації є те, що частота дискретизації в АЦП і ЦАП значно перевищує частоту, необхідну за теоремою Котєльнікова. Цифровий ФД представляє собою перемножувач відліків вхідного та вихідного сигналів.

У цифровому ФАПЧ замість аналогового ФНЧ 1-го порядку з передавальною функцією

$$H_{A}(p) = \frac{1 + mpT}{1 + pT},$$
(2.18)

присутній його цифровий еквівалент – рекурсивний цифровий фільтр 1-го порядку, передавальна функція якого має вигляд

$$H_{\mu\phi}(z) = \frac{b_0 + b_1 z^{-1}}{1 - a_1 z^{-1}},$$
(2.19)

де b_0 , b_1 , a_1 - коефіцієнти ЦФ.

Вирази для коефіцієнтів ЦФ можна отримати за допомогою білінійного zперетворення:

$$p \rightarrow \frac{2}{\Delta t} \cdot \frac{z-1}{z+1}.$$
 (2.20)

Тоді вираз для передавальної функції цифрового фільтра матиме наступний вигляд:

$$H(z) = \frac{\frac{\Delta t + 2mT}{\Delta t + 2T} + \frac{\Delta t - 2mT}{\Delta t + 2T} z^{-1}}{1 + \frac{\Delta t - 2T}{\Delta t + 2T} z^{-1}} = \frac{b_0 + b_1 z^{-1}}{1 - a_1 z^{-1}},$$
(2.21)

звідки отримуємо вирази для коефіцієнтів ЦФ, виражені через параметри аналогового фільтра-прототипу [17]:

$$b_0 = \frac{\pi f_c \Delta t + m}{\pi f_c \Delta t + 1}; b_1 = \frac{\pi f_c \Delta t - m}{\pi f_c \Delta t + 1}; a_1 = -\frac{\pi f_c \Delta t - 1}{\pi f_c \Delta t + 1}.$$
(2.22)

Тут $f_c = \frac{1}{2\pi T}$ – частота зрізу аналогового ФНЧ.

ГКН розглянутого цифрового пристрою ФАПЧ функціонує як класичний прямий цифровий синтезатор (DDS). Його ключовими елементами є фазовий акумулятор великої розрядності, де постійно накопичується цифровий код (пропорційний поточній фазі гармонічного коливання) та перетворювач фазарівень, де цей код перетворюється на цифрове значення відліку синусоїдального коливання. В загальному випадку таке перетворення здійснюється за виразом [45]:

$$S(n) = \sin\left(2\pi \cdot \frac{P(n)}{2^{j}}\right),\tag{2.23}$$

де *P*(*n*) – поточне значення фазового акумулятора, а *j* – його розрядність. Детально принцип роботи такого синтезатора описано в [109, 111].

Першою дією в ГКН є обчислення повного значення фази вихідного сигналу $\varphi(n)$. При розімкнутій петлі зворотного зв'язку пристрою ГКН постійно працюватиме на своїй опорній частоті, яка в даному випадку рівна частоті дискретизації, а фаза наростатиме на постійну величину.

$$\varphi(n) = \varphi_0(n) = \omega_0 \cdot \Delta T \cdot n = \varphi_0(n-1) + \omega_0 \cdot \Delta T.$$
(2.24)

Якщо ж на вхід ГКН поступатиме сигнал помилки $s_{\mu\phi}(n)$, то приріст цієї фази відкоректується на значення

$$\psi(n) = K_0 s_{\mu\phi}(n-1) + \psi(n-1), \qquad (2.25)$$

а повне миттєве значення фази ГКН становитиме:

$$\varphi(n) = \varphi_0(n) + \psi(n) = \omega_0 \cdot \Delta T \cdot n + K_0 s_{\mu\phi}(n-1) + \psi(n-1).$$
 (2.26)

Для отримання значення відліку сигналу на виході ГКН потрібно обчислити косинус фази ГКН:

$$s_{\Gamma K H}(n) = \cos(\varphi(n)). \tag{2.27}$$

2.2.2. Смуга утримання пристрою ФАПЧ

Статичний режим роботи ФАПЧ означає те, що сигнал помилки на вході ГКН в усталеному режимі (синхронізму) є постійною величиною. В даному пристрої ФАПЧ сигналом помилки виступає сигнал з виходу ФД, оскільки він керує фазою сигналу з ГКН.

Нехай сигнал на виході ГКН описується виразом $s_{\Gamma KH}(n) = \cos(\omega_0 n \Delta T + \psi(n))$, а вхідний сигнал – $s_{ex}(n) = \sin((\omega_0 + \Delta \omega)n \Delta T)$, де ω_0 – опорна частота ГКН, ΔT – інтервал дискретизації, $\psi(n)$ – поточна фаза вихідного сигналу з ГКН, $\Delta \omega$ – початковий частотний розбаланс.

З виразу (2.26) слідує:

$$\psi(n) - \psi(n-1) = K_0 \Delta T s_{\Phi \Pi} (n-1).$$
 (2.28)

В режимі синхронізму різниця фаз між вхідним та вихідним сигналом є постійною:

$$\theta(n) = \Delta \omega \cdot n \cdot \Delta T - \psi(n) = \varphi_0 = const.$$
(2.29)

Це зокрема означає, що $\theta(n) = \theta(n-1)$,

$$\Delta \omega \cdot n \cdot \Delta T - \psi(n) = \Delta \omega \cdot (n-1) \cdot \Delta T - \psi(n-1).$$
(2.30)

Після підстановки (2.28) у (2.30) отримуємо

$$\Delta \omega = K_0 s_{\varphi I} (n-1). \tag{2.31}$$

З виразу (2.29) можна зробити висновок, що статичний режим роботи даного ФАПЧ є можливий за умови, коли частота сигналу на вході не змінюватиметься в часі. Крім того, частотний розбаланс $\Delta \omega$ не повинен перевищувати деякого граничного значення. Це обмеження пояснюється тим, що характеристика ФД є визначена в діапазоні [- $\pi/2$... $\pi/2$] (рис. 2.7). Більш того, в реальному пристрої ФАПЧ при великих значеннях фазової помилки ця характеристика перестає бути лінійною.



Рисунок 2.7 – Лінеаризована та реальна характеристики ФД при $K_{\Phi Д} = 1$, [59]

Максимального значення величина фазової помилки $s_{\phi A}(n) = K_{\phi A}$ досягає при $\varphi_0 = \pi/2$. Підставивши (2.3) в (2.31), можна отримати смугу утримання f_y пристрою ФАПЧ:
$$f_y = \frac{K_0 K_{\Phi \underline{\beta}}}{2\pi}.$$
(2.32)

Оскільки характеристика $\Phi Д$ є непарною функцією, то вираз (10) є справедливий для розбалансу як в бік верхніх частот, так і нижніх, а повна смуга утримання 2 f_y розміщена симетрично відносно опорної частоти ГКН.

2.2.3. Детектор синхронізму у цифровому пристрої ФАПЧ

Детектор синхронізму не є функціональним блоком пристрою ФАПЧ, проте його наявність надає додаткові можливості під час дослідження його роботи, а саме точніше визначити момент зриву синхронізації або момент її схоплення.

Блок детектора синхронізму зображений на рис. 2.8. Він складається з послідовно з'єднаних цифрового перемножувача та цифрового фільтра нижніх частот, і підключений паралельно паралельно до основної петлі пристрою. На вхід детектора синхронізму пристрою приходять два сигнали: вхідний сигнал з еталонного генератора та одна з квадратурних складових, що генерується ГКН. Рівень сигналу на виході цифрового фільтра детектора синхронізму міститиме інформацію про стан синхронізації даного пристрою.



Рисунок 2.8 – Класичний цифровий пристрій ФАПЧ з блоком детектора синхронізму

Принцип дії детектора синхронізму полягає в наступному. Коли частота вхідного коливання співпадає з опорною частотою ГКН пристрою ФАПЧ, обидва вхідні сигнали, що надходять на вхід детектора синхронізму, є практично синфазні. Добуток відліків цих сигналів у такому випадку буде додатнім. Цифровий фільтр в блоці детектора синхронізму є звичайним усереднюючим фільтром, який придушує подвійну складову, що сформувалася в результаті перемноження. Для випадку, коли амплітуди обох вхідних сигналів рівні 1, рівень сигналу а виході детектора буде приймати своє максимально можливе значення та дорівнюватиме 0,5.



Рисунок 2.9 – Вимірювання смуги утримання пристрою шляхом спостереження за сигналом з виходу детектора синхронізму та за миттєвою різницею частот і фаз вхідного та вихідного сигналів

Якщо ж між опорною частотою ГКН та частотою вхідного коливання існує певний розбаланс, то між двома сигналами, що поступають на вхід детектора синхронізму, буде спостерігатися певна різниця фаз. Відповідно рівень сигналу на виході детектора синхронізму буде пропорційний косинусу цієї різниці фаз. Коли частотний розбаланс на вході пристрою перевищує смугу утримання, відбувається зрив синхронізації і між обома сигналами, що поступають на вхід детектора синхронізму, буде відсутня будь-яка кореляція. Тому усереднення добутку таких сигналів за довгий проміжок часу дасть в результаті рівень вихідного сигналу, близький до нуля (рис. 2.9).

В якості прикладу на рис. 2.9 наведені результати моделювання поведінки цифрового пристрою ФАПЧ при поданні на його вхід ЛЧМ-сигналу з початковою частотою f = 5 кГц (яка рівна опорній частоті керованого генератора) та кінцевою частотою $f + \Delta f = 5,2$ кГц при величині смуги утримання $\Delta f_y = 160$ Гц. До моменту, поки поточна частота вхідного сигналу знаходиться в межах смуги утримання, ГКН пристрою ФАПЧ спроможний підлаштовуватися до змін частоти вхідного сигналу. Різниця фаз між обома сигналами не перевищує 90°, а рівень сигналу з детектора синхронізму залишається додатнім (рис. 2.9). Момент зриву синхронізації наступає при перевищенні різниці фаз обох сигналів більше 90° і подальшому проковзуванні фази коливання з виходу ГКН. На верхньому графіку видно, що в цей ж момент рівень цього сигналу різко падає до нуля і опускається до від'ємних значень. Таким чином, момент зриву синхронізації можна чітко зафіксувати на графіках усіх трьох сигналів.

На рис. 2.10 зображений приклад, який демонструє процес схоплення частоти пристроєм ФАПЧ – частота вхідного коливання (початкова значення якої є поза межами смуги утримання пристрою) поступово наближається до смуги утримання пристрою. З графіків на рис. З видно, що в момент схоплення синхронізму сигнал на виході детектора різко зростає. Таким чином рівень сигналу з виходу детектора синхронізму не тільки вказує на наявність чи відсутність синхронізації, а й дає змогу судити про її стійкість. Використання детектора синхронізму дає можливість зафіксувати момент зриву та схоплення синхронізації пристроєм. Це дає важливу перевагу під час експериментальних досліджень, адже навіть вимірювання поточної фази вхідного гармонічного коливання в режимі реального часу вимагає значних обчислювальних ресурсів, а для складніших сигналів (з наявністю модуляції) – взагалі технічно не може бути виконане. Тому визначення моментів зриву за різницею частот чи фаз вхідного та вихідного сигналів є недоступним. Наявність детектора синхронізму забезпечує високу точність детектування зриву синхронізації і не вимагає значного обсягу обчислень.



Рисунок 2.10 – Вимірювання смуги схоплення пристрою шляхом спостереження за сигналом з виходу детектора синхронізму та за миттєвою різницею частот і фаз вхідного та вихідного сигналів

Щоправда, для досягнення такої точності швидкість зміни частоти повинна бути достатньо повільною, щоб динамічна похибка системи була значно меншою від статичної поблизу границі смуги утримання пристрою ФАПЧ.

Статична похибка фази визначається виразом [14]:

$$\theta_e = \arcsin\left(\frac{2\pi\Delta f}{K_0 K_{\Phi \mathcal{I}}}\right),\tag{2.33}$$

де Δf – частотний розбаланс вхідного та вихідного сигналів пристрою. Коли величина частотного розбалансу наближатиметься до смуги утримання, фазова помилка прямуватиме до значення 90°.

Динамічну похибку фази, викликану рівномірною зміною частотою сигналу, можна оцінити за виразом [14]:

$$\sin \theta_e \approx \frac{\Delta \dot{\omega}}{\omega_p^2},\tag{2.34}$$

де *θ*_e – сигнал фазової помилки; Δω – швидкість зміни частоти вхідного сигналу; ω_{*p*} – резонансна частота пристрою.

Підставимо з (2.10) вираз для резонансної частоти у рівняння (2.34) і отримаємо:

$$\sin \theta_e \approx \frac{2\pi\Delta f}{2\pi f_c K_0 K_{\Phi \mathcal{I}}} = \frac{\Delta f}{K_0 K_{\Phi \mathcal{I}}} f_c}, \qquad (2.35)$$

де f_c – частота зрізу цифрового фільтра пристрою ФАПЧ.

Щоб динамічна складова фазової помилки не впливала на вимірювання смуги утримання пристрою, вона повинна бути якомога меншою:

$$\sin \theta_e \approx \theta_e \ll 1 \tag{2.36}$$

Це означає, що для коректного дослідження пристрою ФАПЧ з номінальною смугою утримання $\frac{K_0 K_{\phi \beta}}{2\pi} = 160 \Gamma$ ц та частотою зрізу фільтра пристрою $f_c = 20 \Gamma$ ц швидкість лінійної зміни частоти вхідного сигналу повинна бути

$$\Delta f / \Delta t << 2\pi \cdot 160 \cdot 20 = 20000 \ \Gamma \mu/c.$$
 (2.37)

В наведеному прикладі швидкість лінійної зміни частоти складає 40 Гц/с, що задовольняє вимогам експерименту.

При імітаційному моделюванні підвищення точності вимірювання смуги утримання можна забезпечити зменшенням швидкості зміни вхідної частоти при наближенні до очікуваної смуги утримання. В експериментальних дослідженнях частота вхідного коливання, як правило, змінюється стрибкоподібно. В такому разі інтервал між стрибками частоти повинен перевищувати тривалість перехідного процесу в пристрої, викликаного цим стрибком частоти.

Рисунки 2.9 і 2.10 демонструють застосування детектора синхронізму за умов відсутності випадкових завад на вході системи. У випадку, коли на вхід пристрою поступає суміш корисного сигналу та випадкової завади, задача визначення моменту зриву синхронізму ускладнюється через статистичну природу шуму та збільшення динамічної похибки. Проте шляхом підбирання частоти зрізу фільтра нижніх частот детектора синхронізму можна суттєво знизити похибку визначення моментів зриву синхронізації. Продемонструємо механізм дії детектора синхронізму для різних параметрів цифрового фільтра на наступних прикладах.

Повторимо моделювання цифрового пристрою ФАПЧ для того самого ЛЧМ-сигналу, тільки тепер крім нього на вхід подаватимемо адитивний гаусів шум. Частота зрізу цифрового фільтра самого пристрою рівна 20 Гц. Якщо вибрати частоту зрізу фільтра детектора синхронізму надто великою, наприклад 50 Гц, то сигнал з виходу детектора синхронізму буде відчутно спотворений шумом (рис. 2.11). З верхнього графіку видно, що навіть в моменти часу, коли синхронізація зберігається, рівень сигналу з детектора може опускатися навіть до від'ємних значень через значені шумові викиди. В цьому випадку неможливо реалізувати цифрову логіку (на кшталт тригера Шмітта), яка б однозначно визначала момент зриву синхронізації, адже динамічні діапазони сигналу за умов синхронізації та її відсутності перекриваються Тому визначити момент зриву синхронізації за таких умов можна лише приблизно.



Рисунок 2.11 – Визначення смуги утримання пристрою за умови впливу випадкових завад (частота зрізу ФНЧ детектора 50 Гц) за сигналами з детектора синхронізму та різницями поточних частот і фаз сигналів

Якщо встановити частоту зрізу фільтра детектора значно меншою, скажімо 1 Гц, то вихідний сигнал з детектора синхронізму буде практично повністю очищений від шуму, проте поведінка такого детектора стає дуже інерційною – в момент зриву синхронізації, який чітко видно за різницею фаз вхідного та вихідного сигналів пристрою, рівень сигналу з детектора синхронізму спадає надто повільно, що призводить до похибки більше 10% (рис. 2.12). Звісно, що на величину цієї похибки впливає також швидкість зміни частоти корисного сигналу, тому похибку вимірювання можна зменшити шляхом збільшення тривалості моделювання пристрою. Проте збільшення тривалості моделювання пристрою. Проте збільшення обчислювальних ресурсів комп'ютера, а отже повної фільтрації сигналу з виходу детектора синхронізму досягти не вдасться.



Рисунок 2.12 – Визначення смуги утримання пристрою за умови впливу випадкових завад (частота зрізу ФНЧ детектора 1 Гц) за сигналами з детектора синхронізму та різницями поточних частот і фаз сигналів

Для мінімізації динамічної похибки при вимірюванні смуги утримання слід підібрати значення частоти зрізу цифрового фільтра детектора синхронізму так, щоб постійна часу фільтра була співмірною з тривалістю перехідних процесів, які викликані раптовими стрибками фази вхідного сигналу через наявність адитивного гаусового шуму на вході пристрою.

Постійна часу цифрового фільтра нижніх частот описує співвідношення:

$$\tau = \frac{1}{2\pi f_c} \,. \tag{2.38}$$

Тривалість перехідних процесів, що зумовлені стрибками фази вхідного коливання можна оцінити за виразом [14]:

$$T \approx \frac{2\pi}{\omega_p}.$$
 (2.39)

Якщо виразити нормований параметр резонансної частоти пристрою ω_p через частоту зрізу фільтра f_c , то отримаємо

$$T = \sqrt{\frac{2\pi}{f_c K_0 K_{\Phi \mathcal{I}}}}.$$
(2.40)

Для наведеного прикладу цей параметр буде приймати значення

$$T = \sqrt{\frac{2\pi}{20 \cdot 1000}} = 0,018 \,\mathrm{c.} \tag{2.41}$$

Тепер зрозуміло, що частота зрізу ФНЧ детектора синхронізму 1 Гц є надто малою оскільки, постійна часу такого фільтра

$$\tau = \frac{1}{2\pi \cdot 1} = 0,16 \,\mathrm{c} >> 0,018 \,\mathrm{c}. \tag{2.42}$$

Є набагато більшою за тривалість перехідних процесів, що спричиняє велику похибку вимірювань. Якщо збільшити частоту зрізу цього фільтра до 5 Гц, то обидва часових параметри матимуть однаковий порядок ($\tau = 0,032$ с; T = 0,018 с). В такому випадку вихідний сигнал з детектора синхронізму очищений від шумових викидів до такої міри, що динамічні діапазони сигналу при наявності та відсутності синхронізації не перекриваються, а в моменти зриву стеження рівень сигналу зменшується дуже швидко (рис. 2.13). На цьому

прикладі бачимо, що коли пристрій ФАПЧ синхронізований за вхідним сигналом, то рівень сигналу виходу детектора не опускається нижче 0,2, а в моменти, коли синхронізація відсутня, цей рівень не перевищує 0,1. Таким чином стає можливим однозначно визначити момент часу, коли пристрій втрачає стеження за вхідним сигналом. Похибка отриманого результату не перевищуватиме 1 %.



Рисунок 2.13 – Визначення смуги утримання пристрою за умови впливу випадкових завад (частота зрізу ФНЧ детектора 5 Гц) за сигналами з детектора синхронізму та різницями поточних частот і фаз сигналів

Подальше збільшення частоти зрізу ФНЧ детектора синхронізму є небажаним, оскільки розширення смуги спричиняє погіршення фільтрації адитивної випадкової завади на вході пристрою.

Аналогічні міркування при виборі параметрів фільтра нижніх частот детектора синхронізму присутні при дослідженні шумового порогу пристрою, коли на вхід пристрою ФАПЧ поступає гармонічний сигнал з постійною частотою, а інтенсивність випадкової завади плавно зростає. Якщо вибрати частоту зрізу детектора синхронізму відносно великою (50 Гц), то шумові викиди, що присутні на графіку цього сигналу не дають можливості однозначно визначити, за якого відношення сигнал-шум пристрій остаточно втратив синхронізацію (рис. 2.14).



Рисунок 2.14 – Визначення шумового порогу пристрою шляхом поступового збільшення потужності шумової завади (частота зрізу ФНЧ детектора 50 Гц) за сигналами з детектора синхронізму та різницею поточних фаз сигналів

Так само неточними будуть результати при виборі дуже малого значення частоти зрізу цього фільтра (1 Гц) – рівень сигналу на виході детектора синхронізму не відображатиме реального стану синхронізації в даний момент часу через інерційність детектора (рис. 2.15). При оптимальному значенні

частоти зрізу можна спостерігати гострі піки сигналу на виході детектора в моменти проковзування фази керованого генератора пристрою ФАПЧ, і ці піки не будуть маскуватися шумом, який пройшов крізь фільтр детектора (рис. 2.16).



Рисунок 2.15 – Визначення шумового порогу пристрою шляхом поступового збільшення потужності шумової завади (частота зрізу ФНЧ детектора 1 Гц) за сигналами з детектора синхронізму та різницею поточних фаз сигналів



Рисунок 2.16 – Визначення шумового порогу пристрою шляхом поступового збільшення потужності шумової завади (частота зрізу ФНЧ детектора 5 Гц) за сигналами з детектора синхронізму та різницею поточних фаз сигналів

Регулювання інтенсивності шумової завади для знаходження також необхідно проводити квазістатично. Крім того, результати вимірювань проведених таким способом, будуть містити похибку через статистичну природу шуму. Тому для точнішого визначення шумового порогу пристрою ФАПЧ необхідно проводити багаторазову серію експериментів і усереднити отримані результати.

2.3. Узгодження амплітудно-частотної характеристики пристрою ФАПЧ зі спектром вхідного сигналу як метод підвищення завадостійкості пристрою

Як вже було згадано вище, одним з критеріїв вибору параметрів пристрою ФАПЧ, який працює в складній завадовій обстановці є забезпечення мінімального значення шумової смуги. Проте, нормовані параметри пристрою – резонансна частота та коефіцієнт загасання (які визначають шумову смугу за формулою (2.13)) – залежать від реальних параметрів та характеристик кожного з компонентів пристрою (згідно з формулою (2.10)).

Альтернативним критерієм вибору параметрів ФАПЧ є узгодження смуги пристрою із спектром ЧМ-сигналу. Якщо ширина смуги сигналу буде більша за ширину АЧХ пристрою, то пристрій ФАПЧ буде неспроможний здійснювати стеження за таким сигналом. Якщо ж сигнал буде вузькосмуговим у порівнянні із АЧХ пристрою, тоді ФАПЧ буде вразливим до дії шумів і завад, які попадають в його смугу пропускання. Якщо вибрати параметри пристрою так, що форма АЧХ пристрою буде узгоджена з огинаючою спектра вхідного сигналу, то такий пристрій матиме достаньо широку смугу пропускання, щоб пропустити без спотворень вхідний сигнал і водночас позбутися паразитних шумових складових вхідного сигналу на вищих частотах [50].

Зрозуміло, що таке узгодження не може бути ідеальним, оскільки за певних параметрів ЧМ-сигналу (особливо при великих індексах модуляції) форма огинаючої спектра цього сигналу матиме складну форму. А форма частотної характеристики пристрою ФАПЧ другого порядку не здатна відтворити таку криву з як завгодно високою точністю, що можна чітко побачити з рис 2.17. Тому як числовий критерій, що відповідає за ступінь узгодження цих кривих було обрано дисперсію σ^2 суми квадратів відхилень спектральних складових модульованих сигналів від нормованої АЧХ пристрою ФАПЧ, яку було обчислено за наступною формулою:

$$\sigma^{2} = \frac{\sum_{n=1}^{k} \left[\left| H(jn\Omega_{0}) - \left| S(jn\Omega_{0}) \right| \right]^{2}}{k}, \qquad (2.43)$$

де $|H(jn\Omega_0)|$ – значення модуля АЧХ пристрою ФАПЧ на частоті $n\Omega_0$;

 $|S(jn\Omega_0)|$ – значення модуля спектральної складової модульованого сигналу на частоті $n\Omega_0$;

k – кількість спектральних складових вхідного сигналу. Оскільки спектр вхідного сигналу є теоретично необмежений, то для розрахунку дисперсії було враховано ті спектральні складові, амплітуда яких перевищувала 0,1 % від амплітуди першої гармоніки.

Частотну характеристику пристрою ФАПЧ, згідно з формули (2.11), формують такі параметри: коефіцієнти підсилення ФД $K_{\Phi \mu}$ та ГКН K_0 відповідно, частота зрізу петльового цифрового фільтра нижніх частот f_c та його коефіцієнт пропорційності *m*.

Спектр ЧМ-сигналу на несучій частоті ω_0 з однотональною модуляцією амплітудою U_m на частоті Ω_0 та з індексом модуляції μ визначає формула

$$u_{\rm YM}(t) = A_0 \cos \omega_0 t + \sum_{n=1}^{\infty} (-1)^n A_n \cos(\omega_0 - n\Omega_0) t + \sum_{n=1}^{\infty} A_n \cos(\omega_0 + n\Omega_0) t, \quad (2.44)$$

де A_0 – амплітуда несучої частоти ЧМ-сигналу, $A_n = U_m \cdot J_n(\mu)$ – амплітуди *n*-их гармонік; $J_n(\mu)$ – функція Бесселя *n*-ого порядку [94].

На практиці розрахунок спектру ЧМ-сигналу було виконано у програмному середовищі МАТLAB. Для цього було розраховано послідовність оцифрованих відліків ЧМ-сигналу з відомими параметрами та з довжиною, що відповідає одному періоду модулюючого сигналу, після чого до неї було застосовано перетворення Фур'є.

На рис. 2.17 показано узгодження АЧХ пристрою ФАПЧ із спектром ЧМсигналу для конкретних значень його параметрів, які наведені в таблиці 2.2 (μ – індекс модуляції, Ω_0 – частота модуляції). Для додаткової інформативності наведене значення девіації частоти $\Delta \omega$. В останній колонці наведено значення дисперсії σ^2 суми квадратів відхилень спектральних складових модульованих сигналів від нормованої АЧХ пристрою ФАПЧ. Це число відповідає за ступінь узгодження кривої АЧХ пристрою ФАПЧ з огинаючою спектра ЧМ-сигналу.

Таблиця 2.2 – Набір параметрів ЦФ пристрою ФАПЧ, що дають змогу узгодити АЧХ пристрою зі спектром вхідного сигналу з мінімальною

N⁰	Параметри вхідного	Параметри пристрою	σ^2, B^2
	сигналу	ФАПЧ	
1	$\Omega_0 = 50$ Гц, $\mu = 3$, $\Delta \omega = 150$ Гц	$K_0 K_{\Phi / I} = 10000 \text{ c}^{-1}; f_c = 18 \Gamma \text{u};$	0,0557
		m = 0,05	
2	$\Omega_0 = 50$ Гц, $\mu = 5$, $\Delta \omega = 250$ Гц	$K_0 K_{\Phi \not I} = 15000 \text{ c}^{-1}; f_c = 35 \Gamma \text{II};$	0,1728
		m = 0,1	
3	$Ω_0 = 50$ Γιι, $μ = 10$, $Δω = 500$ Γιι	$K_0 K_{\Phi \beta} = 20000 \text{ c}^{-1}; f_c = 125 $ Гц;	0,3757
		m = 0,05	

середньоквадратичною похибкою

У відповідності із вказаними в таблиці 2.2 параметрами вхідного сигналу (1-3) було отримано узгоджені значення параметрів пристрою ФАПЧ, що забезпечують форми АЧХ пристрою, які зображені на рис. 2.17.



Рисунок 2.17. – Узгодження спектру ЧМ-сигналу з АЧХ пристрою ФАПЧ для індексів модуляції: (а) $\mu_1 = 3$; (б) $\mu_2 = 5$; (в) $\mu_3 = 10$

Відображені на рис. 2.17 параметри є найближчими конкурентними значеннями до обраних оптимальних параметрів пристрою. Ці набори параметрів вхідного сигналу та пристрою ФАПЧ були вибрані для проведення подальших експериментальних досліджень завадостійкості пристрою ФАПЧ, що визначали вплив узгодження АЧХ цього пристрою зі спектром вхідного сигналу на смугу утримання пристрою та його шумовий поріг. Результати цих досліджень приведені у четвертому розділі.

2.4. Математична модель модифікованого цифрового пристрою ФАПЧ

Як аналоговий прототип був прийнятий пристрій [108]. У ході його реалізації цифровими методами було отримано модифікований пристрій ФАПЧ відрізняється від класичного наявністю додаткового блоку вузькосмугового фільтра (ВСФ, рис. 2.18), що знаходиться перед ФД та призначений для максимальної фільтрації шумової завади, яка попала на вхід пристрою. Оскільки ВСФ придушує також і частину спектру корисного сигналу, модифікований пристрій ФАПЧ містить також фільтр верхніх частот (ФВЧ), що розташований після ФД, щоб компенсувати придушення динаміки зміни корисного сигналу. При наявності випадкових завад основна причина зриву синхронізації полягає в тому, що шумові викиди виходять за діапазон робочої ділянки ФД (±90°). ВСФ покликаний зменшити пікові значення цих викидів, тим самим забезпечуючи роботу ФД у своєму робочому діапазоні.



Рисунок 2.18 – Структурна схема модифікованого пристрою ФАПЧ із модифікованим фазовим детектором, [16]

Блок ВСФ має вигляд квадратурної схеми, в якій відбувається перенесення частоти сигналу в низькочастотний діапазон для фільтрації корисного сигналу від завад, та зворотнє перенесення відфільтрованого сигналу в область носійної частоти. Фільтрація здійснена з допомогою цифрового фільтра низьких частот (ФНЧ) 1-го порядку, прототипом якого є аналогова пропорційно-інерційна ланка. Відповідно основними параметрами ВСФ є частота його зрізу $f_{BC\phi}$ та коефіцієнт пропорційності m_0 .

Для коректного відновлення спектра корисного сигналу без спотворень слід правильно підібрати параметри ФВЧ, що знаходиться після детектора. Його частотна характеристика повинна бути обернена до характеристики ВСФ, тобто $K_{BC\phi}(s) \cdot K_{\phi B \Psi}(s) = const$. Для забезпечення цієї умови, слід вибрати частоту зрізу ФВЧ $f_{\phi B \Psi} = f_{BC\phi} / m_0$ (рис. 2.19). Коефіцієнти пропорційності обох фільтрів є однаковими. Таким чином, для будь-якої частоти добуток коефіцієнтів передачі обох фільтрів $K_{BC\phi}(s) \cdot K_{\phi B \Psi}(s) = m_0$.



Рисунок 2.19 – АЧХ фільтра нижніх частот ФНЧ₀ модифікованого ФД, фільтра верхніх частот та вузькосмугового фільтра

2.4.1. Синтез ФНЧ блоку вузькосмугового фільтра та ФВЧ

Усі нові фільтри, що з'являються у модифікованому пристрої ФАПЧ, є цифровими рекурсивними фільтрами першого порядку, як і ФНЧ у петлі пристрою ФАПЧ. Синтез цих фільтрів було проведено за передавальною



Рисунок 2.20 – Аналогові ФНЧ (а) та ФВЧ (б) першого порядку з пропорційноінтегруючою ланкою

Передавальну функцію ФНЧ з ПІФ представляють наступним виразом:

$$K_{\phi H \Psi}(p) = \frac{1 + mpT}{1 + pT}$$
(2.45)

де *т* – коефіцієнт пропорційності, *Т* – постійна часу фільтра.

Шляхом арифметичних перетворень вираз (2.45) можна переписати таким чином:

$$K_{\mathcal{D}H^{\mathcal{H}}}(p) = \frac{1}{1+pT} + \frac{mpT}{1+pT} = \frac{1}{1+pT} + m\left(1 - \frac{1}{1+pT}\right) = \frac{1-m}{1+pT} + m = \frac{U}{X} \quad (2.46)$$

Тобто напругу сигналу на виході фільтра *U* можна виразити через величину вхідної дії *X* та напруги на конденсаторі *Y*.

$$U = \frac{1 - m}{1 + pT} X + mX = Y + mX$$
(2.47)

Доданок $Y = X \frac{1-m}{1+pT}$ відповідає передавальній функції *RC*-ланки з

підсиленням у (1-*m*) разів. Такому аналоговому фільтру буде відповідати рекурсивний ЦФ першого порядку з коефіцієнтами:

$$b_0 = b_1 = \frac{\pi f_{_{3p}} \Delta t (1 - m)}{\pi f_{_{3p}} \Delta t + 1}; \qquad a_1 = -\frac{\pi f_{_{3p}} \Delta t - 1}{\pi f_{_{3p}} \Delta t + 1}$$
(2.48)

де f_{sp} – частота зрізу фільтра, Δt – інтервал дискретизації.

Таким чином, цифровим еквівалентом аналогового ФНЧ з пропорційноінтегруючою ланкою буде цифровий фільтр, зображений на рис. 2.21.



Рисунок 2.21 – Рекурсивний ЦФ першого порядку, побудований за прототипом аналогового ФНЧ з пропорційно-інтегруючою ланкою

Його математичну модель можна записати у вигляді системи двох рівнянь:

$$\begin{cases} U(n) = Y(n) + mX(n); \\ Y(n) = \frac{\pi f_{3p} \Delta t (1-m)}{\pi f_{3p} \Delta t + 1} X(n) + \frac{\pi f_{3p} \Delta t (1-m)}{\pi f_{3p} \Delta t + 1} X(n-1) - \frac{\pi f_{3p} \Delta t - 1}{\pi f_{3p} \Delta t + 1} Y(n-1) \end{cases}$$
(2.49)

або ж звести до одного рівняння:

$$U(n) = \frac{\pi f_{3p} \Delta t + m}{\pi f_{3p} \Delta t + 1} X(n) + \frac{\pi f_{3p} \Delta t - m}{\pi f_{3p} \Delta t + 1} X(n-1) - \frac{\pi f_{3p} \Delta t - 1}{\pi f_{3p} \Delta t + 1} U(n-1). \quad (2.50)$$

Проведемо аналогічні для синтезу ЦФ за прототипом ФВЧ з ПІФ. Його передавальна функція описана виразом:

$$K_{\phi B Y}(p) = \frac{m + pT}{1 + pT}.$$
(2.51)

Вираз (2.49) можна переписати так:

$$K_{\phi B \Psi}(p) = \frac{m + pT}{1 + pT} = \frac{1 + pT - (1 - m)}{1 + pT} = 1 - (1 - m)\frac{1}{1 + pT} = \frac{U}{X}.$$
 (2.52)

Напруга сигналу на виході фільтра *U* дорівнюватиме різниці вхідної дії *X* та напруги на конденсаторі *Y*.

$$U = X - \frac{1 - m}{1 + pT} X = X - Y$$
(2.53)

Цифровий еквівалент аналогового ФВЧ з ПІФ зображений на рис. 2.22.



Рисунок 2.22 – Рекурсивний ЦФ першого порядку, побудований за прототипом аналогового ФВЧ з пропорційно-інтегруючою ланкою

Його математичну модель можна представити у вигляді системи рівнянь:

$$\begin{cases} U(n) = X(n) - Y(n); \\ Y(n) = \frac{\pi f_{3p} \Delta t (1-m)}{\pi f_{3p} \Delta t + 1} X(n) + \frac{\pi f_{3p} \Delta t (1-m)}{\pi f_{3p} \Delta t + 1} X(n-1) - \frac{\pi f_{3p} \Delta t - 1}{\pi f_{3p} \Delta t + 1} Y(n-1) \end{cases}$$
(2.54)

або одного рівняння:

$$U(n) = \frac{\pi f_{3p} m \Delta t + 1}{\pi f_{3p} \Delta t + 1} X(n) + \frac{\pi f_{3p} m \Delta t - 1}{\pi f_{3p} \Delta t + 1} X(n-1) - \frac{\pi f_{3p} \Delta t - 1}{\pi f_{3p} \Delta t + 1} U(n-1).$$
(2.55)

2.4.2. Математична модель модифікованого пристрою в часовій області

Розглянемо принцип роботи модифікованого пристрою ФАПЧ в часовій області на прикладі гармонічного сигналу, що поступає на вхід пристрою. Нехай на вхід пристрою поступає суміш корисного сигналу та випадкової завади у формі адитивного білого гаусового шуму:

$$s(n) = \sin\left[\left(\omega_0 + \Omega_0\right)n\Delta t + \varphi_0(n) + \varphi_n(n)\right], \qquad (2.56)$$

де ω_0 – опорна частота пристрою; Ω_0 – початковий частотний розбаланс; $\varphi_n(n)$ – перерахована у фазовий шум випадкова завада; $\varphi_0(n) = \mu \sin(\Omega n \Delta t)$ при ФМ або $\varphi_0(n) = \mu \operatorname{sign} \sin(\Omega n \Delta t)$ при фазовій маніпуляції; μ – індекс модуляції, Ω – частота модуляції.

ГКН пристрою ФАПЧ формує квадратурні сигнали

$$x_c(n) = \cos(\omega_0 n\Delta t + \theta(n)); \qquad x_s(n) = \sin(\omega_0 n\Delta t + \theta(n)), \qquad (2.57)$$

де $\theta(n) = K_0 e(n-1) + \theta(n-1)$ поточна фаза ГКН, e(n) – сигнал фазової помилки, K_0 – коефіцієнт передачі ГКН.

Введемо також додаткові позначення поточного значення фазової похибки:

$$\varphi(n) = \Omega_0 n \Delta t - \theta(n) \tag{2.58}$$

та різниці фаз вхідного та вихідного сигналів на входах ВСФ

$$\varphi_1(n) = \Omega_0 n \Delta t + \varphi_0(n) + \varphi_n(n) - \theta(n). \qquad (2.59)$$

Вхідний сигнал та квадратурні сигнали з ГКН поступають на перемножувачі, сигнали на виході яких міститимуть постійну складову та складову з подвійною гармонікою:

$$v_{c}(n) = \frac{1}{2} \left(\sin[\varphi_{1}(n)] + \sin[(2\omega_{0} + \Omega_{0})n\Delta t + \varphi_{0}(n) + \varphi_{n}(n) + \theta(n)] \right), \quad (2.60)$$

$$v_{s}(n) = \frac{1}{2} \left(\cos[\varphi_{1}(n)] - \cos[(2\omega_{0} + \Omega_{0})n\Delta t + \varphi_{0}(n) + \varphi_{n}(n) + \theta(n)] \right).$$
(2.61)

Після проходження через фільтр ФНЧ₀ величина подвійної гармоніки буде придушена в (1/*m*₀) разів:

$$v_{fc}(n) = \sin[\varphi_1(n)] + m_0 \sin[(2\omega_0 + \Omega_0)n\Delta t + \varphi_0(n) + \varphi_n(n) + \theta(n)], \quad (2.62)$$

$$v_{fs}(n) = \cos[\varphi_1(n)] - m_0 \cos[(2\omega_0 + \Omega_0)n\Delta t + \varphi_0(n) + \varphi_n(n) + \theta(n)]. \quad (2.63)$$

Після зворотного перетворення частоти отримаємо сигнали

$$s_{fc}(n) = \frac{1}{4} \begin{pmatrix} (1+m_0)\sin\left[\left(\omega_0 + \Omega_0\right)n\Delta t + \varphi_0(n) + \varphi_n(n)\right] - \\ -\sin\left[\left(\omega_0 - \Omega_0\right)n\Delta t + 2\theta(n) - \varphi_0(n) - \varphi_n(n)\right] + \\ + m_0\sin\left[\left(3\omega_0 + \Omega_0\right)n\Delta t + 2\theta(n) + \varphi_0(n) + \varphi_n(n)\right] \end{pmatrix},$$
 (2.64)

$$s_{fs}(n) = \frac{1}{4} \begin{pmatrix} (1+m_0)\sin\left[\left(\omega_0 + \Omega_0\right)n\Delta t + \varphi_0(n) + \varphi_n(n)\right] + \\ +\sin\left[\left(\omega_0 - \Omega_0\right)n\Delta t + 2\theta(n) - \varphi_0(n) - \varphi_n(n)\right] - \\ -m_0\sin\left[\left(3\omega_0 + \Omega_0\right)n\Delta t + 2\theta(n) + \varphi_0(n) + \varphi_n(n)\right] \end{pmatrix}.$$
 (2.65)

Після додавання обох квадратурних сигналів на виході блоку ВСФ одержимо

$$s_f(n) = \frac{1 + m_0}{4} \sin[(\omega_0 + \Omega_0)n\Delta t + \varphi_0(n) + \varphi_n(n)].$$
(2.66)

Порівнявши вирази (2.57) та (2.66) бачимо, що ВСФ послаблює вхідний сигнал. Його коефіцієнт передачі на несучій частоті

$$K_{BC\Phi} = \frac{1+m_0}{4}.$$
 (2.67)

Для того, щоб уникнути зменшення смуги утримання пристрою через зменшення амплітуди вхідного сигналу, у фазовому детекторі відбувається компенсація цього ефекту шляхом введення додаткового множника 1/*K*_{*BCФ*}.

Сигнал на виході детектора матиме вигляд:

$$v(n) = K_{\phi \not\square} \left(\sin \left[\varphi_1(n) \right] + \sin \left[\left(2\omega_0 + \Omega_0 \right) n \Delta t + \varphi_0(n) + \varphi_n(n) + \theta(n) \right] \right).$$
(2.68)

Вхідний сигнал послаблює не лише ВСФ, а й ФВЧ. Тому при проходженні через ФВЧ, сигнал на його виході було додатково підсилено в $(1/m_0)$ разів.

$$v_r(n) = K_{\phi \not \downarrow} \left(\sin[\varphi_1(n)] + \frac{1}{m_0} \sin[(2\omega_0 + \Omega_0)n\Delta t + \varphi_0(n) + \varphi_n(n) + \theta(n)] \right).$$
(2.69)

Сигнал на виході ФНЧ пристрою ФАПЧ рівний:

$$e(n) = K_{\phi \not \downarrow} \left(\sin \left[\varphi_1(n) \right] + \frac{m}{m_0} \sin \left[\left(2\omega_0 + \Omega_0 \right) n \Delta t + \varphi_0(n) + \varphi_n(n) + \theta(n) \right] \right).$$
(2.70)

З аналізу виразу (2.68) можна зробити висновок, що в модифікованому пристрої ФАПЧ гірше відбувається фільтрація подвійної складової на виході ФНЧ. Для мінімізації цього ефекту слід вибирати якомога більше значення несучої частоти, а також – збільшувати відношення *m*₀/*m*.

Поточна фаза ГКН пристрою ФАПЧ за інтервал дискретизації Δt змінить своє значення на величину

$$\theta(n) - \theta(n-1) = K_0 e(n-1),$$
 (2.71)

а частотний розбаланс становитиме

$$\Delta \omega(n) = \varphi(n) - \varphi(n-1) = \Omega_0 - K_0 e(n-1).$$
(2.72)

Отже, принцип роботи модифікованого пристрою ФАПЧ в загальному випадку можна описати такою системою рівнянь:

$$\begin{cases} x_{c}(n) = \cos(\omega_{0}n\Delta t + \theta(n)); \\ x_{s}(n) = \sin(\omega_{0}n\Delta t + \theta(n)); \\ v_{c}(n) = s(n)x_{c}(n); \\ v_{s}(n) = s(n)x_{s}(n); \\ y_{fc}(n) = b_{0}(f_{BC\Phi})v_{c}(n) + b_{1}(f_{BC\Phi})v_{c}(n-1) + a_{1}(f_{BC\Phi})y_{fc}(n-1); \\ y_{fs}(n) = b_{0}(f_{BC\Phi})v_{s}(n) + b_{1}(f_{BC\Phi})v_{s}(n-1) + a_{1}(f_{BC\Phi})y_{fs}(n-1); \\ v_{fc}(n) = y_{fc}(n) + m_{0}v_{c}(n); \\ v_{fs}(n) = y_{fs}(n) + m_{0}v_{s}(n); \\ s_{fc}(n) = v_{fc}(n)x_{c}(n); \\ s_{fc}(n) = s_{fc}(n) + s_{fs}(n); \\ v(n) = s_{f}(n)x_{c}(n); \\ y_{vr}(n) = b_{0}(f_{c})v_{s}(n) + b_{1}(f_{c})v_{s}(n-1) + a_{1}(f_{c})y_{e}(n-1); \\ y_{e}(n) = (v(n) - y_{vr}(n))/m_{0}; \\ e(n) = y_{e}(n) + mv_{r}(n); \\ \phi(n) - \phi(n-1) = \Omega_{0} - K_{0}e(n-1). \end{cases}$$

$$(2.73)$$

де коефіцієнти b_0 , b_1 , a_1 інтегруючих ланок усіх фільтрів розраховані за виразом (4) через їх частоти зрізу f_{3p} :

$$b_0(f_{sp}) = b_1(f_{sp}) = \frac{\pi f_{sp} \Delta t (1-m)}{\pi f_{sp} \Delta t + 1}; \qquad a_1(f_{sp}) = -\frac{\pi f_{sp} \Delta t - 1}{\pi f_{sp} \Delta t + 1}.$$
(2.74)

Така модель описує усі проміжні сигнали у модифікованому пристрої. Параметрами цієї моделі є: K_0 , $K_{\Phi \beta}$ – коефіцієнти передачі ГКН та ФД відповідно, $f_{BC\Phi}$ – частота зрізу ФНЧ модифікованого ФД, $f_{BC\Phi}$ – частота зрізу ФВЧ, m_0 – коефіцієнт пропорційності ВСФ та ФВЧ, f_c та m – частота зрізу ФНЧ та коефіцієнт пропорційності пристрою ФАПЧ, Δt – інтервал дискретизації.

2.5. Висновки до 2-го розділу

1. Ключовими параметрами пристрою ФАПЧ, які визначають його частотні та завадостійкі властивості, є резонансна частота та коефіцієнт загасання, які виражаються через параметри петльового ФНЧ та коефіцієнти передачі ФД та ГКН. Водночас, тип ФНЧ також впливає на смугу утримання пристрою. Такий параметр, як шумова смуга дає можливість оцінити, наскільки пристрій ФАПЧ покращує відношення сигнал/шум на виході пристрою.

2. Класичний цифровий пристрій ФАПЧ складається з тих же трьох основних компонентів, кожен з яких є еквівалентом відповідного компонента в аналоговому пристрої. Цифровий ФД є перемножувачем цифрових відліків вхідного та вихідного сигналу. В якості керованого генератора використано DDS-синтезатор, фаза якого керується сигналом помилки. А замість аналогового фільтра використано цифровий рекурсивний фільтр першого порядку з аналогічною частотною характеристикою.

3. Детектор синхронізму є допоміжним блоком пристрою ФАПЧ, який може використовуватися для імітаційної поведінки чи експериментального дослідження смуги утримання та пошуку шумового порогу цифрового пристрою ФАПЧ. В складній завадовій обстановці шляхом оптимального вибору частоти зрізу ФНЧ детектора синхронізму можливо збільшити точність вимірювання смуги утримання пристрою до 1 % та однозначно визначити момент зриву синхронізації.

4. Запропоновано структурну схему модифікованого пристрою ФАПЧ, який відрізняється від класичного наявністю додаткового блоку вузькосмугової фільтрації для придушення випадкових завад, та фільтра верхніх частот, який призначений для компенсації придушення динаміки вхідного сигналу. Побудовано математичну модель такого пристрою та визначено критерій вибору частотних параметрів ВСФ та ФВЧ, щоб спектр вхідного сигналу не спотворювався. Наостанок, встановлено, що коефіцієнт пропорційності ВСФ повинен бути набагато більший за аналогічний показник ФНЧ для забезпечення належної фільтрації подвійної гармоніки на виході ФД.

РОЗДІЛ З

РОЗРОБКА І ДОСЛІДЖЕННЯ ІМІТАЦІЙНОЇ МОДЕЛІ ЦИФРОВОГО ПРИСТРОЮ ФАПЧ

3.1. Середовища для розробки імітаційної моделі цифрового пристрою ФАПЧ

Перед початком реалізації програмно-апаратного пристрою ФАПЧ та проведенням експериментальних досліджень є зміст промоделювати поведінку пристрою на комп'ютері. Імітаційне моделювання дає можливість значно швидше провести будь-якого роду вимірювання чи дослідження та представити результати в зручній для сприйняття формі. Крім того, на етапі моделювання можна відлагодити помилки та неточності в коді, що представляють математичну модель пристрою та пришвидшити процес програмно-апаратної реалізації пристрою ФАПЧ.

У цій роботі було використані два програмні засоби для імітаційного моделювання пристрою ФАПЧ: МАТLAB та QT Creator.

МАТLAB — пакет прикладних програм для числового аналізу, а також мова програмування, що використовується в даному пакеті. Система створена компанією The MathWorks і є зручним засобом для роботи з математичними матрицями, малювання функцій, роботи з алгоритмами, створення робочих оболонок (user interfaces) з програмами в інших мовах програмування. Хоча цей продукт спеціалізується на чисельному обчисленні, спеціальні інструментальні засоби працюють з програмним забезпеченням Maple, що робить його повноцінною системою для роботи з алгеброю.

Цю програму було використано, перш за все, завдяки наявності великої бібліотеки математичних функцій, зручними операціями над масивами даних, а також через можливість побудови багатьох графіків на одному екрані, що полегшує їх аналіз.

Qt Creator — інтегроване середовище розробки, призначене для створення крос-платформових застосунків з використанням бібліотеки Qt на

різних мовах програмування, зокрема на C++. Це середовище містить також графічну оболонку, яка уможливлює виведення масивів даних у вигляді графіків.

Необхідність використання цієї програми зумовлена тим, що програми на мові C++ працюють значно швидше, ніж код інтерпретатора на MATLAB. Для проведення імітаційного моделювання класичного та модифікованого пристроїв ФАПЧ були проведені багаторазові серії експериментів для різних набоів параметрів. Тому для цієї задачі найбільше підійшла модель пристрою на мові C++. Модель пристрою в програмі MATLAB чудово підійшла для паралельного зображення низки сигналів при перехідних процесах у пристрої ФАПЧ та демонстрації процесу зриву синхронізації. Крім того, програмне середовище MATLAB знадобилося під час експериментального дослідження, оскільки воно дає можливість створити інтерфейс обміну даними між пристроєм та комп'ютером по протоколу UART, щоб в режимі реального часу стежити або змінювати параметри програмно реалізованого пристрою ФАПЧ.

3.2. Алгоритм роботи цифрового пристрою ФАПЧ в МАТLAB

Структура програми для імітаційного моделювання пристрою ФАПЧ в MATLAB складається з наступних частин:

- Ініціалізація параметрів пристрою та вхідного корисного сигналу;
- Ініціалізація масивів з відліками сигналів;
- Формування послідовності вхідного сигналу;

• Задання початкових умов (перших відліків) для досліджуваних сигналів;

• Послідовне обчислення в циклі відліків всіх досліджуваних сигналів;

• Вивід графіків зміни сигналів у часі.

У першій секції відбувається *ініціалізація змінних*, що відповідають за параметри пристрою та вхідного корисного сигналу, що поступає на цей пристрій.

До параметрів пристрою належать: коефіцієнти передачі ФД та ГКН, частота зрізу та коефіцієнт пропорційності кожного з цифрових фільтрів (ВСФ, ФВЧ та ФНЧ), коефіцієнти цих фільтрів, опорна частота ГКН.

У якості вхідного корисного сигналу виступає гармонічний сигнал з постійною або повільно змінною частотою та зі сталою амплітудою (значення якої було прийнято рівним 1 В). Параметрами цього сигналу є: значення початкової та кінцевої миттєвої частоти, початкова фаза сигналу, а також частота дискретизації, якою тактується вхідний сигнал.

В наступному блоці програми відбувається *ініціалізація масивів*, що відповідають цифровим сигналам з виходу кожного компоненту пристрою. Крім того, тут же відбувається ініціалізація послідовності випадкової завади, в якості якої виступає білий шум та задається його інтенсивність.

Наступним кроком є *формування вхідної послідовності*. В залежності від того, який тип корисного сигналу використовується (гармонічний чи ЛЧМ), в програмі обчислюється вираз повної фази сигналу, формується вхідне коливання і до його відліків додаються відліки білого шуму.

Останнім кроком перед початком моделювання є задання початкових умов (*перших відліків*), що використовуються у програмі. Це необхідно зробити, оскільки цифрові фільтри для обчислення вихідних відліків потребують значень попередніх відліків вхідних сигналів, які перед початком моделювання ще невідомі.

Основним блоком в програмі імітаційного моделювання є *послідовне* обчислення в циклі відліків всіх досліджуваних сигналів – сигналів з виходу ВСФ, фазового детектора, ФВЧ, ФНЧ, фази та значення сигналу ГКН.

Після закінчення усіх обчислень програма здійснює вивід графіків спостережуваних сигналів в окреме вікно.

Повний текст програми імітаційного моделювання у програмному середовищі MATLAB наведений у Додатку В.

3.3. Алгоритм роботи програмного забезпечення пристрою в середовищі QT та користувацький інтерфейс для задання параметрів пристрою

Для опису математичної моделі пристрою мовою C++ було створено ієрархію класів, що описують кожен компонент схеми.

Першим класом є клас **filter**, поля якого задають його коефіцієнти b0, b1, a1 і частоту дискретизації *Fs*, параметри аналогового прототипу (*fc* та *m*), а також масив вхідних та вихідних відліків.

Клас filter наслідують класи lpf1_ filter та hpf1_filter,які відповідають ФНЧ та ФВЧ 1-го порядку і які містять ті самі поля, проте додатково містять методи обчислення коефіцієнтів ЦФ за значеннями параметрів аналогового фільтра прототипа.

За генератор керований напругою відповідає клас **iq_generator**, поля якого задають частоту дискретизації Fs та частоту синтезованого сигналу *fout*. Цей клас має метод, який обчислює відліки квадратурного сигналу залежно від частот Fs та *fout*, а також від сигналу фазової помилки phase, що поступає на вхід генератора.

Наступний клас **pll** відповідає за весь пристрій ФАПЧ. Він містить об'єкти класів **lpf1_ filter** (ФНЧ 1-го порядку), **iq_generator** (ГКН) та зміні для відліків сигналів в окремих точках пристрою – ФД, ЦФ, ГКН, фаза сигналу з ГКН тощо.

Ще одним класом є клас **narrowband**, який характеризує блок вузькосмугового фільтра, присутнього в модифікованому пристрої ФАПЧ. Він містить в собі поле для окремого опорного генератора (класу **iq_generator**), 2 об'єкти класу **lpf1_ filter** (ФНЧ) та змінні для збереження значення відліків квадратурних сигналів на виході фільтрів (nbf_i , nbf_q) та опорного генератора (gen_i , gen_q).

Класом, який використовує narrowband, є клас **pll_nbf**, який відповідає модифікованому пристрою ФАПЧ і наслідує клас **pll**. У порівнянні з класом **pll**

він містить 2 додаткові поля класів narrowband та **hpf1_filter** (ФВЧ 1-го порядку).





В результаті запуску програми викликається графічне вікно, яке виглядає наступним чином (рис. 3.2).

Більшу частину області головного вікна займає область для безпосереднього виводу сигналів у часі. Внизу від нього розташований індикатор виконання, який в процесі моделювання змінюється від 0 до 100%, сигналізуючи про поточний прогрес виконання обчислень. Зверху від області з графіками є панель з вибором параметрів пристрою для моделювання. Розглянемо її детальніше.

З крайнього лівого боку знаходяться 2 кнопки – Start та Series. Кнопка Start запускає одноразовий процес імітаційного моделювання, в той же час як кнопка Series – багаторазову серію експериментів (кількість яких можна задати в комірці справа від кнопки Series). Справа від кнопки Start знаходиться кнопка

Print, скориставшись якою можна записати у файл графік, отриманий після завершення моделювання.

Start Print Generative Freudency, Hz 5000 Type None Demodulator En NBF_K 138 deta#P Freu, Hz 0.00 I Ksync 1 Series 100 SRR, d8 100 Freu, Hz 1 PF fc, Hz 0.05 fc, Hz 90 R0 90 90 90 90 9 1 1 1 PF m0.01 m0 Kd 0.5 fc, Hz 90 Q 1 Tab 1 Tab 2 Tab 2 Tab <		Sweep			Generator		Modulat	on			NBF				PLL				Sync	Detect
Series 100 Range, Hz 500 SR, d8 100 Freq, HZ 00 m 1 IPF m 1 IPF m 0.01 m 0 Kd 0.5 fc, HZ 500 m 0 1 Lock_Detector Samples, K 0 1000 Fixed noise seed m 0.1 IPF m 0.01 m0 Kd 0.5 fc, HZ 90 q 1 Tab 1 Tab 2 Tab	Start Print	Generator	Fixed	•	Frequency, Hz	5000	Туре	None 🔻	Demo	odulator	🛄 En		NBF_K 198	deltaHP	Freq, H	Iz 5000	LPF	1 -	Ksyn	IC 1
Samples, k 0 1000 Fixed noise seed m 0.1 LPF m 0.01 HPF m 0.01 m 0 Ko 5000 m Q 1	Series 100	Range, Hz	500		SNR, dB	100	Freq, H	50	fc, H	z 20		LPF fc, Hz 1	HPF fc 100	fc 20	Kd	0.5	fc, Hz	50	fc, H	z 400
		Samples, k	0 10	00	Fixed noise :	seed			m	0.1		LPF m 0.0	1 HPE m 0.01	mo	Ко	5000	m	0	Q	1
	Lock_Detector																			
	Tab 1 Tab 2																			
	5																			1000004
	11																			
	4 -																			
	5																			
	3 -																			
	[
	2																			in the second
	1																			
	ŀ																			
	1																			
	1																			
	-																			
$0 \begin{bmatrix} & & & & & & & & & & & & & & & & & & $	11																			
0 1 2 3 4 5	l o [- i				<u>i</u>				. <u>i</u>			i					
	0			1				2				3			4					5
																				-

Рисунок 3.2 – Головне вікно моделювання в програмі QT

Знизу від кнопки **Series** знаходиться меню з вибором сигналу, графік якого буде виводитися (по осі ординат) після завершення процесу імітаційного моделювання (рис. 3.3). Ось деякі з можливих опцій:

• Lock_Detector – програма виводить графік сигналу детектора синхронізму. У випадку, коли вхідна частота рівна опорній рівень цього сигналу рівний 0,5. Якщо ж пристрій не за синхронізований, то середнє значення цього сигналу в часі рівне 0.

• *Phase_Detector* - програма виводить графік сигналу з виходу ФД;

• *Error* – програма виводить графік сигналу помилки з виходу цифрового ФНЧ;

• *VCO_Control* – програма виводить графік повної фази вихідного коливання;

• *NBF* – програма виводить графік сигналу з ВСФ;

• *Noise* – програма виводить шумову послідовність із заданою дисперсією (за алгоритмом, наведеним у [41]);

• *Demod_i* – програма виводить графік детектованого фазоманіпульованого сигналу;

• *VCO_delta* – програма виводить графік різниці фаз між вхідним та вихідним коливанням.



Рисунок 3.3 – Вікно вибору сигналу

Наступним є блок вибору аргументу (по осі абсцис) – Sweep Generator. Якщо в меню встановлено *Fixed*, то будується графік сигналу в часі, а всі параметри пристрою залишаються постійними в часі.

Якщо ж вибрано опцію *Input* чи *Output*, то в процесі моделювання буде змінюватися за лінійним законом частота вхідного та вихідного (опорного) сигналу відповідно. Такий режим доцільно застосовувати, щоб побачити динаміку зміни сигналу залежно від зміни частотного розбалансу пристрою. Діапазон зміни частоти задається у комірці **Range** в герцах.

Останній пункт *Noise* в меню *Sweep Generator* означає лінійну зміну ВСШ під час моделювання. Такий режим дає можливість оцінити порогове значення сигнал-шум, при якому відбувається зрив синхронізації. Діапазон зміни ВСШ задається у комірці **Range** в децибелах.

Sweep	
Generator	Fixed 🔻
Range, Hz	Fixed
Complete It	Input
samples, ĸ	Output
	Noise

Рисунок 3.4 – Вікно вибору аргументу

Нижче від комірки Range знаходиться комірка **Samples**, в якій вказано кількість тисяч відліків сигналу, які програма має обчислити під час моделювання.

Наступним важливим блоком є блок вибору параметрів вхідного сигналу – частоти, та ВСШ. Комірка «**Fixed noise seed**» дає можливість отримати одну й ту ж вибірку випадкової послідовності кожного разу. Коли ця опція відключена, то ця послідовність буде кожного разу іншою.

Generator Frequency, Hz	5000
SNR, dB	100
Fixed noise s	eed

Рисунок 3.5 – Блок вибору параметрів вхідного сигналу

Справа знаходиться меню вибору модуляції — можна вибрати не модульований сигнал (*None*), або BPSK-сигнал, та задати його частоту.

Наступним йде блок параметрів ВСФ для модифікованого пристрою ФАПЧ. Якщо в процесі імітаційного моделювання досліджується лише класичний пристрій, то достатньо зняти прапорець *En*. В іншому випадку активуються комірки, які характеризують його параметри – коефіцієнт пропорційності, частоти зрізу ВСФ та ФВЧ та поправочний коефіцієнт підсилення пристрою.

NBF			NBF_K	198
	LPF fc, Hz	1	HPF fc	100
	LPF m	0.01	HPF m	0.01

Рисунок 3.6 – Блок вибору параметрів ВСФ

Справа від блоку параметрів ВСФ розташований блок опису параметрів самого пристрою ФАПЧ – коефіцієнти передачі ФД та ГКН, опорна частота ГКН, частота зрізу та коефіцієнт пропорційності цифрового петльового фільтра.

PLL Freq, Hz	5000	LPF	1 -
Kd	0.5	fc, Hz	50
Ко	5000	m	0

Рисунок 3.7 – Блок вибору параметрів класичного ФАПЧ

Таким чином, був створений зручний користувацький інтерфейс для керування параметрами пристрою та формою виведення досліджуваних сигналів.

3.4. Імітаційне моделювання перехідних процесів цифрового пристрою ФАПЧ в середовищі МАТLAB

Перед проведенням експериментальних досліджень поведінки цифрового пристрою ФАПЧ було проведено його імітаційне моделювання, з метою дослідити вплив параметрів пристрою на його динамічну поведінку пристрою під час схоплення частоти. На основі програми моделювання пристрою цифрового пристрою ФАПЧ, яка наведена в [121], було розроблено програму середовищі МАТLAB, структура якої описана в розділі 3.2. Імітаційне моделювання було проведено для трьох наборів параметрів пристрою (резонансної частоти контура ω_p та коефіцієнту загасання ζ).

a)
$$\omega_{p1} = 2\pi \cdot 20$$
 pag/c, $\zeta_1 = 0,707$;

б)
$$\omega_{p2} = 2\pi \cdot 200$$
 рад/с, $\zeta_2 = 0,707$;

в)
$$\omega_{p3} = 2\pi \cdot 200$$
 рад/с, $\zeta_3 = 0, 1$.

Крім того, для усіх трьох експериментів інші параметри пристрою приймають такі значення:

- Інтервал дискретизації $\Delta T = 50$ мкс,
- Опорна частота ГКН $f_0 = 1$ кГц,
- Коефіцієнти передачі $\Phi Д$ та ГКН $K_{\Phi J} = K_0 = 250$.

В ході моделювання було досліджено процес схоплення частоти гармонічного коливання при початковому частотному розбалансі $\Delta f = 5 \ \Gamma \mu \ (f_{ex} = 1005 \ \Gamma \mu).$

На рис. 3.8 показано розміщення нулів та полюсів пристрою для відповідних значень параметрів, наведених вище.



Рисунок 3.8 – Розташування нулів та полюсів ЦФАПЧ для різних значень його параметрів: (a) $\omega_{p1} = 2\pi \cdot 20$ рад/с, $\zeta_1 = 0,707$; (б) $\omega_{p2} = 2\pi \cdot 200$ рад/с, $\zeta_2 = 0,707$; (в) $\omega_{p3} = 2\pi \cdot 200$ рад/с, $\zeta_3 = 0,1$, [45]

На рис. 3.9 представлені графіки ключових сигналів цифрового пристрою ФАПЧ, що відповідають випадкам а) – в).



Рисунок 3.9 а – Результати імітаційного моделювання при $\omega_{p1} = 2\pi \cdot 20$ рад/с, $\zeta_1 = 0,707, [45]$

У верхній частині рисунка зображений сигнал y(t) – він визначений як різниця між вхідним сигналом і вихідним, зсунутим на 90°. Величина сигналу y(t) представлена у нормалізованій формі (при амплітуді вхідного та вихідного сигналів 1 В). Його форма дає можливість досить точно оцінити час схоплення частоти. Крім того, наведені графіки миттєвої частоти та фази сигналу на виході ГКН.

Наведені графіки демонструють вплив параметрів ω_p та ζ на час встановлення синхронізму — їх збільшення викликає зменшення тривалості перехідного процесу і навпаки. Значення часу встановлення синхронізму для випадків а) — в) складає орієнтовно 70, 7 та 80 мс відповідно.



Рисунок 3.9 б – Результати імітаційного моделювання при $\omega_{p2} = 2\pi \cdot 200$ рад/с, $\zeta_2 = 0,707, [45]$



Рисунок 3.9 в – Результати імітаційного моделювання при $\omega_{p3} = 2\pi \cdot 200$ рад/с, $\zeta_3 = 0,1, [45]$

Таким чином, тривалість процесу входження системи в синхронізм (і відповідно – його тривалість) визначається його нормалізованими параметрами – резонансною частотою пристрою ФАПЧ та коефіцієнтом загасання. Отримані результати свідчать про те, що для швидшого схоплення частоти гармонічного коливання слід збільшувати параметри ω_p та ζ пристрою.

3.5. Імітаційне моделювання завадостійкості цифрового пристрою ФАПЧ в середовищі QT Creator

Дослідження завадостійкості цифрового пристрою ФАПЧ з модифікованим ФД було розпочато шляхом імітаційного моделювання класичного та модифікованого пристроїв для різних значень ВСШ. Імітаційне моделювання дало змогу провести перебір параметрів пристрою в широкому
діапазоні за короткий проміжок часу, що було б неможливо здійснити шляхом експериментів з програмно-апаратними реалізаціями цих пристроїв. Експеримент було проведено для трьох наборів параметрів, які відрізняються різним коефіцієнтом підсилення замкнутого контуру ФАПЧ (*F_s* – частота дискретизації) для проведення імітаційного моделювання:

1) $K_1 = K_{01} K_{\phi \mu} = 2500 \text{ c}^{-1}; f_{cl} = 25 \Gamma \mu; m_1 = 0,0025; f_{\phi B \Psi l} = 100 \Gamma \mu; F_s = 100 \text{ к} \Gamma \mu.$

2) $K_2 = K_{02} K_{\phi \beta} = 5000 \text{ с}^{-1}; f_{c2} = 50 \Gamma \mu; m_2 = 0,005; f_{\phi B 4 2} = 200 \Gamma \mu; F_s = 100 \text{ к} \Gamma \mu.$

3) $K_3 = K_{03} K_{\phi A} = 10000 \text{ c}^{-1}; f_{c3} = 100 \Gamma \mu; m_3 = 0,01; f_{\phi B Y3} = 500 \Gamma \mu; F_s = 100 к \Gamma \mu.$ де $K_i = K_{0i} K_{\phi A}$ – коефіцієнт підсилення контуру ФАПЧ; f_c – частота зрізу ФНЧ; m – коефіцієнт пропорційності ФНЧ; $f_{\phi B Y}$ – частота зрізу ФВЧ.

Для кожного з трьох наборів проведений детальний перебір значень коефіцієнта пропорційності m_0 вузькосмугового фільтра в діапазоні від 0,01 до 0,2. Частота зрізу ВСФ визначалась за співвідношенням: $f_{BC\phi} = f_{\phi B \Psi} \cdot m_0$.

Такий вибір параметрів зумовлений тим, щоб проаналізувати вплив параметрів ВСФ на завадостійкість пристрою. Крім того, широкий набір параметрів дає можливість перевірити, чи забезпечується узгодження класичного та модифікованого пристроїв ФАПЧ по смузі утримання. Адже порівняння завадостійкості обох пристроїв з різними смугами утримання втрачає зміст.

На вхід пристрою було подано адитивну суміш випадкової завади (білий шум) гармонічний сигнал з частотою $f = f_0 + \Delta f$, де $f_0 = 5$ кГц — опорна частота ГКН пристрою ФАПЧ, а $\Delta f = 0, 2 \cdot f_y$ — початковий частотний розбаланс на рівні 20 % від величини номінальної смуги утримання пристрою f_y .

Першим завданням дослідження завадостійкості було знайти шумовий поріг – граничне значення ВСШ, при якому наступає зрив синхронізації, для обох пристроїв. Причому було розглянуто різні критерії настання зриву синхронізації.

3.5.1. Оцінка покращення завадостійкості за критерієм середнього часу між проковзуваннями фази вихідного сигналу

Згідно з першим критерієм, зрив синхронізації наступає при різкому

збільшенні кількості проковзувань фази сигналу з виходу ГКН, коли середній час між стрибками фази стає співмірний з часом перехідного процесу входження в синхронізм. Для оцінки шумового порогу за таким критерієм було проведено експеримент, суть якого полягала в наступному. На вхід пристрою поступає адитивна суміш гармонічного сигналу з випадковою завадою. У цьому випадку в певні моменти часу на виході ГКН будуть спостерігатися аномальні стрибки фази на величину 2π (рис. 3.10), які означатимуть, що ФД пристрою не зміг прослідкувати зміну фази корисного сигналу та пропустив один його період. Спостерігаючи за цим сигналом протягом великого проміжку часу можна оцінити середню кількість цих аномальних стрибків за одиницю часу для різних значень ВСШ на вході пристрою.



Рисунок 3.10 – Динаміка зміни різниці фаз між вхідним та вихідним сигналом в часі при фіксованому рівні шуму: (а) – ВСШ=2,5 дБ, (б) – ВСШ=0 дБ. Червона лінія (зверху) графіка відповідає класичному пристрою, синя (знизу) – модифікованому, [16]

На рис. 3.10 наведені результати імітаційного моделювання класичного та модифікованого пристроїв для двох значень ВСШ. Рис. 3.10 а показує, що за малого рівня потужності шуму (ВСШ=2,5 дБ) модифікований пристрій зберігає синхронізацію без жодних проковзувань фази, в той час як у класичному пристрої час від часу спостерігаються аномальні стрибки, частота яких, щоправда, є незначна.

На рис. 3.10 б видно, що при більшій інтенсивності шуму (ВСШ=0 дБ) стрибки фази відбуваються в обох пристроях. Проте в класичному пристрої ФАПЧ вони відбувається значно частіше, ніж в модифікованому, що свідчить про кращу завадостійкість останнього.



Рисунок 3.11 – Залежність середнього значення часу між проковзуваннями фази від ВСШ для серії значень коефіцієнта пропорційності ВСФ m_0 (1 – $m_0 = 1$, класичний пристрій; 2 – $m_0 = 0,2$; 3 – $m_0 = 0,1$; 4 – $m_0 = 0,05$; 5 – $m_0 = 0,02$; 6 – $m_0 = 0,01$) та трьох параметрів модифікованого пристрою K_1 , K_2 , K_3 : (a) – $K_1=2500$ c⁻¹, (б) – $K_2=5000$ c⁻¹; (в) – $K_3=10000$ c⁻¹, [16]

Для узагальнення результатів у цілісну картину було проведено серію імітаційного моделювання для різних значень ВСШ та наборів параметрів класичного та модифікованого пристрою. Результати імітаційного моделювання представлені у вигляді рис. 3.11, де зображені графіки залежності середнього часу між проковзуваннями фази від значення сигнал-шум.

Графіки на рис. 3.11 показують, що багаторазові зриви стеження за короткий час спостерігаються для класичного пристрою ФАПЧ за менших рівнів шуму, а випадку модифікованого ФАПЧ – за більшого рівня шуму. Таким чином, результати порівняння завадостійкості за цим критерієм також показують зниження шумового порогу пристрою ФАПЧ. Для значень $m_0>0,1$ виграш складає 1,5-2 дБ, і 3–4 дБ для $m_0<0,1$.

3.5.2. Оцінка покращення завадостійкості за критерієм першої появи проковзування фази вихідного сигналу

Згідно з іншим критерієм, за шумовий поріг вважають те значення ВСШ, при якому спостерігається перше проковзування фази ГКН на 2π . У цьому випадку експеримент для дослідження завадостійкості практично аналогічний до попереднього з тією різницею, що потужність випадкової завади поступово збільшується з часом за лінійним законом. Відповідно, якщо зафіксувати час від початку моделювання, при якому відбувається аномальний стрибок фази на виході ГКН, то можна з високою точністю визначити потужність шуму, а отже – і порогову величину ВСШ, після якого відбувається зрив синхронізму пристрою ФАПЧ.

Імітаційне моделювання завадостійкості класичного та модифікованого пристроїв за цим критерієм було проведено для декількох параметрів m_0 вузькосмугового фільтра та коефіцієнту підсилення K контуру ФАПЧ. Результати моделювання наведені на рис. 3.12 а. Моделювання показало, що використання модифікованого пристрою забезпечує виграш у пороговому ВСШ як мінімум на 1 дБ (при $m_0=0,2$), а у випадку великих смуг утримання та малого коефіцієнта пропорційності ВСФ – до 4 дБ (при $m_0=0,01$ і K=20000 с⁻¹).

Ключовою умовою для адекватного порівняння завадостійкості є рівність смуг утримання обох пристроїв в статичному режимі при відсутності зовнішніх завад. Тому для того, щоб визначити, чи впливає зміна параметрів ВСФ його модифікованого пристрою на смугу утримання, було проведено допоміжний експеримент, результати якого зображені на рис. 3.12 б. Результати експерименту подані у вигляді графіків залежності нормованої смуги утримання модифікованого пристрою (по відношенню до класичного) від параметра *m*₀ вузькосмугового фільтра та коефіцієнта підсилення *K* контуру ФАПЧ. Результати допоміжного експерименту показують, що при малих коефіцієнтах К, коли абсолютне значення смуги утримання пристрою є невелике, зміна коефіцієнта не впливає на зміну смуги модифікованого пристрою. Однак при збільшенні коефіцієнта K за малих значень $m_0 \le 0.01$ спостерігається суттєве зниження смуги утримання (відхилення більше 5 % від номінального значення).



Рисунок 3.12 – Вплив коефіцієнта пропорційності ВСФ для різних коефіцієнтів передачі пристрою *К* на: *а* – виграш в завадостійкості модифікованого пристрою, *б* – смуги утримання модифікованого пристрою, [16]



Рисунок 3.13 – Результати багаторазового імітаційного моделювання пристроїв ФАПЧ з метою визначення середнього значення виграшу в завадостійкості

Виграш у значенні порогового ВСШ не є сталою через статистичну природу шуму, тому при моделюванні поведінки пристроїв ФАПЧ за тих же самих параметрів кожного разу результат буде дещо відрізнятися. На рис. 3.13 зображені графіки густин розподілу імовірності значень виграшу ВСШ для серії зі 100 експериментів для третього набору параметрів пристрою (при $m_0 = 0,1$ та $m_0 = 0,05$), за допомогою яких можна оцінити середній виграш в граничній завадостійкості та розкид кінцевих результатів. Виграш в завадостійкості для цих параметрів складає 2 та 2,45 дБ відповідно, а середнє квадратичне відхилення результатів в обох випадках складає 1,2 дБ.

На перший погляд, досягнення більшого виграшу в завадостійкості модифікованого пристрою полягає у зменшенні параметру ВСФ m_0 та коефіцієнта підсилення пристрою K. Однак в процесі моделювання було виявлено, що за умови $m_0 < m$ такі зміни спричиняють значні нелінійні спотворення вихідного сигналу, оскільки подвійна гармоніка на виході детектора практично не фільтрується. Внаслідок цього статична характеристика пристрою втрачає симетричність, а смуга утримання стає меншою від номінальної [46].

Іншою причиною, яка зумовлює зниження смуги утримання модифікованого пристрою є та, що формула (2.38) обчислення коефіцієнта передачі ВСФ є приблизною, адже не враховує нелінійних ефектів під час зміни частоти вхідного сигналу. Якщо частота зрізу ВСФ є співмірна з одиницями герц (або й навіть менше), то навіть найменша зміна частоти сигналу на вході пристрою спровокує зміну коефіцієнта передачі блоку ВСФ, а отже і всього пристрою (від чого залежить смуга утримання). Знаходження ж точного виразу коефіцієнту передавання ВСФ потребує додаткових аналітичних досліджень.

Тому порівняння завадостійкості обох пристроїв за таких параметрів не є доцільним, оскільки не забезпечуються однакові початкові умови дослідження. З цього можна зробити висновок, що існує певне оптимальне значення параметра m_0 вузькосмугового фільтра (в даному випадку від 0,05 до 0,1), що дає можливість отримати пристойний виграш у завадостійкості (до 2,5 дБ) і водночас зберегти статичну характеристику пристрою незмінною.

3.6. Висновки до 3-го розділу

1. Вибрано два програмних середовища для імітаційного моделювання пристрою ФАПЧ: МАТLAB та QT Creator. МАТLAB володіє великою

бібліотекою вбудованих функцій та дає можливість в зручному вигляді виводити графіки багато графіків на один екран, що зручно при дослідженні перехідних процесів. В середовищі QT Creator можна створити спеціалізований графічний користувацький інтерфейс для зручного керування параметрами пристрою, а також швидко проводити багаторазові серії експериментів з дослідженням завадостійкості.

2. Результати дослідження перехідних процесів при схопленні частоти вказують, що для зменшення тривалості перехідних процесів при встановленні синхронізму слід зменшувати нормалізовані параметри пристрою – резонансну частоту та коефіцієнт загасання.

3. Результати імітаційного моделювання завадостійкості класичного та модифікованого пристроїв за двома критеріями зриву синхронізації показали, що модифікований пристрій ФАПЧ має знижений шумовий поріг до 2,5 дБ. Можливе також досягнення більшого виграшу в завадостійкості, проте воно супроводжується зменшенням смуги утримання через недостатню фільтрацію паразитних гармонік на виході ФНЧ.

116

РОЗДІЛ 4

ЕКСПЕРИМЕНТАЛЬНЕ ДОСЛІДЖЕННЯ ЗАВАДОСТІЙКОСТІ ЦИФРОВОГО ПРИСТРОЮ ФАПЧ

4.1. Реалізація програмно-апаратного пристрою ФАПЧ на платформі мікроконтролера STM

4.1.1. Опис апаратної частини пристрою та структурна схема програмно-апаратного пристрою ФАПЧ

Для програмно-апаратної реалізації класичного цифрового пристрою ФАПЧ було обрано високопродуктивну демонстраційну плату *STM32F4 Discovery* (рис. 4.1 б).



Рисунок 4.1 – Блок-схема експерименту (а) і демонстраційна плата STM32F4Discovery (б), [67]

Ця плата містить в собі мікроконтролер STM32F407VGT6, створений на базі 32-розрядного ядра ARM Cortex-M4F, з 1 МБайт Flash пам'яті та 192 кбайт ОЗП, вбудовані 12-розрядні АЦП та ЦАП, до 14 таймерів різного призначення, велику кількість портів вводу/виводу та підтримує декілька протоколів обміну даними (UART, SPI, I²C, USB) [40]. Максимальна тактова частота контролера

досягає 168 МГц, а час перетворення АЦП складає при цьому близько 0,5 мкс. Цих показників цілком достатньо для створення програмно-апаратної реалізації алгоритму цифрового пристрою ФАПЧ для низьких частот вхідних сигналів (до 10 кГц).

Схема експерименту приведена на рис. 4.1 а. Гармонічний сигнал з еталонного генератора (ЕГ) поступає на один з портів мікроконтролера, який є одночасно входом АЦП. АЦП з періодом, рівним інтервалу дискретизації, формує відліки вхідного сигналу. Після завершення обробки сигналу, на вхід ЦАПа подаються відліки вихідного сигналу, на його виході формується відповідний аналоговий сигнал, який поступає на осцилограф.



Рисунок 4.2 – Алгоритм ПЗ в цілому, [45]

Наявність в блок-схемі персонального комп'ютера (ПК) необхідна для фіксації процесу схоплення частоти. У випадку, коли необхідно зняти осцилограми відразу декількох сигналів, зручно записати значення їх відліків у пам'ять мікроконтролера (в ході виконання програми), а потім – передати на комп'ютер (через інтерфейс UART) для подальшої побудови їх графіків.

Програмне забезпечення розроблене в середовищі Keil µVision 5.15 з використанням стандартної бібліотеки периферії SPL. Алгоритм роботи ПЗ зображений на рис. 4.2.

4.1.2. Інтерфейс обміну даних з ПК

Для порівняння результатів дослідження процесу схоплення синхронізму в імітаційній та експериментальному пристрої вкрай важливо забезпечити однаковість початкових умов – частотного та фазового розбалансу. З цією метою було створено унікальний інтерфейс для взаємодії мікроконтролера з комп'ютером. Тому спочатку зворотний зв'язок цифрового пристрою ФАПЧ є розімкненим (генерація сигналу з ГКН не відбувається). В певний момент часу на комп'ютері в середовищі MATLAB запускається програма, яка передає по каналу даних через інтерфейс UART значення фазового розбалансу і тим самим подає команду мікроконтролеру замкнути контур ФАПЧ. В ході виконання програми (тої, що виконується у мікроконтролері), в пам'ять записуються масиви значень змінних, які характеризують відліки відповідних сигналів у дискретні моменти часу. Після закінчення запису, ці дані передаються назад на комп'ютер, а той з допомогою програми в середовищі МАТLAВ будує графіки цих сигналів і поряд з ними виводить графіки тих же сигналів для імітаційної моделі (при тих самих параметрах та початкових умовах). Такий спосіб їх подання дає можливість швидко порівняти результати дослідження програмноапаратної реалізації цифрового пристрою ФАПЧ та відповідного їй імітаційній моделі.

4.1.3. Алгоритм роботи ГКН

Алгоритм роботи ГКН складніший у порівнянні з ФД та ЦФ. Через це механізм обчислення відліків сигналу на виході з ГКН розписано окремо на рис. 4.3 та в розділі 2.2, використовуючи формули (2.23)-(2.27).



Рисунок 4.3 – Алгоритм роботи ГКН, [45]

Пряме обчислення тригонометричних функцій засобами процесора (навіть з допомогою відповідних бібліотек) є доволі затратним та вимагає багато часу, тому, оскільки апаратна частина пристрою цифрового пристрою ФАПЧ має достатньо великий об'єм пам'яті, можна продискретизувати значення функції косинуса для великої кількості значень аргумента (фази). Таким чином, на інтервалі значень аргумента (0, π) було взято 4096 (2¹²) точок, для них пораховано значення косинуса, після чого їх було збережено у масиві

під назвою cos_tab . Тепер знаючи поточне значення фази, програма перетворює його у порядковий номер k масиву значень cos_tab , а після цього — в конкретне значення відліку вихідного сигналу.

Зазначимо, що нема необхідності дискретизувати косинус для інтервалу аргументів (π , 2π), оскільки їм відповідатимуть ті ж значення з першого інтервалу, тільки із знаком «мінус». Таким чином можна суттєво заощадити на об'ємі використовуваної пам'яті контролера [47]. Крім того, з часом значення фази $\varphi(n)$ постійно зростає, отже, для того, щоб значення індексу масиву ніколи не перевищувало 4095, на нього накладають маску – P(n) & 0x0FFF, а з допомогою маски 0x1000 можна отримати знак виразу cos($\varphi(n)$). Аналітично вказані перетворення можна записати так [45]:

$$P(n) = \varphi(n) \cdot 2^{12} / \pi \qquad (3аокруглюється до цілого); \qquad (4.1)$$
$$s_{\Gamma KH}(n) = \cos(\varphi(n)) = \cos\left(\pi \cdot \frac{P(n)}{2^{12}}\right) = . \qquad (4.2)$$
$$= \cos_t ab[P(n) \& 0x0FFF] \cdot (-1)^{P(n)\& 0x1000}$$

4.2. Експериментальні дослідження програмно-апаратного пристрою ФАПЧ на апаратній платформі STM

4.2.1. Експериментальне дослідження перехідних процесів

Першим експериментом з програмно-апаратною реалізацією пристрою ФАПЧ стала перевірка його працездатності, а також перевірка відповідності його поведінки під час проходження перехідних процесів при схопленні частоти вхідного сигналу поведінці імітаційної моделі цього пристрою. Експериментальне дослідження перехідних процесів проводилися для тих же наборів параметрів, які були вибрані для імітаційного моделювання:

а)
$$\omega_{p1} = 2\pi \cdot 20$$
 рад/с, $\zeta_1 = 0.707$;

б)
$$\omega_{p2} = 2\pi \cdot 200$$
 рад/с, $\zeta_2 = 0.707$;

в)
$$\omega_{p3} = 2\pi \cdot 200$$
 рад/с, $\zeta_3 = 0.1$.

До того ж, в усіх трьох випадках інші параметри пристрою приймають такі значення: $\Delta T = 50$ мкс, $f_0 = 1$ кГц, $K_{\Phi \Pi} = K_0 = 250$. Для цих же наборів

параметрів проведено дослідження експериментальної моделі цифрового пристрою ФАПЧ. Під час експерименту спостерігався процес схоплення частоти гармонічного коливання при початковому частотному розбалансі $\Delta f = 5$ Гц ($f_{ex} = 1005$ Гц).

На рис. 4.4 представлені графіки ключових сигналів пристрою ФАПЧ, що відповідають випадкам а) – в). Графіки в лівій частині рисунків відповідають імітаційній моделі, а графіки в правій – експериментальній. У верхній частині рисунка зображений сигнал y(t) – він визначений як різниця між вхідним сигналом і вихідним, зсунутим на 90°. Також для обох моделей наведені графіки миттєвої частоти та фази сигналу на виході ГКН.



Рисунок 4.4 а – Результати дослідження імітаційної та експериментальної моделей для випадку $\omega_{p1} = 2\pi \cdot 20$ рад/с, $\zeta_1 = 0,707$. [45]

Як видно з рис. 4.4, результати, отримані з допомогою програмноапаратної реалізації цифрового пристрою ФАПЧ досить точно відповідають результатам, які отримані через імітаційне моделювання, адже час входження в синхронізм в обох випадках практично ідентичний. Наведені графіки також демонструють вплив параметрів ω_p та ζ на час встановлення синхронізму – їх збільшення викликає зменшення тривалості перехідного процесу і навпаки. Значення часу встановлення синхронізму для випадків а) – в) складає орієнтовно 70, 7 та 80 мс відповідно.



Рисунок 4.4 б – Результати дослідження імітаційної та експериментальної моделей для випадку $\omega_{p2} = 2\pi \cdot 200$ рад/с, $\zeta_2 = 0,707$, [45]

Приблизно такі ж цифри можна отримати з рис. 4.5, де зображено вхідний, вихідний та різницевий сигнали на екрані осцилографа для тих самих значень параметрів цифрового пристрою ФАПЧ. Це підтверджує правильність отриманих комп'ютером даних.



Рисунок 4.4 в – Результати дослідження імітаційної та експериментальної моделей для випадку $\omega_{p3} = 2\pi \cdot 200$ рад/с, $\zeta_3 = 0,1,$ [45]

Однією з особливостей результатів експериментального моделювання є наявність пульсацій у сигналі y(t), які зумовлені в основному похибками квантування та дискретизації АЦП і ЦАП (через їх обмежену розрядність). Але рівень цих пульсацій є недостатньо великим, щоб призвести до втрати синхронізму.



Рисунок 4.5 а — Осцилограми різницевого, вхідного та вихідного сигналів для випадку $\omega_{p1} = 2\pi \cdot 20$ рад/с, $\zeta_1 = 0,707,$ [45]



Рисунок 4.5 б – Осцилограми різницевого, вхідного та вихідного сигналів для випадку $\omega_{p2} = 2\pi \cdot 200$ рад/с, $\zeta_2 = 0,707$, [45]



Рисунок 4.5 в – Осцилограми різницевого, вхідного та вихідного сигналів для випадку $\omega_{p3} = 2\pi \cdot 200$ рад/с, $\zeta_3 = 0,1,$ [45]

4.2.2. Експериментальне дослідження статичних характеристик програмно-апаратного пристрою ФАПЧ

За умови відсутності зовнішніх завад (детермінованих чи випадкових) та динамічних збурень вхідного сигналу ключовою характеристикою пристрою ФАПЧ є його статична характеристика. Вона показує, як зміна частотного розузгодження (в межах смуги утримання пристрою) між вхідним та вихідним сигналом впливає на різницю фаз цих сигналів.

Перед дослідженням статичних характеристик програмно-реалізованого пристрою ФАПЧ було задано значення частоти дискретизації $F_s = 100$ кГц

(інтервал дискретизації $\Delta T = 10$ мкс), опорної частоти ГКН $f_0 = 5$ кГц, та частоти зрізу широкосмугового фільтра в ФД $f_c = 5$ кГц.

Спочатку було визначено смуги утримання програмно-реалізованого пристрою ФАПЧ в різних напрямах від опорної частоти при різних значеннях коефіцієнтів передачі ФД і ГКН. Результати вимірювань наведені в таблиці 4.1.

Код	K_0	Ліва частина смуги	частина смуги Права частина смуги		
		утримання - f_y , Гц	утримання $+f_y$, Гц		
0,05	5000	-38,1	38,7		
0,1	5000	-78,9	81,1		
0,25	5000	-199	204		
0,25	10000	-401	414		
0,25	20000	-807	828		
0,5	20000	-1621	1669		
0,5	25000	-2046	2094		
0,5	50000	-4025	4003		

Таблиця 4.1 – Результати вимірювання смуги утримання пристрою ФАПЧ. [46]

З отриманих значень видно, що величини лівої і правої частин смуг утримання не є однаковими. Це пояснюється наявністю нелінійних спотворень у фазовому детекторі через те, що частотна характеристика фільтра не є ідеальною. При перемноженні сигналів, крім низькочастотної складової формується високочастотна гармоніка, частота якої рівна сумі частот вхідного та вихідного сигналів ФАПЧ. Це означає, що для вхідних сигналів з різними частотами, наприклад, $f_1 = f_0 - \Delta f ma f_2 = f_0 + \Delta f$, частота такої гармоніки також відрізнятиметься, а отже, коефіцієнт передачі широкосмугового фільтра у ФД для цих двох випадків також буде різним і водночас недостатньо малим, щоб цими спотвореннями можна було знехтувати. У вихідному сигналі нелінійні спотворення проявлятимуться в коливаннях його фази, і амплітуди цих коливань будуть різними для сигналів з частотами f_1 та f_2 , причому відрізнятимуться вони тим більше, чим більший буде початкове частотне розузгодження Δ*f*. З цієї причини смуга утримання сигналу не буде симетричною відносно опорної частоти ГКН.

Крім того, було досліджено вплив початкового частотного розузгодження Δf (в межах смуги утримання) на різницю θ фаз між вхідним та вихідним сигналами. Для зручності сприйняття результатів було введено параметр нормованого початкового частотного розузгодження $\gamma = \Delta f / f_y$. Результати експерименту представлені на рис. 4.6 для трьох різних наборів значень K_0 та $K_{\Phi A}$.





З отриманих графіків бачимо, що отримані криві мають форму близьку до функції арксинуса. Власне такою функцією описуються статичні характеристики аналогових ФАПЧ першого порядку [121]. Крім того, для малих коефіцієнтів підсилення пристрою ФАПЧ ($K_0 \cdot K_{\phi \beta} < 12500$) криві на рис. 4.6 практично збігаються. При подальшому збільшенні коефіцієнтів підсилення ФД та ГКН через наявність високочастотної складової форма вихідного сигналу сильно спотворюється, причому чим більший частотний розбаланс, тим гірше. Через це визначити різницю фаз між таким спотвореним коливанням та сигналом з еталонного генератора стає проблематично, адже втрачається зміст поняття «фази» для такого сигналу.



Рисунок 4.7 – Форми вихідних сигналів для різних випадків початкового частотного розбалансу та динаміка зміни різниці фаз між сигналами в часі: (a) $\Delta f = -2 \ \kappa \Gamma \mu$; (b) $\Delta f = +2 \ \kappa \Gamma \mu$; (c) $\Delta f = -4 \ \kappa \Gamma \mu$; (c) $\Delta f = +4 \ \kappa \Gamma \mu$, [46]

Приклад такої ситуації наведений на рис. 4.7 – тут зображено форми вихідного сигналу при різних значеннях початкового розбалансу. Параметри цього ФАПЧ були навмисно вибрані такими, щоб забезпечити йому широку смугу утримання (близько 4 кГц на кожну сторону від опорної частоти), співмірну із значенням опорної частоти ФАПЧ (5 кГц). У випадку початкового частотного розбалансу $\Delta f = -2$ кГц (рис. 4.7 а) вихідний сигнал є більш спотворений, ніж при $\Delta f = +2$ кГц (рис. 4.7 б). Про це свідчать також і графіки різниці фаз – амплітуда коливань різниці фаз є на суттєво меншою (в 5 разів). Для випадків $\Delta f = -4$ кГц та $\Delta f = +4$ кГц (рис. 4.7 в, г) контраст проявляється ще більше.



Рисунок 4.8 – Статистичні характеристики пристрою ФАПЧ при різних значеннях опорної частоти ГКН f_0 та частоти зрізу фільтра f_c : (1) $f_0 = f_c = 5$ кГц; (2) $f_0 = f_c = 10$ кГц; (3) $f_0 = 5$ кГц, без фільтра; (4) $f_0 = 10$ кГц, без фільтра, [46]

Графіки на рис. 4.7 демонструють вплив нелінійних спотворень лише для декількох можливих вхідних сигналів. Тому було проведено експерименти для

значно більшої вибірки сигналів з різними частотами (в межах смуги утримання), їх результати було узагальнено і представлено на рис. 4.8.

На рис. 4.8 побудовані статичні характеристики ФАПЧ з великою смугою пропускання (2: $f_y = 8028$ Гц) для двох різних значень опорної частоти ГКН, а також відповідні характеристики при повній відсутності фільтрації подвійної складової. З графіків бачимо, що чим більшою є смуга утримання сигналу по відношенню до опорної частоти, тим більш спотвореною буде статична характеристика в зоні нижчих частот. Відсутність фільтрації ще більше посилює асиметричність цієї характеристики.

4.2.3. Експериментальне дослідження умов зриву синхронізму в програмно-апаратному пристрої ФАПЧ

Наступні проведені експерименти стосуються дослідження роботи програмно реалізованого пристрою ФАПЧ на межі його смуги утримання. Для цього було задано такі його параметри: $K_{\phi \mu} = 0.5$; $K_0 = 1000$; частота дискретизації $F_s = 50$ кГц; опорна частота ГКН $f_0 = 2.5$ кГц. Таким чином смуга утримання такого пристрою, розрахована за формулою (2.32) складе $f_y = 79,58$ Гц.

Було проаналізовано поведінку ФАПЧ на близьких між собою частотах $f_1 = f_0 + \Delta f_1$ та $f_2 = f_0 + \Delta f_2$, проте розміщених по різні боки від граничної робочої частоти $f_0 + f_y$ (тобто $\Delta f_1 < f_y < \Delta f_2$). Для прикладу, було вибрано значення $\Delta f_1 = 79$ Гц (рис. 4.9 а) та $\Delta f_2 = 89$ Гц (рис. 4.9 б).

Одержані результати, що зображені на рис. 4.9, показали, що ФАПЧ знаходиться в режимі синхронізму доти, доки фазовий розбаланс не перевищує 90°. При досягненні цього граничного значення рівновага системи стає нестійкою, адже при подальшому мінімальному збільшенні частоти вхідного коливання фазовий розбаланс дедалі збільшується, що призводить зриву синхронізації. Цей момент чітко зафіксовано на рис. 4.9 б.

Аналогічні експерименти було проведено і на нижній межі смуги утримання, навколо частоти $f_0 - f_y$ (рис. 4.9 в, г) для частот $f_3 = f_0 - \Delta f_1$ (рис. 4.9 в) та $f_4 = f_0 - \Delta f_2$ (рис. 4.9 г). В цьому випадку граничною точкою рівноваги системи буде значення фазового зсуву -90°.



Рисунок 4.9 – Різниця фаз між сигналами на вході та виході ФАПЧ для різних значень початкового частотного розузгодження: (а) $\Delta f_1 = 79 \ \Gamma \mu$; (б) $\Delta f_2 = 89 \ \Gamma \mu$; (в) - $\Delta f_1 = -79 \ \Gamma \mu$; (г) - $\Delta f_2 = -89 \ \Gamma \mu$, [59]

На рис. 4.9 показано вплив частоти зрізу f_c широкосмугового фільтра та опорної частоти ГКН на величину смуги пропускання досліджуваного пристрою. Як видно з (2.32), що в ідеалі смуга утримання не повинна залежати від цих параметрів. Проте, сигнал на виході ФД крім постійної складової, що залежить від різниці фаз, містить також гармоніку биттів з частотою вдвічі більшою за частоту f₀ (якою зазвичай нехтують для спрощення математичної моделі ФАПЧ). У випадку недостатньої фільтрації цієї гармоніки ФАПЧ піддається впливу нелінійних спотворень, які потім проявляються в якості флуктуацій фази вихідного сигналу, що погіршують його якість. В практичному використанні такий режим є недоцільним (смуга пропускання фільтра завжди обирається меншою за смугу утримання), але отриманий результат показує функціональність вимірювань реалізованого адекватність методики та пристрою ФАПЧ.

З рис. 4.10 видно, що при значеннях відношення частоти зрізу широкосмугового фільтра до опорної частоти ГКН $f_c/f_0 < 0,4$ рівень фільтрації є

достатньо хорошим, адже значення верхньої та нижньої смуг утримання для різних значень опорної частоти ГКН є практично однакові. При збільшенні частоти зрізу відбувається поступове збільшення нижньої смуги утримання та зменшення верхньої. Причому ці зміни проявляються більше для малих значень опорної частоти ГКН.



Рисунок 4.10 – Залежність смуги утримання пристрою ФАПЧ від відношення частоти зрізу широкосмугового фільтра до опорної частоти ГКН при $f_0 = 1$ кГц (а,в) та $f_0 = 2,5$ кГц (б,г), [59]

Також варто відзначити, що при вимірюванні смуги утримання є присутня деяка систематична похибка, яка, щоправда, є незначною (близько 1%). Її причиною є неточність тактової частоти мікроконтролера, що в свою чергу викликає зміну частоти дискретизації. Різниця між фактичною та номінальною частотою дискретизації (заданої в програмі) спричиняє додатковий приріст різниці фаз між вхідним та вихідним сигналом, значення якої безпосередньо впливає на смугу утримання ФАПЧ.

4.2.4. Експериментальне дослідження частотних характеристик програмно-апаратного пристрою ФАПЧ

Частотна характеристика пристрою ФАПЧ дає змогу є мірилом динамічних властивостей пристрою - широка частотна характеристика вказує на здатність пристрою реагувати на швидші зміни частоти вхідного сигналу та здійснювати стеження за сигналами з більшою частотою модуляції. Форма АЧХ пристрою свідчить про характер перехідних процесів (коливальний чи аперіодичний), що мають місце при будь-яких змінах сигналу на вході. Метою цього експерименту є встановити чи відповідає форма АЧХ програмнореалізованого пристрою теоретично розрахованій характеристиці.

Для експериментального вимірювання та дослідження АЧХ програмно реалізованого пристрою ФАПЧ було використано метод її вимірювання, який наведений у [14], а саме – шляхом подання на вхід пристрою ФАПЧ частотномодульованого (ЧМ) сигналу з носійною частотою, що рівна опорній частоті ГКН, тобто частота вхідного сигналу рівна

$$\omega(n) = \omega_0 + \Delta \omega \sin(\Omega \cdot n\Delta t), \qquad (4.3)$$

де ω_0 – опорна частота ГКН, $\Delta \omega$ – девіація частоти, Ω – частота модуляції, Δt – інтервал дискретизації. Крім того, девіацію частоти $\Delta \omega$ вибирають так, щоб індекс модуляції $\mu = \frac{\Delta \omega}{\Omega} < \frac{\pi}{4}$ (щоб ФД працював у лінійній області своєї характеристики).

Вираз для фази опорного коливання можна отримати шляхом інтегрування другого доданка виразу (4.3):

$$\theta_1(n) = -\frac{\Delta\omega}{\Omega} \cos(\Omega \cdot n\Delta t). \tag{4.4}$$

Амплітуда цього сигналу рівна

$$\Theta_1(j\Omega) = \frac{\Delta\omega}{\Omega}.$$
(4.5)

Амплітуду сигналу фази можна вивести з виразу для передавальної функції пристрою:

$$\left|\Theta_{2}(j\Omega)\right| = H(j\Omega)\Theta_{1}(j\Omega).$$
(4.6)

Коефіцієнт передачі ГКН на частоті модуляції Ω буде рівний

$$K_{\Gamma KH}(j\Omega) = \frac{\Theta_2(j\Omega)}{U_{\mu\phi}(j\Omega)} = \frac{K_0}{j\Omega}, \qquad (4.7)$$

де $U_{\mu\phi}$ – сигнал фазової помилки на виході петльового фільтра. Підставляємо рівняння (4.5) та (4.6) у (4.7) і отримуємо вираз для модуля передавальної функції пристрою ФАПЧ [3]:

$$\left|H(j\Omega)\right| = \frac{U_{\mu\phi}(j\Omega) \cdot K_0}{\Delta\omega}.$$
(4.8)

Таким чином, отримати частотну характеристику пристрою ФАПЧ можна шляхом вимірювання амплітуди сигналу на виході ЦФ $U_{\mu\phi}$ для різних значень частоти модуляції Ω . Під час вимірювання слід стежити за тим, щоб девіація частоти $\Delta \omega$ була достатньо малою, щоб індекс частотної модуляції не перевищував $\pi/4$. У цьому випадку, ФД буде працювати в лінійному робочому діапазоні, а результати вимірювань відображатимуть реальну АЧХ пристрою.

Досліджуваний пристрій ФАПЧ є цифровим, а отже він оперує змінними, що зберігають в собі значення відліків відповідних їм цифрових сигналів. Амплітуди вхідного та вихідного сигналів в даному пристрої є приведені до одиниці, тому для вимірювання амплітуди сигналу $U_{\mu\phi}$ його слід промасштабувати, щоб вивести його через АЦП на осцилограф в зручному для вимірювання вигляді, а потім – виконати зворотне перетворення.

Для вимірювання АЧХ досліджуваного пристрою ФАПЧ було задано наступні набори його параметрів (*F_s* – частота дискретизації):

б)
$$F_s = 100$$
 кГц; $K_0 = 5000$; $K_{\Phi Z} = 0.5$; $f_c = 5$ Гц; $m = 0.05$;

в) $F_s = 100$ кГц; $K_0 = 2000$; $K_{\phi \square} = 0.5$; $f_c = 5$ Гц; m = 0.1;

г) $F_s = 100$ кГц; $K_0 = 2000$; $K_{\phi Д} = 0.5$; $f_c = 25$ Гц; m = 0.05.

Такий вибір параметрів обумовлений тим, щоб показати, як зміна одного параметру певного вузла схеми впливає на АЧХ всього пристрою.

На вхід пристрою було подано ЧМ-сигнал з несучою частотою $f_0 = 5$ кГц, частотою модуляції в діапазоні від 2 до 500 Гц, індексом модуляції $\mu < \pi/4$.

Результати вимірювань зображені на рис. 4.11 суцільною лінією. На цих же графіках побудовані розрахункові криві АЧХ, отримані з допомогою формули (2.11). Таким чином можна оцінити, наскільки точно експериментальні результати відповідають теоретичним.



Рисунок 4.11 – АЧХ пристрою ФАПЧ при параметрах (а-г) пристрою ФАПЧ, [60]

У випадку (*a*) (рис. 4.11 а) експериментальні дані досить точно відповідають розрахованим, різниця між ними складає в середнньому не більше 5 % (за винятком значень на вищих частотах). Пікове значення характеристики припадає на 26 Гц, що досить близько до резонансної частоти пристрою $\omega_p / 2\pi = 28,2$ Гц (розрахована за формулою (2.10)).

Для другого набору параметрів (б) (рис. 4.11 б) точність отриманих результатів дещо гірша, проте цілком задовільна – похибка становить не більше 10 %. Піки експериментальної кривою припадає на частоту 41 Гц, що знаходиться поблизу резонансної частоти $\omega_p / 2\pi = 44,6$ Гц (розрахованої за формулою (2.10)).

Аналогічні висновки можна зробити і для наборів параметрів (в) та (г) (рис. 4.11 в та 4.11 г): різниця між теоретичними та експериментальними даними становить в середньому не більше 5%, а піки обох кривих практично співпадають.

Також слід зазначити, що для окремих значень частот модуляції (особливо на вищих частотах) розраховані та експериментальні дані можуть відрізнятись суттєвіше – в деяких випадках різниця між ними становить близько 20%. Це пов'язано з тим, що хоч складова сигналу з ФД з подвійною частотою добре фільтрується цифровим фільтром, повністю її придушити він не в змозі, і тому певний рівень цих паразитних спотворень у інформаційному сигналі все ж присутній. Водночас на високих частотах модуляції амплітуда детектованого інформаційного сигналу вкрай мала і може бути співмірною з величиною паразитних гармонік. Тому з подальшим збільшенням частоти модуляції точність вимірювань буде знижуватись.

4.2.5. Вплив узгодження АЧХ пристрою ФАПЧ із спектром вхідного ЧМ-сигналу на завадостійкість цифрового пристрою ФАПЧ

Схема для експериментального дослідження завадостійкості програмноапаратного пристрою ФАПЧ складається з наступних елементів (рис. 4.12):

• двоканального генератора, перший канал якого генерує корисний сигнал (гармонічний або ЧМ-сигнал з однотональною модуляцією), а другий – адитивний білий гаусів шум;

• суматора;

- власне самого цифрового програмно-апаратного пристрою ФАПЧ;
- осцилографа.



Рисунок 4.12 – Блок-схема експериментальних досліджень завадостійкості ФАПЧ, [44]

Суміш корисного сигналу із завадою формується в суматорі і подається на вивід АЦП пристрою ФАПЧ. На вивід ЦАП подано сигнал з виходу детектора синхронізму, який також реалізований програмно. Як вже було пояснено у другому розділі, спостерігаючи за формою та величиною цього сигналу на осцилографі можна зробити висновок про наявність чи відсутність синхронізму.

Дослідження граничної завадостійкості цифрового пристрою ФАПЧ було проведено для випадку подавання на вхід пристрою ЧМ-сигналів з різними індексами модуляції. Для кожного вхідного сигналу було вибрано 3 набори параметрів ЦФ пристрою, що визначають його частотну характеристику. В першому випадку смуга пропускання пристрою вибрана меншою за ширину спектра вхідного ЧМ-сигналу. Для другого набору параметрів АЧХ пристрою узгоджена по формі з огинаючою спектра ЧМ-сигналу. Третій набір параметрів вибраний таким чином, щоб зробити смугу пропускання пристрою ширшою за ефективну ширину спектра ЧМ-сигналу.

Для порівняння шумового порогу пристрою для різних параметрів був проведений їх перебір у широкому діапазоні. Для наочності відображено результати порівняння граничної завадостійкості пристрою для двох випадків неузгодженості АЧХ – зі звуженою та з розширеною АЧХ. Числові значення параметрів вхідного сигналу та параметрів пристрою для різних ексериментів зображені у таблиці 4.2. Для кожного з вхідних сигналів набір параметрів а відповідає звуженій АЧХ, б – узгодженій АЧХ, в – розширеній АЧХ. В останній колонці наведено кількісний коефіцієнт σ^2 (дисперсія суми квадратів відхилень спектральних складових модульованих сигналів від нормованої АЧХ пристрою ФАПЧ), що відповідає за ступінь узгодження кривої АЧХ пристрою ФАПЧ з огинаючою спектра ЧМ-сигналу.

Таблиця 4.2 – Перелік параметрів вхідного ЧМ-сигналу та параметрів пристрою ФАПЧ для дослідження його граничної завадостійкості.

		Параметри вхідного сигналу			Параметри пристрою ФАПЧ			
]	√ <u>o</u>	Ω_0, Γ ц	μ	Δω, Γц	$K_0 K_{\Phi all}, c^{-1}$	f_c , Гц	т	σ^2, B^2
	а					15	0,05	0,0873
1	б		3	150	10000	18	0,1	0,0557
	В					50	0,05	0,7933
а 2 б	а	50	5	250	15000	15	0,05	0,3272
	б					35	0,1	0,1728
	В					500	0,2	0,5791
	a					25	0,05	0,7835
3	б		10	500	20000	125	0,05	0,3757
	В					1000	0,1	0,6757

Графіки, що зображають частотні характристики пристрою ФАПЧ та спектр вхідного ЧМ-сигналу для наборів параметрів з таблиці 4.2, приведені на рис. 4.13.



Рисунок 4.13 а – АЧХ пристрою ФАПЧ та спектр вхідного ЧМ-сигналу з індексом модуляції $\mu_1 = 3$ для наборів параметрів (1 а –1 в) з таблиці 4.2



Рисунок 4.13 б – АЧХ пристрою ФАПЧ та спектр вхідного ЧМ-сигналу з індексом модуляції $\mu_2 = 5$ для наборів параметрів (2 а –2 в) з таблиці 4.2



Рисунок 4.13 в – АЧХ пристрою ФАПЧ та спектр вхідного ЧМ-сигналу з індексом модуляції $\mu_3 = 10$ для наборів параметрів (3 а –3 в) з таблиці 4.2

На рис. 4.14 а приведені результати дослідження шумового порогу цифрового пристрою ФАПЧ при подаванні ЧМ-сигналу з індексом модуляції $\mu_1 = 3$ для трьох наборів параметрів пристрою. Крива 2, позначена суцільною лінією, відповідає випадку узгодження АЧХ пристрою з огинаючою спектра вхідного сигналу. Криві 1 та 3 відповідають наборам параметрів 1 а та 1 в відповідно.

З графіків видно, що за малих рівнів випадкової завади на вході пристрою (або при її відсутності) смуга утримання пристрою буде тим більшою, чим більшою є ширина частотної характеристики. Проте при збільшенні інтенсивності випадкової завади пристрій ФАПЧ з ширшою частотною характеристикою є вразливішим до дії цієї завади і смуга утримання такого пристрою з ростом потужності випадкової завади спадає швидше, ніж у випадку пристрою, АЧХ якого є узгодженою зі спектром вхідного сигналу. Як наслідок, шумовий поріг пристрою з розширеною АЧХ наступає при ВСШ на 1-1,5 дБ більшим, ніж для пристрою з узгодженою АЧХ. Завадостійкість пристрою зі звуженою АЧХ характеристикою також менша, ніж для пристрою з узгодженою АЧХ, проте тут визначальним фактором зриву є наявність модуляції.



Рисунок 4.14 а – Залежність нормованої смуги утримання γ пристрою від відношення шум-сигнал для параметрів пристрою (1 а – 1 в)

Аналогічні експерименти були проведені для вхідного ЧМ-сигналу з індексом модуляції $\mu_2 = 5$ (рис. 4.14 б). Як і в попередньому випадку, найнижче значення шумого порогу було спостережено для пристрою з узгодженою АЧХ з огинаючою спектра вхідного сигналу. Чим більшою є ширина цієї характеристики, тим швидше спадає смуга утримання пристрою. Узгодження АЧХ пристрою зі спектром ЧМ-сигналу дало змогу понизити шумовий поріг орієнтовно на 1 дБ (рис. 4.21).

Якщо порівняти результати з рис. 4.14 а та 4.14 б, то можна зауважити, що при більшому індексі модуляції вхідного сигналу звуження АЧХ пристрою впливає на шумовий поріг пристрою значно більшою мірою, ніж її розширення. Це слідує з розміщення кривої 2 відносно кривих 1 і 3 на обох графіках.



Рисунок 4.14 б – Залежність нормованої смуги утримання γ пристрою від відношення шум-сигнал для параметрів пристрою (2 а – 2 в)

Наостанок, проведено експерименти для сигналу з ще вищим індексом модуляції $\mu_3 = 10$ (рис. 4.14 в). Гіпотезу про те, що узгодження АЧХ зі спектром вхідного сигналу дасть змогу понизити шумовий поріг пристрою, було підтверджено і в цьому випадку. Проте, як видно з рис.6, розширення АЧХ пристрою практично не погіршує його граничну завадостійкість у порівнянні з пристроєм, що має узгоджені параметри — різниця у значеннях шумового порогу складає не більше 0,5 дБ (рис. 4.14 в). Крім того, пристрій зі звуженою АЧХ, попри меншу смугу утримання, матиме значення шумового порогу близьке до двох інших. Враховуючи те, що за малих значень ВСШ точність визначення зриву синхронізації знижується, гранична завадостійкість пристрою з різними АЧХ буде практично однаковою.



Рисунок 4.14 в – Залежність нормованої смуги утримання γ пристрою від відношення шум-сигнал для параметрів пристрою (3 а – 3 в)

Результати експериментального дослідження, зображені на рис. 4.14, показують, що узгодження АЧХ пристрою з огинаючою спектра вхідного сигналу дає змогу покращити завадостійкість пристрою у вузькому діапазоні інтенсивності випадкової завади поблизу шумового порогу – досягнуто виграш у пороговому ВСШ в діапазоні 0,5-1,5 дБ залежно від параметрів пристрою та вхідного сигналу. Крім того, величина такого покращення також суттєво залежить від частотних характеристик вхідного сигналу і найкраще проявляється при «середніх» значеннях індексу модуляції (від 3 до 5). При більших індексах модуляції розширення АЧХ пристрою ФАПЧ має менший вплив на його шумовий поріг, а при менших індексах модуляції домогтися узгодження АЧХ пристрою з огинаючою спектра вхідного сигналу є важче через меншу кількість спектральних складових сигналу, а звуження АЧХ матиме менший вплив на завадостійкість пристрою.

4.3. Реалізація програмно-апаратного пристрою ФАПЧ на платформі ПЛІС

4.3.1. Опис апаратної платформи на базі ПЛІС

Класичний та модифікований варіанти пристроїв ФАПЧ реалізовані з допомогою демонстраційної плати Cmod A7-35T (рис. 4.15), що побудована на базі програмованої логічної інтегральної схеми (ПЛІС, англ. FPGA) американської компанії Xilinx архітектури Artix-7 [42]. Такий вибір зумовлений тим, що для обробки сигналів з частотами десятків кілогерц та вище ресурсів стандартних мікроконтролерів може виявитись недостатньо, а продуктивніші мікроконтролери та DSP-процесори є суттєво дорожчі. Водночас, ПЛІС є чудовим інструментом для високошвидкісної обробки цифрових сигналів, а вказана плата є однією з найдешевших. Також, завдяки здатності паралельно виконувати багато операцій на ПЛІС легше розробити механізм керування параметрами ФАПЧ та формування додаткових сигналів для їх дослідження.



Рисунок 4.15 – ПЛІС фірми Xilinx архітектури Artix-7, [42]

4.3.2. Структурна схема програмно-апаратного пристрою ФАПЧ на ПЛІС

Крім самої мікросхеми ПЛІС, пристрої містять 12-розрядні АЦП (AD7274) [11] та ЦАП (AD5449) [10] та суматор, побудований на основі операційного підсилювача AD8615 (рис. 4.16) [12]. Оскільки процес програмування ПЛІС доволі затратний у часі, був реалізований механізм обміну даними з комп'ютером для зміни параметрів ФАПЧ в реальному часі та спостереження за параметрами вхідного та вихідного сигналів. Також з ПК можна задати тип пристрою ФАПЧ (класичний чи модифікований), який зараз досліджується.



Рисунок 4.16 – Структурна схема програмної реалізації пристрою фазового автоматичного підстроювання частоти, [16]

На рис. 4.17 зображена фотографія макету реалізованого пристрою. Входи пристрою розташовані на правому боці плати, виходи – знизу плати. ПЛІС підключається до ПК через USB кабель (зверху). Виводи зліва плати спроектовані для підключення плати до логічного аналізатора для від лагодження роботи пристрою.

Програмне забезпечення пристрою розроблене в середовищі Xilinx Vivado 2017.2, а інтерфейс обміну даними між ПК та ПЛІС – у середовищі MATLAB. За допомогою програми в MATLAB можна задавати параметри кожного компонента пристрою та тип досліджуваного пристрою (класичний чи модифікований) і визначати перелік сигналів для спостереження на осцилографі.


Рисунок 4.17 – Фотографія макету цифрового програмно-апаратного пристрою ФАПЧ

4.4. Експериментальне дослідження завадостійкості програмноапаратного пристрою ФАПЧ на ПЛІС

Експериментальне дослідження завадостійкості класичного та модифікованого цифрових пристроїв ФАПЧ було проведено для тих же значень параметрів, що і при імітаційному моделюванні:

- 1) $K_1 = K_{01} K_{\phi \mu} = 2500 \text{ c}^{-1}$; $f_{cl} = 25 \Gamma \mu$; $m_1 = 0,0025$; $f_{\phi B \Psi l} = 100 \Gamma \mu$; $F_s = 100 \text{ к}\Gamma \mu$;
- 2) $K_2 = K_{02} K_{\phi_{\mathcal{I}}} = 5000 \text{ c}^{-1}$; $f_{c2} = 50 \Gamma$ ц; $m_2 = 0,005$; $f_{\phi_{B'42}} = 200 \Gamma$ ц; $F_s = 100 \text{ к}\Gamma$ ц;
- 3) $K_3 = K_{03} K_{\phi \square} = 10000 \text{ с}^{-1}; f_{c3} = 100 \Gamma \text{ц}; m_3 = 0,01; f_{\phi B \vee 3} = 500 \Gamma \text{ц}; F_s = 100 \text{ к} \Gamma \text{ц}.$

Результати експериментів наведені на рис. 4.18. Графіки показують, що більший виграш в завадостійкості пристрою ФАПЧ спостерігається при більших коефіцієнтах підсилення пристрою (*K*=10000) та меншому значенні коефіцієнта пропорційності ФНЧ (*m*₀=0,01), який досягає 2,5 дБ.



Рисунок 4.18 – Результати експериментальних досліджень завадостійкості модифікованого пристрою ФАПЧ для трьох наборів його параметрів (1–3, див. с. 109), [16]

Щоб пересвідчитися в тому, що краща завадостійкість модифікованого пристрою не викликала погіршення його динамічних властивостей, був проведений другий експеримент. На вхід пристрою було подано QPSK-сигнал на опорній несучій частоті без шумових завад. Завданням експерименту було порівняти сигнали на виходах ФНЧ обох пристроїв ФАПЧ. Якщо б динамічні властивості модифікованого ФАПЧ були гіршими, ніж в класичного, то в моменти скачків фази вхідного коливання сигнал помилки в модифікованому пристрої затягувався би більше, ніж в класичному.

З цією метою був проведений експеримент, який полягав у фіксації реакції класичного і модифікованого детектора на фазо-маніпульований сигнал. Результати експерименту наведені на рис. 4.19.





Рисунок 4.19 – Сигнали помилки на виході класичного (а,в,д) та модифікованого (б,г,е) пристроїв при: (а) $K_1 = 2500 \text{ c}^{-1}$, (б) K_1 та $m_0=0,05$; (в) $K_2 = 5000 \text{ c}^{-1}$, (г) K_2 та $m_0=0,1$; (д) – $K_3 = 10000 \text{ c}^{-1}$, (е) – K_3 та $m_0=0,2$, [16]

Результати експерименту, зображені на рис. 4.19, показують збереження і навіть покращення динамічних характеристик. Цей ефект був спостережений і у варіантах реалізації пристрою з різними смугами утримання. У всіх зображених випадках тривалість перехідного процесу до встановлення постійного значення фази на виході ГКН у модифікованому пристрої скоротилася приблизно у 1,5 рази.

Результати експериментального дослідження якісно відповідають

результатам імітаційного моделювання, оскільки характер залежності виграшу в завадостійкості від параметрів m_0 і K зберігається. З кількісної точки зору експериментально досягнуто дещо меншої величини виграшу в завадостійкості пристрою (на 1-1,5 дБ меншим), що пояснюється додатковими внутрішніми шумами генератора та наведенням зовнішніх завад в колі пристрою.

Використання модифікованого фазового детектора покращує динамічні характеристики пристрою ФАПЧ, проте має і побічний ефект. Присутність ФВЧ, що покликаний відновити придушені ВСФ гармоніки корисного сигналу, погіршує фільтрацію подвійної гармоніки корисного сигналу на виході ФД. На рис. 4.19 чітко видно, що сигнал фази ГКН є більш зашумлений для модифікованого пристрою, ніж для класичного. Для зменшення впливу цього негативного ефекту, слід підвищувати частоту дискретизації, щоб відношення F_s/f_c було якомога більшим, а також зменшити параметр m ФНЧ, щоб виконувалась умова $m_0 >> m$.

4.5. Висновки до 4-го розділу

1. Було створено два програмно-апаратних пристрої ФАПЧ на різних платформах. Перший, класичний пристрій, реалізовано на мікроконтролері фірми STM, і з допомогою нього було проведено експериментальні дослідження перехідних процесів, умов зриву синхронізму та частотних характеристик пристрою. Другою реалізацією пристрою став пристрій на базі ПЛІС, на якому реалізовано як класичний, так і модифікований пристрої. Дослідження граничної завадостійкості цих пристроїв проводилися саме та цьому варіанті апаратної платформи, оскільки перша не володіла достатньою швидкодією та можливостями для зручного та швидкого проведення досліджень.

2. Результати експериментального дослідження перехідних процесів показали, що створена програмно-апаратна реалізація є цілком

працездатною, і більш того – її поведінка повністю відповідає поведінці імітаційної моделі цифрового пристрою ФАПЧ, адже час входження в синхронізм для обох моделей є практично однаковий. Проходження процесу входження системи в синхронізм (і відповідно – його тривалість) визначається його параметрами. Отримані результати свідчать про те, що для швидшого схоплення частоти гармонічного коливання слід збільшувати параметри ω_p та ζ пристрою.

3. Експериментальне дослідження статичних характеристик програмно-реалізованого пристрою ФАПЧ першого порядку показало, щопристрій ФАПЧ зберігає режим синхронізму, поки різниця фаз між вхідним та вихідним сигналами залишається в межах ±90°, і ці межі визначають смугу утримання ФАПЧ. За межами смуги утримання різниця фаз виходить за ці межі і тоді наступає зрив синхронізації. Пристроям ФАПЧ першого порядку властива проблема нелінійних спотворень статичної характеристики, що зумовлені недостатньою фільтрацією побічних складових сигналу на виході детектора.

4. Результати експериментального дослідження умов зриву синхронізації у пристрої ФАПЧ встановили, що основним критерієм збереження синхронізму для даного програмно реалізованого пристрою ФАПЧ є знаходження частоти вхідного сигналу в межах смуги утримання ФАПЧ. В такому випадку забезпечується коректна робота фазового детектора, сигнал на виході ФАПЧ повністю відповідає вхідному по частоті, а по фазі зсунутий не більш ніж на 90°. При виході за межі смуги синхронізму. пропускання В деякий момент часу наступає зрив характеристика ФД не дає можливості детектувати різницю фаз між сигналами більше ±90°, тому відбувається пропуск періодів вхідного коливання через те, що величини сигналу помилки з ФД недостатньо для забезпечення необхідного приросту фази вихідного сигналу. Критично важливо для коректної роботи ФАПЧ максимально придушити подвійну

складову сигналу на виході ФД. Тоді смуга утримання ФАПЧ буде симетричною відносно опорної частоти ГКН і не змінюватиме свою величину при зміщенні опорної частоти у бік верхніх чи нижніх частот.

5. Результати експериментів дослідження частотної характеристики програмно-реалізованого пристрою ФАПЧ свідчать про те, що незалежно від параметрів програмно реалізованого пристрою АЧХ його передавальної функції з високою точністю збігається з розрахованими значеннями – різниця між ними складає в середньому 5-10 %. Це означає, що методика вимірювань, запропонована в [14], незважаючи на свою простоту, дає можливість якісно оцінити частотні властивості пристрою ФАПЧ. Враховуючи те, що досліджуваний пристрій реалізований програмно, його параметри можна швидко налаштувати так, щоб добитися бажаної форми АЧХ для досягнення різних задач в галузі радіотехніки. Наостанок, важливо, щоб індекс модуляції був достатньо малим, щоб ФАПЧ працював у лінійному режимі, а також забезпечити якомога більше співвідношення між частотою модуляції та несучою частотою для зменшення впливу паразитних гармонік.

6. Дослідження впливу узгодження смуги пристрою ФАПЧ із спектром вхідного ЧМ-сигналу на завадостійкість цифрового пристрою ФАПЧ, показали що пристрій ФАПЧ більше піддається впливу випадкової завади, коли його фільтр має велику смугу пропускання, тому що в такому разі шумова смуга пристрою буде більшою. Крім того, наявність частотної модуляції звужує смугу утримання пристрою у порівнянні із звичайним немодульованим гармонічним коливанням. Узгодження робочої смуги пристрою зі спектром вхідного сигналу дає можливість розширити смугу утримання пристрою зі спектрою на 10-15%, а також понизити шумовий поріг пристрою принаймні в 2 рази.

7. Експериментальним шляхом проведено порівняння шумових порогів класичного та модифікованого пристроїв ФАПЧ для декількох

наборів параметрів цих пристроїв. Порівняння показало покращення граничної завадостійкості модифікованого пристрою на 2,5 дБ у порівнянні із класичним, тим самим підтвердивши результати, здобуті шляхом імітаційного моделювання.

8. Проведено порівняння динамічних властивостей класичного та модифікованого пристроїв ФАПЧ. Порівняння показало можливість покращення динамічних властивостей у 1,5 рази зі збереженням рівня шумового порогу.

ВИСНОВКИ

У дисертаційній роботі розв'язано актуальне наукове завдання завадостійкості пристроїв фазової синхронізації підвищення шляхом оптимального вибору параметрів повністю цифрового пристрою фазового автопідстроювання частоти (ФАПЧ) та структурної модифікації методів керування генератором цифрового синтезу сигналу гетеродина синхронного фазового детектора.

На підставі цього було зроблено такі висновки.

1. Проаналізовано сучасний стан та тенденції розвитку аналогових та цифрових пристроїв фазової синхронізації. Вказано ряд переваг цифрових пристроїв над аналоговими. Проведено огляд класифікації цифрових пристроїв ФАПЧ та особливості реалізації їх основних компонентів. Визначено конкретний різновид цифрових пристроїв ФАПЧ для подальшого експериментального дослідження його граничної завадостійкості.

2. Побудовано математичну модель цифрового пристрою ФАПЧ з модифікованими ФД та показано приклад його роботи в часовій області. Визначено критерії вибору параметрів вузькосмугового фільтра та фільтра верхніх частот (які містить ФД) для досягнення кращої завадостійкості пристрою та збереження його статичних та динамічних властивостей.

3. Розроблено імітаційну модель цифрового пристрою ФАПЧ з прямим цифровим синтезатором частоти, яка дає можливість провести наочне порівняння шумового порогу пристроїв ФАПЧ з класичним та модифікованим ФД. Результати імітаційного моделювання показали, що використання модифікованого ФД забезпечує отримання виграшу за завадостійкістю до 2,5 дБ без помітних змін смуги утримання пристрою в статичному режимі.

4. Розроблено та виготовлено програмно апаратний цифровий пристрій ФАПЧ на базі програмованої логікової інтегральної схеми (FPGA) Xilinx архітектури Artix-7, що здатний працювати в діапазоні вхідних сигналів частотою до 50 кГц. Додатково було реалізовано канал передачі даних між пристроєм ФАПЧ та персональним комп'ютером, що забезпечило можливість

керувати параметрами пристрою та спостерігати за ними в реальному часі, а також оцінити дисперсію випадкової завади. Такий пристрій можна використовувати у сучасних радіоприймачах для синхронізації та обробки сигналів на проміжній частоті.

5. Шляхом перебору параметрів було експериментально підтверджено метод підвищення завадостійкості пристрою ФАПЧ, що полягає в узгодженні частотної характеристики пристрою ФАПЧ зі спектром вхідного ЧМ-сигналу. Виявлено, що такий пристрій має більше значення смуги утримання у вузькому діапазоні інтенсивності випадкової завади поблизу шумового порогу.

6. Експериментальні дослідження граничної завадостійкості модифікованого пристрою ФАПЧ підтверджують результати імітаційного моделювання і вказують на виграш у значенні порогового ВСШ в діапазоні від 1 до 2,5 дБ в залежності від параметрів пристрою.

7. Проведено дослідження поведінки модифікованого пристрою ФАПЧ. Результати дослідження показують, що тривалість перехідного процесу після стрибка фази вхідного коливання є меншою у 1,5 рази, ніж у випадку пристрою ФАПЧ з класичним ФД. Це свідчить про те, що було розв'язано наукове завдання підвищення граничної завадостійкості цифрового пристрою ФАПЧ без погіршення його динамічних властивостей.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

Abramovitch D. Phase-Locked Loops: A Control Centric Tutorial /
 D. Abramovitch // Proceedings of the 2002 ACC. – Agilent Laboratories, Palo Alto.
 – 2002. – 50 p.

2. Al-Ali O.A. Digital Tanlock Loop without a Phase Shifter / O.A. Al-Ali, S.R. Al-Araji, M.A. Al-Qutayri, N.A. Anani, P.Ponnapalli// Proceedings of 9th International Symposium on Communication Systems, Networks & Digital Sign (CSNDSP) Sensor Signal Processing for Defence (SSPD 2011). – 2014. – pp. 851-855.

3. Al-Ali O.A. Initialization for time delay digital tanlock loop/ O.A. Al-Ali, S.R. Al-Araji, M.A. Al-Qutayri, N.A. Anani, P. Ponnapalli // Proceedings of International Conference on Information and Communication Technology Research (ICTRC2015). – 2015. – pp. 108-111.

4. Al-Ali O.A. Second-order Single Channel Digital Tanlock Based Phaselocked Loop / O.A. Al-Ali, S.R. Al-Araji, M.A. Al-Qutayri, N.A. Anani, P.V.S. Ponnapalli // Proceedings of 8th International Symposium on Communication Systems, Networks & Digital Signal Processing (CSNDSP). – 2012. – pp. 1-4.

5. Al-Araji S.R. Adaptive Second-order TDTL with Optimized Performance/ S.R. Al-Araji, M.A. Al-Qutayri, O. Al-Kharji Al-Ali, N.A. Anani, P.V.S. Ponnapalli// Proceedings of Sensor Signal Processing for Defence (SSPD 2011) Conference. – 2011. – pp. 1-5.

Al-Araji S.R. Digital Phase Lock Loops: Architectures and Applications
 / S.R. Al-Araji, Z.M. Hussain, M. A. Al-Qutayri // The Netherlands: Springer. –
 2006. – 191 p.

Alawneh O. Single Loop Synthesizer and SDR Modulator /O. Alawneh,
 M. Deeb, O. Alma'aita, A. Al Assaf, N. Al-Qawabah//Proceedings 8th International
 Conference on Information and Communication Systems (ICICS). – 2017. – pp. 200-203.

8. Al-kharji Al-Ali O. Time Delay Digital Tanlock Loop with Acquisition-Aided Circuit/ O.A. Al-Ali, S.R. Al-Araji, M.A. Al-Qutayri, N.A. Anani, P.V.S. Ponnapalli // Proceedings of 7th International Symposium on Communication Systems, Networks & Digital Signal Processing (CSNDSP 2010). – 2010. – pp. 373-376.

9. Al-Qutayri M.A. Adaptive Digital Tanlock Loop with No delay / M.A. Al-Qutayri, S.R. Al-Araji, , N.A. Anani, O.A. Al-Ali // Proceedings of 18th IEEE International Conference on Electronics, Circuits, and Systems. – 2011. – pp. 73-76.

10. Analog Devices "AD5429/AD5439/AD5449" [Електронний ресурс] / Режим доступу: https://www.analog.com/media/en/technical-documentation/data-sheets/ad5429_5439_5449.pdf

11. Analog Devices "AD7273/AD7274 "[Електронний ресурс] / Режимдоступу:https://www.analog.com/media/en/technical-documentation/data-sheets/AD7273_7274.pdf

12. Analog Devices "AD8615/AD8616/AD8618" [Електронний ресурс] / Режим доступу: https://www.analog.com/media/en/technical-documentation/data-sheets/AD8615_8616_8618.pdf

13. Analog Devices, Inc. AD9361 Datasheet and Product Info. [Електронний ресурс] / Режим доступу: http://www.analog.com/en/products/rfmicrowave/integrated-transceivers-transmitters- receivers/wideband-transceiversic/ad9361.html#product-overview

14. Best R.E. Phase-locked loops: design, simulation, and applications (professional engineering) / Ronald E. Best. // New York: McGraw-Hill Companies Inc. – 2003. – 436 c.

15. Bondariev A. Method of reducing the noise influence on phase - shift keying signals / A. Bondariev, I. Maksymiv // American Journal of Circuits, Systems and Signal Processing. – 2015. - Vol. 1. - N_{2} 3. – P. 120-124.

16. Bondariev A. Firmware implementation and experimental research of the phase-locked loop with improved noise immunity / A. Bondariev, S. Altunin, I. Horbatyi, I. Maksymiv // Eastern-European Journal of Enterprise Technologies, series Information and Controlling System. – 2018. – Vol. 5. - №9 (95). – P. 17-25.

17. Bondariev A.P. Measurement of The Phase-Transfer Function of The Software Phase-Locked Loop / A.P. Bondariev, S.I. Altunin// Proceedings of International Conference on Information and Telecommunication Technologies and Radio Electronics (UkrMiCo-2017), 11-15 Sep. 2017, Odessa, Ukraine – P. 151-154.

18. Borsuk O. Phase-filter method of monitoring a carrier frequency / O. Borsuk, A. Bondariev // Сучасні проблеми радіоелектроніки, телекомунікацій, комп'ютерної інженерії : матеріали XI Міжнародної конференції TCSET2012, присвяченої 60-річчю заснування радіотехнічного факультету у Львівській політехніці, 21-24 лютого 2012 року, Львів, Славське, Україна / Національний університет «Львівська політехніка». – Львів : Видавництво Львівської політехніки, 2012. – С. 435.

19. Bouloc J. FPGA-Based Programmable Digital PLL with Very High Frequency Resolution /J. Bouloc, L. Nony, C. Loppacher, W. Rahajandraibe, F. Bocquet, L. Zaid// Proceedings of 18th IEEE International Conference on Electronics, Circuits, and Systems. – 2011. – pp. 370-373.

20. Dillinger M. Software Defined Radio: Architectures, Systems and Functions /M. Dillinger, K. Madani, N. Alonistioti// Wiley & Sons. – 2003. – 454 p.

21. Ellinger F. Radio Frequency Integrated Circuits and Technologies / F Ellinger// Berlin: Springer. – 2008. – 516 p.

22. Elshazly A. Clock Multiplication Techniques Using Digital Multiplying Delay-Locked Loops / A. Elshazly, R. Inti, B. Young, P. Kumar // IEEE Journal of Solid-State Circuits. – Vol. 48 – No. 6 – 2013. – p. 1416-1428.

23. Freijedo F.D. Robust Phase Locked Loops Optimized for DSP Implementation in Power Quality Applications / F.D. Freijedo, J. Doval-Gandoy, O. Lopez, Cabaleiro J. //Proceedings of 34th Annual Conference of IEEE Industrial Electronics. – 2008. – pp. 3052-3057.

24. Gardner F. M. Phaselock Techniques/ F. M. Gardner // New Jersey: Wiley. – 2007. – 425 p.

25. Gorbatyy I.V. Investigation of the Technical Efficiency of State-of-the-Art Telecommunication Systems and Networks with Limited Bandwidth and Signal Power / I.V. Gorbatyy // Automatic Control and Computer Sciences. – 2014. – Vol. 48. – No. 1. – c. 47-55.

26. Gorbatyy I.V. Optimization of Signal-Code Constructions Using the Maximum Efficiency Criterion / I.V. Gorbatyy // Radioelectronics and Communications Systems. – 2013. – Vol. 56. – No. 12. – c. 560-567.

27. Hussain Z.M. Performance of the Time-Delay Digital Tanlock Loop as PM Demodulator in Gaussian Noise / Z.M. Hussain// Proceedings of TENCON 2005 IEEE Region 10 Conference. – 2005. – pp. 1-6.

28. Jain R. Wireless and Mobile Networking: Facts, Statistics and Trends –2014 [Електронний ресурс] / Режим доступу:https://www.cse.wustl.edu/~jain/cse574-14/ftp/j_02trn.pdf . – 45 p.

29. Jin X. Implementation of high-dynamic phase-locked loop based on DSP / X. Jin, L. Yongkang, X. Jie, Z. Rongyan // Proceedings of 2010 International Conference on Intelligent Computation Technology and Automation. – 2010. – pp. 494-497.

30. Kolumban G. PLL Applications / G. Kolumban // Wiley Encyclopedia of Electrical and Electronics Engineering. – 2005. – 11 p.

31. Kumar M. FPGA Implementation of ADPLL with Ripple Reduction Techniques / M. Kumar, K. Lata // International Journal of VLSI design & communication systems. – Vol. 3. – No. 2 – 2012. – p. 99-106.

32. Lee J. Performance Analysis of Digital Tanlock Loop / J.C. Lee, C. Un// IEEE Transactions on Communications. – Vol. Com-30. – No. 10. – 1982. – pp. 2398 – 2411.

33. Oppenheim A.V. Discrete-Time Signal Processing / A.V. Oppenheim,R.W. Schafer// Upper Saddle River: Pearson Higher Education, Inc. – 2010.– 1108 p.

34. Parmar K. All Digital Phase Locked Loop design for different applications: A Review / K. Parmar // IJIRT. – Vol. 1. – Iss. 8, 2014. – p. 96 – 99.

35. Proakis J.G. Communication Systems Engineering/ J. G. Proakis,M. Salehi // New Jersey: McGraw-Hill Companies Inc. – 2003 – 801 C.

36. Purkayastha B.B. A Digital Phase Locked Loop based Signal and Symbol Recovery System for Wireless Channel/ B. B. Purkayastha, K. K. Sarma // New Delhi: Springer. – 2015. – 254 p.

37. Silicon Laboratories "Introduction to FPGA-based ADPLLs"[Електронний ресурс]/ Режим доступу:https://www.silabs.com/Support%20Documents/TechnicalDocs/AN575.pdf.– Rev.0.1, 2011. – 8 p.

38. Sithamparanathan K. Digital-PLL Assisted Frequency Estimation with Improved Error Variance / K. Sithamparanathan // Global Telecommunications Conference IEEE GLOBECOM. – 2008. – pp. 1-5.

39. Song W. Research on the Digital Carrier Tracking Technique for High Dynamic Spread Spectrum Receiver / W. Song, J. Zhang, H. Fan // Proceedings of International Conference on Networks Security, Wireless Communications and Trusted Computing. – 2009. – pp. 419-422.

40.STMicroelectronics"ReferencemanualSTM32F405xx/07xx,STM32F415xx/17xx,STM32F42xxx andSTM32F43xxx advancedARM-based32-bitMCUs"[Електроннийpecypc]/Режимдоступу:http://www.st.com/content/ccc/resource/technical/document/reference_manual/3d/6d/5a/66/b4/99/40/d4/DM00031020.pdf/files/DM00031020.pdf/jcr:content/translations/en.DM00031020.pdf.-Rev10, 2015. - 1744 p.

41. Tanriover C. Additive White Gaussian Noise Generator [Електронний pecypc] / Режим доступу: https://www.embeddedrelated.com/showcode/311.php

42. Xilinx "7 Series FPGAs Data Sheet: Overview" [Електронний ресурс] /Режимдоступу:https://www.xilinx.com/support/documentation/data_sheets/ds180_7Series_Overview.pdf - 2018. - 18 p.

43. Xu W. Algorithms Based on All-Digital Phase-Locked Loops for Fastlocking and Spur Free / W. Xu, W. Li// Proceedings of 2015 IEEE 11th International Conference on ASIC (ASICON). – 2015. – pp. 1-4. 44. Yuriy Bobalo. Research of the noise influence on software phase-locked loop dynamic performance / Yu. Bobalo, A. Bondariev, S. Altunin, M. Kiselychnyk, I. Maksymiv // Proceedings of the 14th International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET), 20-24 Feb. 2018, Slavske, Ukraine – p. 1228-1232.

45. Алтунин С.И. Экспериментальное исследование переходных процессов в программно-аппаратном цифровом устройстве фазовой автоподстройки частоты / С. И. Алтунин, А.П. Бондарев // Технология и конструирование в электронной аппаратуре. – 2016. – № 4-5. – С. 15-22.

46. Алтунін С.І. Аналіз статичних характеристик програмно реалізованого пристрою ФАПЧ / С.І. Алтунін // Вісник Хмельницького національного університету. Технічні науки. – 2017. – № 1. – С. 121-126.

47. Башмаков М.В. Расчет плотности вероятности фазовой ошибки цифровой СФС в условиях детерминированных воздействий // Радиофизика и электроника на пороге 21 века: Сб. науч. тр. молод. учен., асп. и студ. шк.-семинара июль 2001 г. – Ярославль, 2001.– С. 28-40.

48. Башмаков М.В., Захаров Д.Е., Казаков Л.Н. Анализ выходного сигнала цифрового синхронно-фазового демодулятора при наличии на входе гармонической помехи // Современные проблемы радиофизики и электроники: Юб. сб. науч. тр. / Яросл. гос. ун-т.–1998. – С. 118-125.

49. Башмаков М.В., Казаков Л.Н. Помехоустойчивость цифрового синхронно-фазового демодулятора с многоуровневым квадратурным преобразованием входного сигнала // Цифровая обработка сигналов и ее применение: Сб. докл. 2-й межд. конф. 21–24 сентября 1999 г. – Москва, 1999.– С. 446-451.

50. Башмаков М.В., Казаков Л.Н. Статистические характеристики дискретной СФС 2-го порядка при наличии на входе гармонической помехи // Электросвязь.–2001.–№ 6.– С. 25-28.

51. Башмаков М.В., Казаков Л.Н., Кукушкин И.А. Сравнительный анализ методов оценки дисперсии ошибки слежения в дискретных системах

// Динамика нелинейных дискретных электротехнических и электронных систем: Сб. тез. IV Всерос. науч.-тех. конф. 5-8 июня 2001.-. Чебоксары, 2001.- С. 161-162.

52. Башмаков М.В., Кукушкин И.А., Душин И.Н. Анализ времени до срыва слежения в дискретной СФС 2-го порядка // Радиофизика и электроника на пороге 21 века: Сб. науч. тр. молод. учен., асп. и студ. шк.- семинара июль 2001 г. – Ярославль, 2001.– С. 40-50.

53. Башмаков М.В. Статистические характеристики дискретных СФС в условиях комбинированных воздействий / М.В. Башмаков // Диссертация на соискание ученой степени кандидата технических наук. – Ярославский государственный университет им. П.Г.Демидова. – 2001. – 216 с.

54. Башмаков М.В., Казаков Л.Н. Статистические свойства дискретной СФС при наличии прицельной по частоте помехи // Труды LVI научной сессии, посвященной Дню радио, 16-17 мая 2001 г.– Москва, 2001. – С. 401-404.

55. Бєляков Р.О. Методика підвищення швидкодії та динамічної точності систем автоматичного керування діаграмою направленості активних фазованих антенних решіток на рухомих об'єктах / Р.О. Бєляков, Г. Д. Радзівілов, Є.В. Лебідь, О.Г. Цатурян // Збірник наукових праць ВІТІ. – № 1. – 2015. – С. 6-15.

56. Бобало Ю.Я. Визначення області допустимих параметрів фільтрів у модифікованому детекторі сигналів із квадратурною модуляцією // Ю.Я. Бобало, А.П. Бондарєв, І.П. Максимів // Вісник НУ"ЛП" Радіоелектроніка та телекомунікації. – 2015. - № 818. – с. 5–10.

57. А.П. цифровий пристрій Бондарєв Апаратний фазового підстроювання автоматичного частоти 3 програмним керуванням / А. П. Бондарєв, С. І. Алтунін // Матеріали V міжнародної науково-практичної конференції «Фізико-технологічні проблеми передавання, обробки та зберігання інформації в інфокомунікаційних системах». - 3-5 листопада 2016 р., Чернівці – С. 46-47.

58. Бондарєв А.П. Детектування багатопозиційних ФМ сигналів за низького відношення сигнал/шум / А. П. Бондарєв, Б. А. Мандзій, І.П. Максимів // Вісн. Вінниц. політехн. ін-ту. — 2010. – № 4. — С. 74-77.

59. Бондарєв А.П. Дослідження умов зриву синхронізації у програмно реалізованому пристрої ФАПЧ / А. П. Бондарєв, С. І. Алтунін // Вісник Вінницького політехнічного інституту. - 2017. - № 2. - С. 91-96.

60. Бондарєв А.П. Дослідження частотної характеристики програмно реалізованого пристрою ФАПЧ / А. П. Бондарєв, С. І. Алтунін // Вісник Національного університету «Львівська політехніка», серія Радіоелектроніка та телекомунікації. – 2017. - № 874. – С. 3-9.

61. Бондарєв А.П. Експериментальне вимірювання частотної характеристики програмно реалізованого пристрою ФАПЧ / А. П. Бондарєв, С. І. Алтунін // Матеріали міжнародної науково-практичної конференції «Прикладні науково-технічні дослідження». – 5-7 квітня 2017 р., Івано-Франківськ. – С. 107.

62. Бондарєв А.П. Залежність спектру фазових флуктуацій пристрою синхро¬нізації від характеристик фазового детектора / А.П. Бондарєв // Моделювання та інфор¬мацій¬ні техно¬ло¬гії. –2003. –Вип.20. –С. 198-202.

63. Бондарєв А.П. Метод підвищення енергетичної ефективності НQPSK сигналів / А.П. Бондарєв, І. П.Максимів, Т. А.Максимюк // Вісник НУ"ЛП" Радіоелектроніка та телекомунікації. – 2016. - № 849. – с. 18–22.

64. Бондарєв А.П. Нелінійний параметричний синтез слідкуючого фазового детектора // Радіоелектроніка і інформатика. –2006. –№1(32). –С. 27-30.

65. Бондарєв А.П. Оптимізація параметрів пристрою стеження за змінною несучою частотою / А. П. Бондарєв, О. П. Борсук // Вісник Національного університету "Львівська політехніка". – 2012. – № 738 : Радіоелектроніка та телекомунікації. – С. 74–79.

66. Бондарєв А.П. Підвищення завадостійкості програмно реалізованого пристрою фазового автоматичного підстроювання частоти/

А.П. Бондарєв, С. І. Алтунін, І. В. Горбатий, І. П. Максимів // Тези доповідей ІХ Міжнародної науково-практичної конференції «Сучасні проблеми і досягнення в галузі радіотехніки, телекомунікацій та інформаційних технологій» (3–5 жовтня 2018 р., м. Запоріжжя). – Запоріжжя : ЗНТУ, 2018. – С. 26-27.

67. Бондарєв А.П. Програмно-апаратна реалізація цифрового пристрою фазового автоматичного підстроювання частоти / А. П. Бондарєв, С. І. Алтунін
// Вісник Національного університету «Львівська політехніка», Серія Радіоелектроніка та телекомунікації. – 2016. - № 849. – С. 83 – 90.

68. Бондарєв А.П. Програмно-апаратна реалізація цифрового пристрою фазового автоматичноного підстроювання частоти / А. П. Бондарєв, С.І. Алтунін // Тези доповідей VIII Міжнародної науково-практичної конференції «Сучасні проблеми і досягнення в галузі радіотехніки, телекомунікацій та інформаційних технологій» (21–23 вересня 2016 р., м. Запоріжжя). – Запоріжжя : ЗНТУ, 2016. – С. 95-96.

69. Бондарєв А.П. Схемотехнічне підвищення завадостійкості детектора цифрових радіосигналів / А.П. Бондарєв, С.В. Давіденко, І.Є. Давіденко // Міжнародний науково-технічний журнал "Інформаційні технології та комп'ютерна інженерія". – 2010. – №1(17) – с. 93–98.

70. Бондарєв А.П. Теоретичні засади та методи забезпечення завадостійкості пристроїв фазової синхронізації на етапі проектування / А.П. Бондарєв // Дисертація на здобуття наукового ступеня доктора технічних наук, Національний університет «Львівська політехніка». – Львів. – 2008. – 306 С.

71. Бондарєв А.П. Шумові смуги утримання і схоплення пристроїв синхронізації // Вісник Вінницького політехнічного інституту. –2005. –№5(62). –С.113-116.

72. Бондарєв А.П., Порівняльне імітаційне моделювання пристроїв слідкування за несучою радіолокаційного сигналу / А.П. Бондарєв,

М.С. Мартинів // Матеріали науково-практичної конференції «Сучасні проблеми телекомунікацій — 2006». – Львів, 2006. – С.16-17.

73. Ван Трис Г. Теория обнаружения, оценок и модуляции. Том 2.
Теория нелинейной модуляции. Пер. с англ. под ред. проф. В.Т. Горяинова. – М.: Сов. радио, 1975. –344с.

74. Весоловский К. Системы подвижной радиосвязи / К. Весоловский // Пер. з польської И.Д. Рудинского під ред. А.И. Ледовского – М.: Горячая линия. – Телеком. – 2006. – 536 С.

75. Витерби Э.Д. Принципы когерентной связи. Пер.англ. под ред. Левина Б.Р. – М.: Сов. радио, 1970. – 392с.

76. Возенкрафт Дж., Теоретические основы техники связи/ Дж. Возенкрафт, И. Джекобс // Пер. с англ. под ред. Р.Л. Добрушина. – М.: Мир, 1969. – 640 с.

77. Гоноровский И.С. Радиотехнические цепи и сигналы / И.С. Гоноровский // Учебник для высших учебных заведений. 3-у изд. доп. перераб. – М.: Радио и связь. – 1986. – 608 с;

78. Гула І.В. Методи підвищення якості спектральних характеристик синтезаторів dds / І. В. Гула, Л. В. Карпова, Л. О. Ковтун, О. І. Полікаровських // Вісник Хмельницького національного університету. Технічні науки. – 2017. – № 6. - С. 142-151.

79. Гуткин Л.С. Теория оптимальных методов радиоприема при флуктуационных помехах./ Л.С. Гуткин // М.:«Сов. радио». – 1972. – 448 с.

80. ДСТУ 2226-93 Автоматизовані системи. Терміни. [Електронний pecypc]/ Режим доступу: https://dbn.co.ua/blog/zavadostijkist/2016-12-10-20852

 81.
 ДСТУ 2814-94 Радіолокатори для керування. [Електронний ресурс]/

 Режим
 доступу:

https://dbn.co.ua/blog/zavadostijkist_avtomatizovanoji_sistemi/2016-12-10-20855

82. Душин И.Н., Башмаков М.В. Экспериментальное исследование статистических характеристик цифровой бинарной СФС при наличии прицельной по частоте помехи // Нелинейная динамика электронных

систем: Сб. докл. молод. учен., асп. и студ. шк.–семинара 11-13 октября 2000 г.–Ярославль, 2001.– С. 66–73.

83. Зайцев Г. Ф. Комбинированная система фазовой автоподстройки частоты (Часть 1. Общий вид математической модели системы и ее анализ) / Г.Ф. Зайцев, В.Л. Булгач, Н.В. Градобоева, А. П. Полоневич // Зв'язок. – 2012. – № 1. – С.67-70.

84. Зайцев Г. Ф. Комбинированная система фазовой автоподстройки частоты (Часть 2. Синтез связи по задающему воздействию при комплексных корнях характеристического уравнения. Математическая модель системы) / Г.Ф. Зайцев, В.Л. Булгач, Н.В. Градобоева, А.П. Полоневич // Зв'язок. – 2012. - №2. – С. 67-73.

85. Зайцев Г.Ф. Комбинированная система фазовой автоподстройки частоты (Часть 3. Показатели качества) / Г.Ф. Зайцев, В.Л. Булгач, Н.В. Градобоева, А.П. Полоневич // Зв'язок. – 2012. – №3. – С. 64-68.

86. Зайцев Г.Ф. Повышение динамической точности и быстродействия систем традиционной фазовой автоподстройки и систем фазовой автоподстройки частоты : монография / Г. Ф. Зайцев, В.Г. Кривуца, В. Л. Булгач, А.В. Самков, Н.В. Градобоева, А.П. Полоневич // – Київ : Ин-т электродинамики НАН Украины. – 2013. – 227 с.

87. Зайцев Г.Ф. Система фазовой автоподстройки частоты с с принципом укравления по отклонению. Ч. 1. Математическая модель системы/ Г.Ф. Зайцев, В.Л. Булгач, В.В. Стась, Н.В. Градобоева // Зв'язок. – 2010. – № 2. – С.49-54.

88. Зайцев Г.Ф. Система фазовой автоподстройки частоты с принципом укравления по отклонению. Ч. 2. Анализ математической модели системы/ Г.Ф. Зайцев, В.Л. Булгач, В.В. Стась, Н.В. Градобоева // Зв'язок. – 2010. – № 3. – С.68-72.

89. Зайцев Г.Ф. Система фазовой автоподстройки частоты с принципом укравления по отклонению. Ч. 3. Анализ динамических

характеристик системы (начало) / Г.Ф. Зайцев, В.Л. Булгач, В.В. Стась, Н.В. Градобоева // Зв'язок. – 2011. – № 1. – С.58-64.

90. Зайцев Г.Ф. Система фазовой автоподстройки частоты с с принципом укравления по отклонению. Ч. З. Анализ динамических характеристик системы (окончание) / Г.Ф. Зайцев, В.Л. Булгач, В.В. Стась, Н.В. Градобоева // Зв'язок. – 2011. – № 2. – С.58-62.

91. Зайцев Г.Ф. Автоматические системы с дифференциальными связями / Г.Ф. Зайцев, В.К. Стеклов // – К.: Техніка, 1984. – 168 с.

92. Зайцев Г.Ф. Комбинированные следящие системы / Г.Ф. Зайцев,
В.К. Стеклов // – К.: Техніка, 1978. – 264 с.

93. Зайцев Г.Ф. Теорія автоматичного управління / Г.Ф. Зайцев,
В.К. Стеклов, Бріцький О.І. // – К.: Техніка, 2002. – 688 с.

94. Зайцев Г.Ф. Система фазовой автоподстройки частоты с дифференциальной связью. Математическая модель системы с дифференциальной связью (Окончание) / Г.Ф. Зайцев, В.Л. Булгач, Н.В. Градобоева, А.П. Полоневич // Зв'язок. – 2013. – №1. – С. 68-74.

95. Зайцев Г.Ф. Система фазовой автоподстройки частоты с дифференциальной связью. (Часть 1. Математическая модель системы с дифференциальной связью) / Г.Ф. Зайцев, В.Л. Булгач, Н.В. Градобоева, А.П. Полоневич // Зв'язок. – 2012. – № 4. – С. 69-74.

96. Казаков Л.Н., Башмаков М.В., Александров А.С. Синхроннофазовый демодулятор ЧМ-сигналов на основе процессора ADSP-2181 // Системы синхронизации в радиотехнике и связи: Сб. тез. межд. научнотех. сем. 4-7 сент. 2001 г.– Одесса, 2001.– С. 25–27.

97. Казаков Л.Н., Башмаков М.В., Якимов И.М. Оптимизация программного обеспечения сигнального процессора ADSP–2181, функционирующего в режиме цифровой СФС // Системы синхронизации в радиотехнике и связи: Сб. тез. межд. научно–тех. сем. 4–7 сент. 2001 г.– Одесса, 2001.– С. 27–28.

98. Кичак В.М. Підвищення завадостійкості при прийомі ЧМн дискретних сигналів / В.М. Кичак, В.Д. Тромсюк // Всеукраїнський міжвідомчий науково-технічний збірник "Радіотехніка". – 2014. – № 178. – С. 24-30.

99. Лебідь Є.В. Аналіз дії флуктуаційних завад на цифрову систему фазового автопідстроювання частоти/ Є.В. Лебідь, Г.Д. Радзівілов, А.А. Кизима, І.І. Кулинич // Сучасні інформаційні технології у сфері безпеки та оборони. – № 1(25). – 2016. – С. 69-72.

100. Лебідь Є.В. Аналіз дії флуктуаційних завад на цифрову систему фазового автопідстроювання частоти/ Є.В. Лебідь, С.М. Кононенко, Є.О. Судніков, Р.Г. Єфімова // Сучасні інформаційні технології у сфері безпеки та оборони. – № 2(23). – 2015. – С. 81-87.

101. Лебідь Є.В. Застосування цифрової системи фазового автопідстроювання частоти для синхронізації сигналів у сучасних транспортних мережах передачі даних/ Є.В. Лебідь // Озброєння та військова техніка. – № 4. – 2015. – С. 52-56.

102. Лебідь Є.В. Зменшення фазового шуму за рахунок підвищення фільтруючих властивостей повністю цифрової системи фазового автопідстроювання частоти/ Є.В. Лебідь, Г. Д. Радзівілов, К.О. Беляков // Озброєння та військова техніка. – № 1. – 2015. – С. 13-17.

103. Лебідь Є.В. Математична модель системи фазової автопідстройки частоти з цифровим фазовим детектором з пристроєм формування неузгодженності та готовності сигналів / Є.В. Лебідь // Сучасні інформаційні технології у сфері безпеки та оборони. – № 2(26). – 2016. – С. 48-53.

104. Лебідь Є.В. Оцінка стійкості систем автоматичного управління зі зворотнім зв'язком при умові мінімізації середньоквадратичних помилок і квадратичної інтегральної оцінки перехідних процесів системи фазового автопідстроювання частоти / Є.В. Лебідь // Сучасні інформаційні технології у сфері безпеки та оборони. – № 3(24). – 2015. – С. 69-74.

105. Мельничук В.М. Аналіз параметрів цифро-аналогового перетворення у прямих цифрових синтезаторах частоти (DDS) / В.М. Мельничук, О. І. Полікаровських // Вісник Хмельницького національного університету. Технічні науки. – 2017. – № 6. – С. 152-158.

106. Никитин Н.П. Срыв слежения в схемах фазовой автоподстройки частоты // Автоматика и телемеханика. –1965. –Т.26, №4. –С. 696-675.

107. Обрезков Г.В., Разевиг В.Д. Методы анализа срыва слежения. –М.: Сов. радио, 1972. –239 с.

108. Патент України на винахід № 66435. Н03L7/00 / Бондарєв А.П., Мартинів М.С. "Пристрій фазової автопідстройки частоти". Заявка № 4869869 від 01.10.90; Опубл.: Бюл. №5, 2004. –4 с.

109. Полікаровських О.І. Аналіз основних параметрів прямих цифрових синезаторів частоти (DDS) / В. М. Мельничук, О. І. Полікаровських // Вісник Хмельницького національного університету. – 2016. – №6. – С. 157-163.

110. Полікаровських О.І. Прямі цифрові синтезатори частоти з комбінованим методом формування вихідного гармонійного сигналу /
О.І. Полікаровських // Вісник Хмельницького національного університету. Технічні науки. – 2014. – № 1. – С. 178-185.

111. Полікаровських О.І. Фазове коло як основа класифікації прямих синтезаторів частоти / О. І. Полікаровських // Вісник Хмельницького національного університету. – 2014. – №5. – с. 133–139.

112. Рязанова М. А. Разработка алгоритмов анализа систем синхронизации при воздействии гармонических и шумовых помех / М.А. Рязанова //, Автореферат диссертации на соискание ученой степени кандидата технических наук. – Москва. – 2011. – 14 с.

113. Сидоркина Ю.А. Воздействие на систему синхронизации гармонических помех и шума / Ю.А. Сидоркина, А.А. Ковальчук, М.А. Рязанова // Наука и образование: электронное научно-техническое издание. 2011. – № 3. – С. 3-25.

114. Системы фазовой синхронизации / Акимов В.Н., Белюстина Л.Н., Белых В.Н., и др. // Под ред. В.В.Шахгильдяна, Л.Н.Белюстиной. – М.: Радио и связь. – 1982.– 288 С.

115. Системы фазовой синхронизации с элементами дискретизации. / Шахгильдян В.В., Ляховкин А.А., Карякин В.Л. и др.;// Под ред.
В.В. Шахгильдяна, 2-е изд., доп. и перераб. – М.: Радио и связь. – 1989. – 320 с.

116. Стеклов В.К., Беркман Л.Н. Проектування телекомунікаційних мереж: Підруч. для студ. вищ. навч. закл. за напрямком "Телекомунікації" / За ред. В.К. Стеклова. - К.: Техніка, 2002. - 792 с.

117. Стратонович Р.Л. Принципы адаптивного приёма / Р.Л. Стратонович // М.: «Советское радио». – 1973. – 140 с.

118. Тихонов В.И., Миронов М.А. Марковские процессы. –М.: Сов. радио, 1977. –488 с.

119. Толковый Военно-морской Словарь, 2010. [Електронний ресурс]/ Режим доступу: https://dic.academic.ru/dic.nsf/sea/14103/%D0%9F%D0%BE%D0%BE%D0%BC%D0%B5% D1%85%D0%BE%D1%83%D1%81%D1%82%D0%BE%D0%B9%D1%87%D0% B8%D0%B2%D0%BE%D1%81%D1%82%D1%8C

120. Харкевич А.А., Борьба с помехами / А. А. Харкевич // М: Наука . – 1965. – 250 с.

121. Цифровой контур ФАПЧ (digital PLL) и его свойства [Електронний ресурс] / Режим доступу: www.dsplib.ru/content/dpll/dpll.html.

122. Чесановський І.І. Вейвлет-фільтрація кутових методів маніпуляції із застосуванням методу головних компонент / І. І. Чесановський, Д. О. Волинець, Д. О. Левчунець // Збірник наукових праць Військового інституту Київського національного університету імені Тараса Шевченка. – 2017. – Вип. 56. – С. 186-191.

123. Чесановський І.І. Дослідження питань оптимального вибору мірності дискретного перетворення фур'є при виявленні та розрізненні сигналів на фоні білого шуму / І. І. Чесановський, А. В. Ткачук // Вісник Хмельницького національного університету. Технічні науки. – 2018. – № 1. – С. 73-77.

124. Чесановський І.І. Підвищення завадостійкості обробки сигналів в некогерентних радіолокаційних системах / І. І. Чесановський, А. В. Іванов, І.В. Гурман // Вісн. Нац. техн. ун-ту України "КПІ". Сер. Радіотехніка. Радіоапаратобудування. – 2013. – Вип. 54. – С. 68-74.

125. Шалфеев В.Д. Использование кумулянтного анализа для исследования СФС / В. Д. Шалфеев //Системы фазовой синхронизации. – М.: Радио и связь, 1982. –С. 95-103.

126. Шинкарук О.М. Визначення впливу випадкових модуляційних складових імпульсних радіолокаційних сигналів на ступінь їх розрізнення [Електронний ресурс] / О. М. Шинкарук, І. І. Чесановський, А. В. Іванов // Збірник наукових праць Національної академії Державної прикордонної служби України. Сер. : Військові та технічні науки. – 2013. – № 1. – С. 302-311.

127. Шинкарук О.М. Метод підвищення когерентності обробки сигналів в імпульсних радіолокаційних системах [Електронний ресурс] / О.М.Шинкарук, І. І. Чесановський, Д. О. Левчунець // Збірник наукових праць Військового інституту Київського національного університету імені Тараса Шевченка. – 2017. – Вип. 56. – С. 73-80.

128. Шинкарук О.М. Підвищення роздільної здатності активних радіолокаційних засобів охорони кордону з використанням алгоритму кореляційного оцінювання сигналів в приймачі / О. М. Шинкарук, І.І. Чесановський, А. В. Іванов // Збірник наукових праць [Військового інституту телекомунікацій та інформатизації Національного технічного університету України "Київський політехнічний інститут"]. – 2013. – Вип. 1. – С. 104-108.

Додаток А. Список публікацій здобувача за темою дисертації та відомості про апробацію результатів дисертації

Наукові праці, в яких опубліковані основні наукові результати дисертації:

1. Бондарєв А.П. Програмно-апаратна реалізація цифрового пристрою фазового автоматичного підстроювання частоти / А. П. Бондарєв, С. І. Алтунін // Вісник Національного університету «Львівська політехніка», Серія Радіоелектроніка та телекомунікації. – 2016. - № 849. – С. 83 – 90.

2. Алтунин С. И. Экспериментальное исследование переходных процессов в программно-аппаратном цифровом устройстве фазовой автоподстройки частоты / С. И. Алтунин, А.П. Бондарев // Технология и конструирование в электронной аппаратуре. – 2016. – № 4-5. – С. 15-22.

3. Алтунін С. І. Аналіз статичних характеристик програмно реалізованого пристрою ФАПЧ / С.І. Алтунін // Вісник Хмельницького національного університету. Технічні науки. – 2017. – № 1. – С. 121-126.

4. Бондарєв А. П. Дослідження умов зриву синхронізації у програмно реалізованому пристрої ФАПЧ / А. П. Бондарєв, С. І. Алтунін // Вісник Вінницького політехнічного інституту. - 2017. - № 2. - С. 91-96.

5. Бондарєв А.П. Дослідження частотної характеристики програмно реалізованого пристрою ФАПЧ / А. П. Бондарєв, С. І. Алтунін // Вісник Національного університету «Львівська політехніка», серія Радіоелектроніка та телекомунікації. – 2017. - № 874. – С. 3-9.

6. Bondariev A. Firmware implementation and experimental research of the phase-locked loop with improved noise immunity / A. Bondariev, S. Altunin, I. Horbatyi, I. Maksymiv // Eastern-European Journal of Enterprise Technologies, series Information and Controlling System. – 2018. – Vol. 5. - No (95). – P. 17-25.

Наукові праці, які засвідчують апробацію матеріалів дисертації:

7. Бондарєв А.П. Програмно-апаратна реалізація цифрового пристрою фазового автоматичноного підстроювання частоти / А. П. Бондарєв, С. І. Алтунін // Тези доповідей VIII Міжнародної науково-практичної конференції «Сучасні проблеми і досягнення в галузі радіотехніки, телекомунікацій та інформаційних технологій» (21–23 вересня 2016 р., м. Запоріжжя). – м. Запоріжжя : ЗНТУ, 2016. – с. 95-96. (Заочна участь).

8. Бондарєв А.П. Апаратний цифровий пристрій фазового автоматичного підстроювання частоти з програмним керуванням / А. П. Бондарєв, С. І. Алтунін // Матеріали V міжнародної науково-практичної конференції «Фізико-технологічні проблеми передавання, обробки та зберігання інформації в інфокомунікаційних системах». – 3-5 листопада 2016 р., м. Чернівці – с. 46-47. (Очна участь із доповіддю).

9. Бондарєв А.П. Експериментальне вимірювання частотної характеристики програмно реалізованого пристрою ФАПЧ / А. П. Бондарєв, С. І. Алтунін // Матеріали міжнародної науково-практичної конференції «Прикладні науково-технічні дослідження». – 5-7 квітня 2017 р., м. Івано-Франківськ. – с. 107. (Очна участь із доповіддю).

10. Bondariev A.P. Measurement of The Phase-Transfer Function of The Software Phase-Locked Loop / A.P. Bondariev, S.I. Altunin// Proceedings of International Conference on Information and Telecommunication Technologies and Radio Electronics (UkrMiCo-2017), 11-15 Sep. 2017, Odessa, Ukraine – p. 151-154. (Очна участь із доповіддю).

11. Yuriy Bobalo. Research of the noise influence on software phase-locked loop dynamic performance / Yu. Bobalo, A. Bondariev, S. Altunin, M. Kiselychnyk, I. Maksymiv // Proceedings of the 14th International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET), 20-24 Feb. 2018, Slavske, Ukraine – p. 1228-1232. (Заочна участь, доповідь співдоповідача).

12. Бондарєв А.П. Підвищення завадостійкості програмно реалізованого пристрою фазового автоматичного підстроювання частоти/ А. П. Бондарєв, С. І. Алтунін, І. В. Горбатий, І. П. Максимів // Тези доповідей ІХ Міжнародної науково-практичної конференції «Сучасні проблеми і досягнення в галузі радіотехніки, телекомунікацій та інформаційних технологій» (3–5 жовтня 2018 р., м. Запоріжжя). – м. Запоріжжя : ЗНТУ, 2018. – с. 26-27. (Заочна участь).

Додаток Б. Акти впровадження результатів дисертації

"ЗАТВЕРДЖУЮ"

Генеральний директорст цен ПП «НВПП Спаринг-Віст Центр» MYK P.T. "29" листопада 2018 р.

AKT

про впровадження програми імітаційного моделювання пристроїв синхронізації, розробленої аспірантом кафедри "Теоретична радіотехніка і радіовимірювання" Національного університету "Львівська політехніка"

Алтуніним Сергієм Ігоровичем

у ході виконання дисертаційної роботи "Підвищення завадостійкості програмно керованих пристроїв синхронізації" на здобуття наукового ступеня кандидата технічних наук.

Розроблені аспірантом Алтуніним C.I. програми імітаційного моделювання повністю цифрових пристроїв синхронізації. Програма дає можливість аналізу та візуального представлення очікуваних динамічних та стохастичних процесів у пристрої. Наявні можливості інтерактивного перебору параметрів та їх оптимізації за критерієм мінімуму похибки синхронізації. Результати дослідної експлуатації програми також передані відділу радіотехнічних систем підприємства. Надано консультації користувачу щодо оптимальної організації використання програм, підготовки даних та інтерпретаціїї отриманих результатів.

Програми, запропоновані Алтуніним С.І., використані для визначення статистичних характеристик і вибору параметрів складних радіотехнічних систем, які містять пристрої синхронізації як складові частини.

Голова комісії Начальник відділу Семенюк А.Й. Члени комісії Провідний інженер контрольно-вимірювальної лабораторії Тупиця А.В. Провідний інженер контрольно-вимірювальної Купчак М.В. лабораторії



АКТ

про впровадження способу підвищення завадостійкості програмно-апаратного пристрою синхронізації, розробленого аспірантом кафедри "Теоретична радіотехніка і радіовимірювання" Національного університету "Львівська політехніка"

Алтуніним Сергієм Ігоровичем

у ході виконання дисертаційної роботи

"Підвищення завадостійкості програмно керованих пристроїв синхронізації" на здобуття наукового ступеня кандидата наук

Аспірантом Алтуніним С.І. розроблений спосіб підвищення завадостійкості цифрових пристроїв синхронізації і реалізований програмно-апаратний пристрій фазового автопідстроювання частоти з підвищеною завадостійкістю. Запропонована методика дає можливість понизити шумовий поріг пристрою від 1 до 2,5 дБ в залежності від параметрів пристрою і водночас зберегти динамічні параметри пристрою.

В рамках роботи було виконано наступне:

1. Передано результати імітаційного моделювання цифрового пристрою синхронізації в середовищі Matlab для оперативного вибору параметрів пристрою.

2. Надано перелік компонентів та принципову схему цифрового пристрою фазової синхронізації на сучасній апаратній базі з використанням програмованих логічних інтегральних схем (ПЛІС) та високошвидкісних аналогово-цифрових та цифро-аналогових перетворювачів.

3. Передані файли програм для середовищ Matlab, QT Creator, Vivado разом з документацією щодо їх використання.

4. Надано консультації користувачу щодо вибору оптимальних параметрів пристрою під час його експлуатації в складній завадовій обстановці.

Методика і програми, запропоновані Алтуніним С.І., передані відділу впровадження і експлуатації підприємства і використані на етапі аналізу та модернізації складних технологічних процесів, при виконанні робіт по замовленнях.

Голова комісії:

начальник відділу впровадження і експлуатації

Члени комісії:

науковий співробітник-консультант, к.т.н.

інженер з технічної діагностики

/Кравцов В.М.

/Богуславська О.В. /Білокур Д.А.

"ЗАТВЕРДЖУЮ" OCBIT HIBEPCHTET 4.16 Проректор з науково-педагогічної Робот Національного університету C Іьвівська політехніка» LU Давидчак О.Р. 02071010 MH depezina 2019 p.

AKT

про використання у навчальному процесі Національного університету «Львівська політехніка» результатів дослідження програмно-апаратного пристрою фазової синхронізації з підвищеною завадостійкістю розробленого аспірантом кафедри "Теоретична радіотехніка і радіовимірювання "Національного університету "Львівська політехніка" Алтуніним Сергієм Ігоровичем у ході виконання дисертаційної роботи "Підвищення завадостійкості програмно керованих пристроїв синхронізації" на здобуття наукового ступеня кандидата наук.

Комісія в складі директора Інституту телекомунікацій, радіоелектроніки та електронної техніки Національного університету "Львівська політехніка" д.т.н., проф. Прудиуса І.Н., заступника директора ІТРЕ, голови методичної комісії інституту д.т.н., доц. Стрихалюка Б.М., завідувача кафедри ТРР к.т.н., доц. Кіселичника М.Д., та професора кафедри ТРР д.т.н., доц. Горбатого І.В. цим актом стверджує, що:

- в лекційному курсі дисципліни «Технології та протоколи телекомунікаційних систем та мереж» при підготовці магістрів за спеціальністю 172 «Телекомунікації та радіотехніка» за спеціалізацією 8.170002000800 «Телекомунікаційні системи та мережі» було використано програми імітаційного моделювання повністю цифрових пристроїв фазової синхронізації;
- в лекційному курсі дисципліни «Програмування апаратних засобів» при підготовці бакалаврів за спеціальністю 172 «Телекомунікації та радіотехніка» було використано програми для програмно-апаратної реалізації цифрового пристрою фазової синхронізації.

За тематикою дисертації було виконано 4 магістерські кваліфікаційні роботи на теми:

- Програмно-апаратна реалізація цифрової модуляції типів 8-PSKта 8-QAM;
- Програмно-апаратна реалізація цифрової модуляції типів BPSKта QPSK;
- Дослідження ефективності телекомунікаційних мереж на основі технології Wi-Fi;
- Дослідження технологій побудови енергоефективної глобальної мережі.

Впровадження перелічених результатів дисертації дозволило студентам отримати практичний досвід розробки вузлів радіоелектронної апаратури на сучасній елементній базі.

Члени комісії:

2000

Прудиус І.Н. Стрихалюк Б.М. Кіселичник М.Д. Горбатий І.В.

Додаток В. Текст програми імітаційного моделювання цифрового пристрою ФАПЧ у програмному середовищі МАТLAB

Задання початкових параметрів пристрою:

A = sqrt(1);%% амплітуда вхідного сигналу kd = A*A/2;% коефіцієнт Kd фазового детектора = 5000; % коефіцієнт Ко ГКН ko = 10^5; % частота дискретизації (Гц) Fs = 1/Fs; т % інтервал дискретизації (сек) = 5000; fq % частота генератора (Гц) df = 80; % початкова частотний розбаланс (Гц) = fg; % початкова частота вхідного сигналу = fg + df; % кінцева частота вхілного силналу fO f1 phig = 0;% початкова фазове розузгодження (град) phi = phig * pi / 180; % (рад) ph0 = 0;% початкова фаза (рад) ic_ip = 5; % частота зрізу ВСФ m_lp = 0.05; % коофіні % коефіцієнт пропорційності ВСФ b0 lp = (pi*fc lp*T + m lp) / ((pi*fc lp*T + 1)*1); % розрахунок коефіцієнтів b1 lp = (pi*fc lp*T - m_lp) / ((pi*fc_lp*T + 1)*1); al lp = - (pi*fc lp*T - 1) / (pi*fc lp*T + 1); fc_hp = fc_lp/m_lp; % частота зрізу ФВЧ b0_hp = (m_hp*pi*fc_hp*T + 1) / ((pi*fc_hp*T + 1)*m_hp);%pospaxyhok koediuientib b1_hp = (m_hp*pi*fc_hp*T - 1) / ((pi*fc_hp*T + 1)*m_hp); al hp = - (pi*fc hp*T - 1) / (pi*fc hp*T + 1); fc pll = 25;% частота зрізу петльового ФНЧ m_pll = 0; % коефіцієнт пропорційності петльового ФНЧ b0_pll = (pi*fc_pll*T + m_pll) / ((pi*fc_pll*T + 1)*1); %pospaxyhok koediuientib b1 pll = (pi*fc pll*T - m pll) / ((pi*fc pll*T + 1)*1); al pll = - (pi*fc pll*T - 1) / (pi*fc pll*T + 1);

k = (f1-f0) / (T*(N-1)); % швидкість зміни частоти вхідного сигналу

Ініціалізація масивів з відліками сигналів

```
N = 1000000;
                         %к-ть точок моделювання
t = zeros (N,1); %час
s = zeros (N,1); %вхідний сигнал
v = zeros (N,1); %вихід фазового детектора
e = zeros (N,1); %вихід петльового фільтра
р = zeros (N,1); %фаза генератора
y sin = zeros (N,1); %сигнал на виході генератора
y cos = zeros (N,1); %сигнал на виході генератора
r = zeros (N,1); %помилка слідкування
s0_cos = zeros (N,1); % опорний генератор (cos)
s0_sin = zeros (N,1); % опорний генератор (sin)
                         % сигнали після 1-го перемноження
v i = zeros (N, 1);
v q = zeros (N, 1);
f_i = zeros (N, 1);
                      % сигнали після фільтрації
f q = zeros (N, 1);
sf_i = zeros (N, 1);
                         % сигнали після 2-го перемноження
sf_q = zeros (N, 1);
                       % сигнал на вході ФД
sf = zeros (N, 1);
```

```
v_rec = zeros (N,1); % сигнал відновлений ФВЧ
full_phase = zeros (N,1); % повна фаза вихідного сигналу
f_ideal = zeros (N,1); % поточна частота вхідного сигналу
ph_ideal = zeros (N,1); % поточна фаза вхідного сигналу
phase_diff = zeros (N,1); % поточна різниця фаз вхідного та вихідного
сигналів
t(1:N) = T*(0:(N-1)); % формування вектора часу
noise = wgn(N,1,15); % шумова послідовність довжиною N, ВСШ = -15 дЕ
```

Задання форми вхідного сигналу (гармонічний сигнал або ЛЧМ-сигнал)

```
for i = 1 : N
               % лінійна зміна частоти
      f ideal(i) = f0 + k*t(i);
     ph ideal(i) = 2*pi*(f0*t(i) + k*t(i)*t(i)/2) + phi;
8
               гармонічний сигнал
2
      ph ideal(i) = 2*pi*f0*t(i) +phi;
8
      s(i) = sin(ph0 + 2.0*pi*f0*t(i)+phi); %формування вектора вхідного
сигналу
    s(i) = sin(ph0 + ph ideal(i) + phi) + noise(i); %формування вектора вхідного
сигналу
% сигнали опорного генератора для ВСФ
    s0 sin(i) = sin(ph0 + 2*pi*f0*t(i) + phi);
    s0 cos(i) = cos(ph0 + 2*pi*f0*t(i) + phi);
end
```

Задання початкових умов для досліджуваних сигналів (перший відлік)

```
p(1) = 0.0;
v(1) = 2 * kd * s(1);
e(1) = v(1);
y \sin(1) = 0.0;
y \cos(1) = 1.0;
r(1) = s(1);
full phase(1) = 0;
phase diff(1) = 0;
s0 cos(1) = 1;
s0 sin(1) = 0;
v i(1) = s(1);
v q(1) = 0;
f i(1) = 0;
f q(1) = 0;
sf i(1) = 0;
sf q(1) = 0;
sf(1) = 0;
v rec(1) = 0;
d int(1) = pi/2;
```

Послідовне обчислення в циклі відліків всіх досліджуваних сигналів

```
%цикл моделювання контура ФАПЧ
for i = 2 : N
```

```
v_i(i) = 2 * s(i) * y_cos(i-1) / (1+m_lp);
v q(i) = 2 * s(i) * y sin(i-1) / (1+m lp);
f i(i) = b0 lp*v i(i) + b1 lp*v i(i-1) + a1 lp*f i(i-1);
f'(i) = b0 lp*v'q(i) + b1 lp*v'q(i-1) + a1 lp*f'q(i-1);
sf i(i) = 1 * f i(i) * y cos(i-1);
sf q(i) = 1 * f q(i) * y sin(i-1);
sf(i) = sf i(i) + sf q(i); %сигнал на виході ВСФ
%вихід фазового детектора
v(i) = 2*kd * sf(i) * y_cos(i-1);
%вихід ФВЧ
v rec(i) = b0 hp*v(i) + b1 hp*v(i-1) + a1 hp*v rec(i-1);
%різницеве рівняння петльового фільтра
e(i) = b0_pll*v_rec(i) + b1_pll*v_rec(i-1) + a1_pll*e(i-1);
%різницеве рівняння генератора
p(i) = ko*T * e(i-1) + p(i-1);
% фаза вихідного сигналу
full phase(i) = 2.0*pi*fg*t(i)+p(i-1);
% Різниця фаз вхідного та вихідного сигналів
phase diff(i) =(180/pi)*wrapToPi((ph ideal(i)-2*pi*fg*t(i-1)) - p(i-1));
% сигнали на виході ГКН
```

```
% сигнали на виході I'KH
y_sin(i) = sin(ph0 + full_phase(i));
y_cos(i) = cos(ph0 + full_phase(i));
```

end

Вивід графіків зміни сигналів у часі

```
Fig = figure('Units', 'normalized', 'Position', [0.03,0.05,0.9,0.8]);
Axes1 = axes('Position', [0.05 0.08 0.42 0.25]);
Axes2 = axes('Position', [0.05 0.4 0.42 0.25]);
Axes3 = axes('Position', [0.05 0.72 0.42 0.25]);
Axes4 = axes('Position', [0.55 0.08 0.42 0.25]);
Axes5 = axes('Position', [0.55 0.4 0.42 0.25]);
Axes6 = axes('Position', [0.55 0.72 0.42 0.25]);
% вивід графіка сигналу помилки на екран
axes(Axes1);
plot(t, e);
title('Error signal');
xlabel(Axes1, 't, MC');
% вивід графіка сигналу на виході ВСФ
axes(Axes2);
plot(t, sf);
title('NBF signal');
xlabel(Axes2, 't, MC');
% вивід графіка сигналу з фазового детектора
axes(Axes3);
plot(t, v);
```

```
title('Phase detector signal');
xlabel(Axes3, 't,Mc');
```

```
% вивід графіка сигналу з виходу ФВЧ
axes(Axes4);
plot(t, v_rec);
title('HP filter signal');
xlabel(Axes4, 't,мc');
```

```
% вивід графіка вихідного сигналу помилки
axes(Axes5);
plot(t, y_sin);
title('Output signal');
xlabel(Axes5, 't,мc');
```

```
% вивід графіка сигналу різниці фаз вхідного та вихідного сигналу
axes(Axes6);
plot(t, phase_diff);
title('Phase_difference_signal');
xlabel(Axes6, 't,Mc');
```

Додаток Г. Фрагмент програми імітаційного моделювання цифрового пристрою ФАПЧ у програмному середовищі QT Creator

```
#include "mainwindow.h"
#include "ui mainwindow.h"
#include "config.h"
#include <stdio.h>
#include <string.h>
#include <iostream>
#include <fstream>
#include <math.h>
using namespace std;
SEnvironment cfq;
// Клас цифрового фільтра
class filter
{
 protected:
   double b0,b1,b2,a1,a2;
   float Fs,fc,m;
   double in dl, in 2dl, out dl, out 2dl;
 public:
   filter(float Fs,float fc,float m)
   : b0(0),b1(0),b2(0),a1(0),a2(0),
     Fs(Fs), fc(fc), m(m),
     in_dl(0), in_2dl(0), out_dl(0), out_2dl(0)
   { }
   float get sample(float inp)
   {
       float rslt = b0*inp + b1*in dl + b2*in 2dl + a1*out dl + a2*out 2dl;
       in 2dl = in dl;
             = inp;
       in dl
       out 2dl = out dl;
       out dl = rslt;
       return rslt;
   }
   float get b0() {return b0;}
   float get b1() {return b1;}
   float get b2() {return b2;}
   float get_a1() {return a1;}
   float get_a2() {return a2;}
   float get_in_dl() {return in_dl;}
   float get_in_2dl() {return in_2dl;}
   float get_out_dl() {return out_dl;}
   float get out 2dl() {return out 2dl;}
};
// Клас цифрового фільтра нижніх частот 1-го порядку
class lpf1_filter : public filter
{
 public:
   lpf1 filter(float Fs,float fc,float m)
   : filter(Fs,fc,m)
      coef calculate();
   {
   }
 private:
   int coef_calculate()
   {
       b0 = (m + M PI*fc/Fs) / (1 + M PI*fc/Fs);
```

```
b1 = (-m + M PI*fc/Fs) / (1 + M PI*fc/Fs);
       al = (1 - M PI*fc/Fs) / (1 + M PI*fc/Fs);
       return 0;
   }
};
// Клас цифрового фільтра верхніх частот 1-го порядку
class hpf1 filter : public filter
{
 public:
   hpf1 filter(float Fs,float fc,float m)
   : filter(Fs,fc,m)
     coef calculate();
   {
   }
 private:
   int coef calculate()
   {
      b0 = (m*M PI*fc/Fs + 1) / (1 + M PI*fc/Fs);
      b1 = (m*M PI*fc/Fs - 1) / (1 + M PI*fc/Fs);
       a1 = (1 - M PI*fc/Fs) / (1 + M PI*fc/Fs);
      return 0;
   }
};
// Клас цифрового фільтра нижніх частот 2-го порядку
class lpf2 filter : public filter
{
 public:
   lpf2 filter(float Fs,float fc,float Q)
   : filter(Fs,fc,0),
     0(0)
   {
      coef calculate();
   }
 private:
   float Q;
   int coef calculate()
   {
      b0 = (M PI*M PI*fc*fc/(Fs*Fs))
                                                      / (1 +
M PI*fc/(Fs*Q) + M PI*M PI*fc*fc/(Fs*Fs));
      b1 = 2*(M PI*M PI*fc*fc/(Fs*Fs))
                                                      / (1 +
M PI*fc/(Fs*Q) + M PI*M PI*fc*fc/(Fs*Fs));
            (M PI*M PI*fc*fc/(Fs*Fs))
      b2 =
                                                      / (1 +
M PI*fc/(Fs*Q) + M PI*M PI*fc*fc/(Fs*Fs));
       al = 2*(1 - M PI*M PI*fc*fc/(Fs*Fs))
                                                       / (1 +
M PI*fc/(Fs*Q) + M PI*M PI*fc*fc/(Fs*Fs));
       a2 = (-1 + M PI*fc/(Fs*Q) - M PI*M PI*fc*fc/(Fs*Fs)) / (1 +
M PI*fc/(Fs*Q) + M PI*M PI*fc*fc/(Fs*Fs);
      return 0;
   }
};
// Клас цифрового керованого DDS генератора
class iqGenerator
{
 protected:
   float Fs,fout;
 public:
   iqGenerator(float Fs, float fout)
   : Fs(Fs), fout(fout)
   { }
   long get sample(long n, float phase, float *out i, float *out q)
```
```
{
       *out i = sin(2*M PI*fout*n/Fs + phase);
       *out q = cos(2*M PI*fout*n/Fs + phase);
       return n;
   }
};
// Клас класичного цифрового пристрою ФАПЧ
class pll
{
 protected:
   lpf1_filter *pll_lpf;
   lpf2_filter *sync_lpf;
   iqGenerator *gen;
   const SPhaseLockedLoop* cfg;
   float Fs;
   float v;
   float e;
   float v_sync;
   float e sync;
   float pllphase;
   float plli,pllq;
 public:
   pll(const float Fs, const SPhaseLockedLoop* scfg)
   : Fs(Fs),v(0),e(0),v sync(0),e sync(0),pllphase(0),plli(0),pllq(0)
       cfg
               = scfg;
   {
       pll lpf = new lpf1 filter(Fs, cfg->pll lpf1 fc, cfg->pll lpf1 m);
       sync lpf = new lpf2 filter(Fs, cfg->sync lpf2 fc, cfg->sync lpf2 Q);
              = new iqGenerator(Fs, cfg->gen fout);
       qen
   }
   ~pll()
       delete pll lpf;
   {
       delete sync lpf;
       delete gen;
   }
   int get sample(int iteration, float finp, float phase)
   {
       gen->get sample(iteration,pllphase+phase,&plli,&pllq);
       v = 2 * cfg ->kd * finp * plli;
       e = pll lpf->get sample(v);
       pllphase = cfg->ko * e / Fs + pllphase;
       v sync = - cfg->ksync * finp * pllq;
       e sync = sync lpf->get sample(v sync);
       return 0;
   }
   float get_v() {return v;}
   float get e() {return e;}
   float get v sync() {return v sync;}
   float get e sync() {return e sync;}
   float get pllphase() {return pllphase;}
   float get plli() {return plli;}
};
// Клас вузькосмугового цифрового фільтра
class narrowBand
{
 private:
   lpf1 filter *lpf i;
   lpf1 filter *lpf_q;
   hpf1 filter *hpf i; // debug
   hpf1 filter *hpf q; // debug
```

```
lpf1 filter *gpll1 lpf;
    lpf2 filter *gpll2 lpf;
    iqGenerator *gen;
    const SNarrowBand* cfg;
    float Fs;
    float nbf_i,nbf_q;
    float gen i,gen q;
    float gphase;
 public:
   narrowBand(const float Fs, const SNarrowBand* scfg)
    : cfg(scfg),Fs(Fs),nbf i(0),nbf q(0),gen i(0),gen q(0),gphase(0)
       cfg = scfg;
    {
        lpf_i = new lpf1_filter(Fs, cfg->lpf1_fc, cfg->lpf1_m);
        lpf_q = new lpf1_filter(Fs, cfg->lpf1_fc, cfg->lpf1_m);
       hpf_i = new hpf1_filter(Fs, cfg->hpf1_fc, cfg->hpf1_m); // debug
       hpf q = new hpf1 filter(Fs, cfg->hpf1 fc, cfg->hpf1 m); // debug
        gpll1 lpf = new lpf1 filter(Fs, cfg->gen lpf1 fc, cfg->gen lpf1 m);
        gpll2 lpf = new lpf2 filter(Fs, cfg->gen lpf1 fc, cfg->gen lpf1 m);
                 = new iqGenerator(Fs, cfg->gen fout);
       qen
    }
   ~narrowBand()
    {
       delete lpf i;
       delete lpf q;
       delete hpf i; // debug
       delete hpf q; // debug
       delete gpll1 lpf;
       delete gpll2 lpf;
       delete gen;
    }
    float get sample(int iteration, float finp, float e ko, float phase, float
exti, float extq)
    {
        if(cfg->gen pll enable)
        {
            if(cfg->gen_lpf_idx == 0)
               gen i = exti;
            {
                gen_q = extq;
            }
            else if(cfg->gen lpf idx == 1)
                gphase = gpll1 lpf->get sample(e ko) + gphase + phase;
            {
                gen->get sample(iteration,gphase,&gen i,&gen q);
            }
            else
                gphase = gpll2 lpf->get sample(e ko) + gphase + phase;
            {
                gen->get sample(iteration,gphase,&gen i,&gen q);
            }
        }
        else
            gen->get sample(iteration, phase, &gen i, &gen q); //
        nbf i = finp * gen i;
        nbf q = finp * gen q;
        nbf i = lpf i->get sample(nbf i);
        nbf q = lpf q->get sample(nbf q);
        nbf i = nbf i * gen i;
        nbf_q = nbf_q * gen_q;
        return nbf i + nbf q;
    }
```

```
float get vco ctrl() {return gphase;}
};
// Клас модифікованого цифрового пристрою ФАПЧ
class pll nbf : public pll
{
 protected:
   hpf1 filter *nbf hpf;
   narrowBand *nbf;
   float detected phase;
   float detected signal;
 public:
   pll nbf(const float Fs, const SPhaseLockedLoop* scfg)
   : pll(Fs, scfq)
   { nbf hpf = new hpf1 filter(Fs, cfg->nbf.hpf1 fc, cfg->nbf.hpf1 m);
       nbf = new narrowBand(Fs,&cfg->nbf);
   }
   ~pll nbf()
     delete nbf hpf;
   {
       delete nbf;
   }
   int get sample(int iteration, float finp, float phase)
   {
       if(cfg->nbf.enable)
           finp = nbf->get_sample(iteration, finp, 0, 0, 0, 0);
       gen->get sample(iteration,pllphase+phase,&plli,&pllq);
       v = 2 * cfg->kd * finp * plli;
       if(cfg->nbf.enable)
       {
           v = nbf hpf->get sample(v);
       }
       e = pll lpf->get sample(v);
       pllphase = cfg->ko * e / Fs + pllphase;
       v sync = - cfg->ksync * finp * pllq;
       e sync = sync lpf->get sample(v sync);
       detected phase = std::fmod(pllphase,2*M PI) + M PI/2;
       if (abs(detected phase) > M PI/2 && abs(detected phase) < 3*M PI/2)
           detected signal = 1;
       else
           detected signal = -1;
       return 0;
   }
   float get edi()
   {
       return detected signal;
   }
   float get edq() {return detected signal;}
   double get lock detect() {return 0;}
};
// Програма розробки графічного інтерфейсу
int MainWindow::run()
{
   return 0;
}
```

```
MainWindow::MainWindow(QWidget *parent) :
    QMainWindow (parent),
    ui(new Ui::MainWindow)
{
   ui->setupUi(this);
    cp = ui->cstPlot;
    cp->plotLayout()->insertRow(0);
    cpTitle = new QCPTextElement(cp, "", QFont("lucida", 12, QFont::Normal));
    cp->plotLayout()->addElement(0, 0, cpTitle);
   ui->label DPLL HoldFreq->setText("");
   ui->progressBar->setRange(0,100);
   ui->progressBar->setValue(0);
   ui->StartButton->setStyleSheet("background-color: rgb(0,255,0);");
   ui->lineEdit_NB_LPF_fc->setDisabled(1);
    ui->lineEdit_NB_LPF_m ->setDisabled(1);
    ui->lineEdit_NB_HPF_fc->setDisabled(1);
    ui->lineEdit NB HPF m ->setDisabled(1);
    ui->lineEdit_NB_K ->setDisabled(1);
   ui->lineEdit_SweepRange->setDisabled(1);
   ui->lineEdit fmod->setDisabled(1);
   QDir::setCurrent(qApp->applicationDirPath());
}
MainWindow::~MainWindow()
{
   delete ui;
}
double AWGN generator(float coef)
{/* Генерує адитивний гаусів шум з нульовим математичним сподіванням та
середньоквадратичним відхиленням 1*/
 double temp1;
 double temp2;
 double result;
 int p;
 p = 1;
 while (p > 0)
  {
   temp2 = ( rand() / ( (double)RAND MAX ) );
    if ( temp2 == 0 )
    {
     p = 1;
    }
   else
    {
      p = -1;
    }
  }
  temp1 = coef * cos( ( 2.0 * (double)M PI ) * rand() / ( (double)RAND MAX ) );
  result = sqrt(-2.0 * log(temp2)) * temp1;
 return result;
}// end AWGN generator()
```